

UNIVERSIDADE FEDERAL DO ABC
Curso de Pós-Graduação em Nanociência e Materiais Avançados

Tese de Doutorado

Melissa Mederos Vidal

Memórias não Voláteis obtidas a partir de nanopartículas de Ge crescidas por
LPCVD como nano-portas flutuantes em capacitores MOS.

Santo André

2014

Curso de Pós-Graduação em Nanociência e Materiais Avançados

Tese de Doutorado

Melissa Mederos Vidal

Memórias não Voláteis obtidas a partir de nanopartículas de Ge crescidas por LPCVD como nano-portas flutuantes em capacitores MOS.

Trabalho apresentado como requisito parcial
para obtenção do título de Doutor em
Nanociência e Materiais Avançados, sob orientação do Professor Doutor
Segundo Nilo Mestanza Muñoz.

Santo André

2014

Este exemplar foi revisado e alterado em relação à versão original, de acordo com as observações levantadas pela banca no dia da defesa, sob responsabilidade única do autor e com a anuência de seu orientador.

Santo André, _____ de _____ de 2014.

Assinatura do autor: _____

Assinatura do orientador: _____

*A mi padre por estar siempre presente
ya no en cuerpo pero si en alma .
In memoriam
(1947-2010)*

A mi madre, la perfecta combinación entre genio e poesía.

A toda mi familia.

*“It has long been an axiom of mine
that the little things are infinitely
the most important”.*

Sir Arthur Conan Doyle.

*“...cuando un hallazgo pasa por nuestra comprensión,
lo inanimado abre los ojos”*

Silvio Rodríguez.

Agradecimentos

Agradecimentos.

O presente trabalho é o resultado de um veemente período de pesquisa cuja feliz culminação são responsáveis muitas pessoas e instituições aos que quero agradecer:

- *Ao meu orientador, professor Segundo Nilo, pela paciência e dedicação, pela riqueza de conhecimentos adquiridos e pela amizade.*
- *À Universidade Federal do ABC (UFABC) e a CAPES pela oportunidade de estudar no Brasil.*
- *Ao Centro de Componentes Semicondutores da Unicamp (CCS-Unicamp) e seu diretor, o professor Jose Alexandre Diniz, pela infraestrutura brindada para a realização desta pesquisa e pela boa acolhida.*
- *Ao professor Doi pelos conselhos oportunos e pelo assessoramento em geral.*
- *Aos técnicos Godoy e Renata pela ajuda no laboratório e pelos conhecimentos no concernente à fabricação de dispositivos.*
- *A Mara pelas medidas de AFM e Raman e pela boa amizade.*
- *Ao Jair e o José Eudóximo pela assistência nos momentos de crise intelectual e pela amizade.*
- *A Raluca por toda a ajuda brindada, sobre tudo na minha chegada ao CCS e pela amizade.*
- *A todo o pessoal do CCS pela disposição e carinho.*
- *Aos bons amigos que formei no trajeto até aqui: Leticia (lele), Aline (ali), Ricardo (riri), Saionara (Saio), Renata, por fazerem com que perto deles a minha casa e a minha família não parecessem tão longe.*
- *Aos meus amigos cubanos, Ricardo, Gretel, e família, por serem o meu pedacinho de Cuba aqui no Brasil.*
- *A toda minha família, em especial meu primo Erick, pelo apoio incondicional e o infinito amor.*
- *Aos meus colegas de república Victor, Sandra e Daniel pela amizade e o apoio incondicional.*
- *A todos os que de uma forma ou outra estiveram envolvidos neste projeto.*

Muito Obrigada.

Resumo

O presente trabalho de tese tem como principal objetivo o uso de nanopartículas de Germânio (Ge) enterradas no óxido de porta de capacitores MOS (Metal-Óxido-Semicondutor), como possíveis centros de armazenamento de carga para aplicações em dispositivos de memória de porta flutuante discreta. Para isto, uma primeira parte da pesquisa é dedicada à síntese e caracterização das nanopartículas de Ge, com a finalidade de estabelecer os parâmetros de crescimento que permitam a obtenção de nanopartículas com altas densidades, diâmetros de alguns nanômetros e distribuições uniformes dentro do óxido. Com este propósito, um conjunto de amostras foram feitas em diferentes temperaturas e tempos de crescimentos utilizando o método de Deposição Química em Fase Vapor em Baixas Pressões (*Low Pressure Chemical Vapor Deposition: LPCVD*) como técnica de fabricação. Uma vez obtidas, as nanopartículas foram caracterizadas estruturalmente utilizando as técnicas Elipsometria, Microscopia de Força Atômica (MFA), Espectroscopia Raman (ER), Microscopia Eletrônica de Varredura (MEV), Espectroscopia de raios X por Dispersão de Energia (EXD) e Difração de Raios X (DRX). Mediante estas caracterizações foi possível verificar a formação de nanopartículas cristalinas de Ge sobre o óxido (SiO_2) com altas densidades (da ordem de 10^{12} cm^{-2}) e diâmetro médio $< 10 \text{ nm}$, bem como projetar o conjunto de parâmetro de processo a ser utilizados durante a fabricação dos capacitores MOS. Uma vez obtidos os dispositivos, caracterizações elétricas foram realizadas mediante a análises das curvas de histereses de Capacitância vs. Tensão (C-V) em alta frequência (1MHz), Correntes vs. Tensão (I-V) e Tensão vs. tempo (V-t). Desta análise foi possível testar as propriedades de memórias dos capacitores através do parâmetro “janela de memória” (*memory window*) obtido da largura das curvas de histereses C-V. Das curvas I-V determinamos os regimes de funcionamento de tensão e corrente dos capacitores bem como o mecanismo de transporte que os caracteriza, que no nosso caso foi o tunelamento Fowler-Nordheim (F-N). Para fundamentar essa afirmação, foram simuladas as curvas I-V teóricas segundo este mecanismo de transporte (F-N) a partir do modelo estabelecido por Chakraborty *et. al.*, e comparadas com os resultados experimentais obtidos. A partir desta simulação, foi possível determinar a influência que as nanopartículas de Ge enterradas dentro do óxido de porta, tem no desempenho final dos dispositivos. Das curvas V-t foi possível estimar, com uma boa aproximação, os tempos de descarga dos nossos dispositivos mediante o uso de um circuito RC em série. Como resultado

final foram obtidos dispositivos com janelas de memória de 11.92V, densidade de carga armazenada por nanopartícula de $6.61 \times 10^{12} \text{ cm}^{-2}$ e tempos de descarga de $\sim 201.8 \mu\text{s}$. Também se comprovou que a presença de nanopartículas de Ge no óxido leva à diminuição da barreira de potencial óxido de tunelamento/substrato de silício, bem como melhora as propriedades dielétricas do óxido.

Abstract

The present work has as main goal, the use of germanium (Ge) nanoparticles embedded in the gate oxide of MOS (Metal-Oxide-Semiconductor) capacitors, as possible centers of charge storage for discrete-floating gate memory devices applications. For this, the first part of the research is devoted to the synthesis and characterization of Ge nanoparticles in order to establish the growth parameters which allow obtaining nanoparticles with high densities, diameters of a few nanometers and uniform distribution within the oxide. With this purpose, a set of samples were made at different growth temperatures and times, using the method of Low Pressure Chemical Vapor Deposition (LPCVD), as fabrication technique. Once nanoparticles were obtained, structural characterizations were performed using the following techniques: Ellipsometry, Atomic Force Microscopy (AFM), Raman Spectroscopy (RS), Scanning Electron Microscopy (SEM), Energy-Dispersive X-ray Spectroscopy (EDX) and X-ray Diffraction (XRD). Through these characterizations it was possible to verify the formation of crystalline Ge nanoparticles above the oxide (SiO_2), with a high densities (in the order of 10^{12} cm^{-2}) and an average diameter $< 10\text{nm}$, as well as designing the set of process parameter to be used during the fabrication of MOS capacitors. Once the devices were made, electrical characterizations were performed by analysis of hysteresis curves Capacitance vs. Voltage (C-V) for high frequency (1MHz), Current vs. Voltage (I-V), and voltage Vs. Time (V-t). From I-V curves, we determine the voltage and current operation regimes of the capacitors as well as the transport mechanism that characterizes them, which in our case was Fowler-Nordheim tunneling (F-N). To support this claim, the theoretical I-V curves were simulated under this transport mechanism (F-N) from the model established by Chakraborty *et. al.* and were compared with the experimental results. From this simulation, it was possible to determine the influence that the presence of the Ge nanoparticles embedded in the gate oxide has on the final performance of the devices. From V-t curves, it was possible to estimate with a good approximation, the discharge time of our devices by using an RC series circuit. As a final result, were obtained devices with memory windows of 11.92V, charge density stored for nanoparticle of $6.61 \times 10^{12} \text{ cm}^{-2}$ and discharge times of $\sim 201.8\mu\text{s}$. Also we observed that the presence of Ge nanoparticles in the oxide leads to a

decrease of the potential barrier between the tunneling oxide and silicon substrate, and improve the dielectric properties of the oxide.

Sumário

Lista de Figuras	IV
Lista de Tabelas	IX
Lista de Abreviaturas	XI
Lista de Símbolos	XIII
Lista de congressos e publicações	XX
Capítulo 1: Introdução	1
1.1 Memórias Semicondutoras.....	1
1.2 Dispositivos memórias de porta flutuante contínua e discreta.....	7
1.3 Mecanismo de programação em memórias de PF-D.	10
1.4 Memórias de um único elétron.....	13
1.5 Comparação entre nanopartículas de Ge e Si.....	16
1.6 Técnicas de obtenção de nanopartículas de Ge.....	19
1.7 Motivação e objetivos da tese.	20
1.8 Apresentação do trabalho.....	21
Capítulo 2: Estruturas MOS.	23
2.1 Capacitor MOS	23
2.2 Regimes de operação de um capacitor MOS.	25
2.2.1 Curvas C-V.....	33
2.2.2 Curvas I-V.	36
2.2.3 Transporte de carga através da camada dielétrica fina da estrutura MOS.	37
2.2.3.1 Tunelamento Fowler-Nordheim.....	39
2.2.3.2 Tunelamento direto.	41
2.2.3.3 Modelo de tunelamento Fowler-Nordheim com presença de nanopartículas de Ge no óxido de porta.....	42
Capítulo 3: Processo de crescimento LPCVD. Técnicas de caracterização estrutural.	51
3.1 Processo CVD. Aspectos fundamentais.....	51
3.1.1 Termodinâmica do processo CVD.	53
3.1.2 Cinética do processo CVD.	55
3.2 Reator vertical PMC 200.....	59

3.3	Método de obtenção de nanopartículas de Ge por LPCVD.	61
3.4	Técnicas de Caracterizações estruturais.	65
3.4.1	Difração de raios X.	65
3.4.2	Elipsometria.	66
3.4.3	Espectroscopia Raman.	67
3.4.4	Microscopia de Força Atômica.	69
3.4.5	Microscopia Eletrônica de Varredura. Espectroscopia de Dispersão de Energia de Raios X.	72
Capítulo 4:	Procedimento experimental. Análises dos resultados.	74
4.1	Processo de obtenção de nanopartículas de Ge por LPCVD.	74
4.1.1	Limpeza do substrato de silício.	74
4.1.2	Obtenção da matriz de SiO ₂ por oxidação seca.	75
4.1.3	Funcionalização da superfície de SiO ₂ com HF altamente diluído.	76
4.1.4	Crescimento dos núcleos de Si utilizando o sistema LPCVD.	76
4.1.5	Crescimento de nanopartículas de Ge utilizando o sistema LPCVD.	78
4.2	Parte experimental.	78
4.3	Análise dos resultados.	80
4.3.1	Análises das melhores condições de crescimento, para espessura de um óxido de tunelamento.	98
4.3.2	Comparação entre resultados obtidos para óxidos de 62 nm e 8 nm.	103
4.4	Conclusões do capítulo.	105
Capítulo 5:	Capacitores MOS com nanopartículas de Ge como nano-portas flutuantes.	107
5.1	Etapas de fabricação dos capacitores MOS com nanopartículas de Ge como nano-portas flutuantes.	109
5.2	Caracterizações elétricas.	113
5.2.1	Curvas C-V: Caracterizações de memória.	113
5.2.2	Curvas I-V: Mecanismos de transporte.	114
5.2.3	Curvas V-t: Tempo de descarga dos capacitores.	115
5.3	Análises dos resultados de MFA e elipsometria.	118
5.4	Análises das caracterizações elétricas C-V.	120
5.5	Análise das caracterizações elétricas I-V.	127

5.6 Análises das caracterizações V-t.....	137
5.7 Conclusões do capítulo.	140
Conclusões Gerais.	141
Perspectivas Futuros	143
Referências	144

Lista de Figuras

Fig.	1-1: Relação entre os parâmetros característicos de uma memória.	2
Fig.	1-2: Diagrama de classificação de memórias semicondutoras.....	3
Fig.	1-3: (a) Representação esquemática de uma célula de MV e (b) MNV.....	3
Fig.	1-4: Diagrama esquemático de uma memória de PF-C.	8
Fig.	1-5: Diagrama esquemático de uma memória de PF-D.	10
Fig.	1-6: (a) Mecanismo de operação de uma memória de PF-D, (b) Operação de escrita, (c) Operação de apagamento	11
Fig.	1-7: Bloqueio Coulombiano em um nanocristal.	12
Fig.	1-8: Ponto quântico baseado em heteroestruturas de GaAs/AlGaAs.....	14
Fig.	1-9: Transistor de um único elétron baseado na tecnologia SOI. (a) Esquema da estrutura do dispositivo. (b) Imagem SEM do canal após a oxidação.....	15
Fig.	1-10: Imagem MEV de uma memória Flash de ponto quântico. (a) Porta flutuante auto-alinhada em um FET de canal estreito (Fujitsu). (b) Vista lateral de um dispositivo de memória flash de ponto quântico ao longo do canal (IBM).....	16
Fig.	1-11: Esquema da seção transversal de uma nanomemória semelhante à utilizada por Hanafi <i>et al.</i> [16]	18
Fig.	1-12: Características de retenção de carga nas NPs-Ge usadas como nano-portas flutuantes em um dispositivo de memória de PF-D (Hanafi <i>et al.</i> [16]).	18
Fig.	1-13: Características de retenção de carga de uma memória de PF-C (Hanafi <i>et al.</i> [16])	19
Fig.	2-1: (a) Modelo equivalente de capacitâncias e o (b) perfil transversal do capacitor MOS com porta de metal	23
Fig.	2-2: Diagrama de bandas de energia de uma estrutura MOS onde o metal (M), o óxido (O) e o semicondutor (Si-p) não estão em contato.	25
Fig.	2-3: Diagrama de bandas de energia de uma estrutura MOS em equilíbrio térmico após o contato entre os materiais	27
Fig.	2-4: Diagrama de bandas de energia de uma estrutura MOS na condição de banda plana (<i>flatband</i>).....	29

Fig. 2-5:	Diagrama de bandas de energia e de cargas espaciais para um capacitor MOS em (a) Acumulação, (b) Depleção, (c) Inversão.....	30
Fig. 2-6:	Curva C-V em alta frequência (AF) e baixa frequência (BF) de um capacitor MOS.....	34
Fig. 2-7:	(a) Curva C-V típica em alta frequência. (b) Região de inversão de cargas para uma estrutura MOS.....	35
Fig. 2-8:	Curva I-V típica.	37
Fig. 2-9:	Mecanismos de condução de um dispositivo MOS com óxido porta de dimensões nanométricas. (a) Tunelamento direto. b) Tunelamento Fowler-Nordheim.	38
Fig. 2-10:	Processos de condução em filmes finos de SiO ₂ em função do campo elétrico e da espessura do óxido	39
Fig. 2-11:	Diagrama de bandas para o tunelamento Fowler-Nordheim.	40
Fig. 2-12:	Diagrama de bandas para o tunelamento direto.....	42
Fig. 2-13:	(a) Esquema do capacitor MOS com NPs-Ge enterradas no óxido de porta. (b) Diagrama de bandas do tunelamento F-N para as diferentes condições de tunelamento.	47
Fig. 3-1:	Diagrama de processo CVD em um reator vertical.	56
Fig. 3-2:	Movimento do gás de reação na região próximo da superfície do substrato com formação de camada limite.....	57
Fig. 3-3:	Diagrama de <i>Arrhenius</i> para a velocidade da reação na superfície, em um processo CVD típico.....	59
Fig. 3-4:	Esquema geral do Reator Vertical PMC 200. A redoma colocada acima à direita representa a câmara de reação e as setas indicam o sentido do fluxo de gases.....	60
Fig. 3-5:	Esquemático da câmara de reação.	61
Fig. 3-6:	Densidade, tamanho e dispersão de tamanhos de NPs-Si vs. Integral da intensidade dos picos de absorção de grupos Si-OH (Miyazaki <i>et. al.</i> [101]).....	63
Fig. 3-7:	Densidade de NPs-Si e média do ângulo de ligação em grupos siloxano (Si-O-Si) vs. Espessura do óxido (Miyazaki <i>et. al.</i> [101])	63
Fig. 3-8:	Esquema do fenômeno de difração de raios X.	66

Fig.	3-9: Espectros Raman do Substrato de Si e do Ge <i>Bulk</i> .	69
Fig.	3-10: Esquema do funcionamento de um MFA.	70
Fig.	3-11: Esquema de funcionamento de um MEV.	72
Fig.	4-1: Esquema dos processos envolvidos no crescimento de NPs-Ge por LPCVD. (a) Formação dos núcleos de Si (pirólises do SiH_4), (b) Crescimento seletivo das NPs-Ge sobre os núcleos de Si (pirólises do GeH_4)	76
Fig.	4-2: Espectros Raman das 9 amostras crescidas bem como do SiO_2/Si , do substrato de Si e do Ge <i>bulk</i>	81
Fig.	4-3: Padrão de difração da amostra A8 (crescida em 600°C durante 30s).	82
Fig.	4-4: Espectros de EDX para as amostras A8 e A9.	84
Fig.	4-5 a: Derivada do espectro de Raman para as amostras crescidas durante 20s nas temperaturas de 550°C , 600°C e 650°C (A1, A2 e A3)	86
Fig.	4-5 b: Derivada do espectro de Raman para as amostras crescidas durante 25s nas temperaturas de 550°C , 600°C e 650°C (A4, A5 e A6)	87
Fig.	4-5 c: Derivada do espectro de Raman para as amostras crescidas durante 30s nas temperaturas de 550°C , 600°C e 650°C (A7, A8 e A9)	87
Fig.	4-6 a: Dependência da largura do pico Raman (FWHM) e da posição das bandas com o Tamanho das NPs crescidas durante 20s.	88
Fig.	4-6 b: Dependência da largura do pico Raman (FWHM) e da posição das bandas com o Tamanho das NPs crescidas durante 25s	89
Fig.	4-6 c: Dependência da largura do pico Raman (FWHM) e da posição das bandas com o Tamanho das NPs crescidas durante 30s	89
Fig.	4-7: (a) Micrografias MEV das amostras A8 e (b) A9 crescidas nas temperaturas: 600°C e 650°C respectivamente, para um tempo de crescimento de 30s.	90
Fig.	4-8 a: (a) Histogramas de distribuição de tamanho e (b) imagens AFM, das amostras obtidas durante 20s nas temperaturas 550°C , 600°C e 650°C .	92
Fig.	4-8 b: (a) Histogramas de distribuição de tamanho e (b) imagens AFM, das amostras obtidas durante 25s nas temperaturas 550°C , 600°C e 650°C .	93
Fig.	4-8 c: (a) Histogramas de distribuição de tamanho e (b) imagens AFM, das amostras obtidas durante 30s nas temperaturas 550°C , 600°C e 650°C .	94

Fig. 4-9 a:	Dependência tanto da densidade quanto do Tamanho de NPs com o Tempo de crescimento para amostras crescidas em 550°C	95
Fig. 4-9 b:	Dependência tanto da densidade quanto do Tamanho de NPs com o Tempo de crescimento para amostras crescidas em 600°C	96
Fig. 4-9 c:	Dependência tanto da densidade quanto do Tamanho de NPs com o Tempo de crescimento para amostras crescidas em 650°C	96
Fig. 4-10:	Espectros Raman para cada um dos tempos de funcionalização utilizados	99
Fig. 4-11 a:	Imagem MEV e espectro de EDX da amostra funcionalizada durante 30s	100
Fig. 4-11 b:	Imagem MEV e espectro de EDX da amostra funcionalizada durante 60s	101
Fig. 4-11 c:	Imagem MEV e espectro de EDX da amostra funcionalizada durante 120s	101
Fig. 4-12 a:	Imagem MFA da amostra funcionalizada durante 30s.	102
Fig. 4-12 b:	Imagem MFA da amostra funcionalizada durante 60s.	102
Fig. 4-12 c:	Imagem MFA da amostra funcionalizada durante 120s.	102
Fig. 5-1:	Representação esquemática dos capacitores MOS fabricados nesta pesquisa. ...	107
Fig. 5-2:	Corrente de fuga do capacitor 3B.	114
Fig. 5-3:	Medida de retenção de carga do capacitor 3B.	115
Fig. 5-4:	Montagem do circuito RC em série utilizado nas medidas V-t.	116
Fig. 5-5:	Circuito equivalente. V: Tensão, R: Resistencia e C _T : Capacitância total.	117
Fig. 5-6:	Resultados de microscopia MFA, para as amostras da tabela 5-2: (a) Distribuição de tamanhos, (b) Morfologia da superfície.	119
Fig. 5-7:	Contribuição da presença de NPs-Ge, nas características de memória dos capacitores MOS fabricados. (a) Capacitor sem NPs, (b) Capacitor com NPs. ..	121
Fig. 5-8 a:	Curva C-V do capacitor 3B (t _f : 60s, t _c : 25s) avaliando o numero de rodadas de <i>annealing</i>	122
Fig. 5-8 b:	Curva C-V do capacitor 2B (t _f : 60s, t _c : 25s) avaliando o numero de rodadas de <i>annealing</i>	123
Fig. 5-8 c:	Curva C-V do capacitor 3D (t _f : 60s, t _c : 25s) avaliando o numero de rodadas de <i>annealing</i>	123
Fig. 5-8 d:	Curva C-V do capacitor 2F (t _f : 60s, t _c : 25s) avaliando o numero de rodadas de <i>annealing</i>	124
Fig. 5-9:	Curva C-V dos capacitores estudados, obtidos após o <i>annealing</i> 1A.	127

Fig. 5-10 a:Curva I-V dos capacitores estudados, obtidos após o <i>annealing</i> 1A. (a) Região dentre -15V até 45V, (b) Região dentre 0V até 15V.....	129
Fig. 5-10 b:Curva I-V dos capacitores estudados, obtidos após o <i>annealing</i> 2A. (a) Região dentre -15V até 45V, (b) Região dentre 0V até 15V.....	130
Fig. 5-10 c:Curva I-V dos capacitores estudados, obtidos após o <i>annealing</i> 3A. (a) Região dentre -15V até 45V, (b) Região dentre 0V até 15V.....	131
Fig. 5-11 a:Comparação da curva J-V experimental e teórico segundo o tunelamento F-N para o capacitor 3B.....	133
Fig. 5-11 b:Comparação da curva J-V experimental e teórico segundo o tunelamento F-N para o capacitor 2B.....	133
Fig. 5-11 c:Comparação da curva J-V experimental e teórico segundo o tunelamento F-N para o capacitor 3D.	134
Fig. 5-11 d:Comparação da curva J-V experimental e teórico segundo o tunelamento F-N para o capacitor 2F.	134
Fig. 5-12: Altura da barreira de potencial em função da fração de NPs-Ge presente no composto dielétrico para cada um dos dispositivos.....	136
Fig. 5-13: Constante dielétrica efetiva em função da fração de NPs-Ge presente no composto dielétrico para cada um dos dispositivos.....	136
Fig. 5-14: Ciclo de carga/descarga (medida V-t) do capacitor 3B para o qual se empregou um pulso quadrado de 8V, e uma frequência de 900 Hz.	137
Fig. 5-15: Curva experimental de descarga e ajuste teórico para o capacitor 3B.	138
Fig. 5-16: Curvas de descarga estimadas para cada um dos capacitores a partir do modelo de Circuito RC em série e das curvas V-t. Região de inversão.	139

Lista de Tabelas

Tabela 4.1: Parâmetros de processo para obtenção de NPs-Ge.	79
Tabela 4.2: Resumo das amostras realizadas.	79
Tabela 4.3: Resultados das caracterizações de elipsometria realizadas nos filmes de SiO ₂	80
Tabela 4.4: Posição angular dos picos de difração reportados na literatura para o Ge cristalino.....	83
Tabela 4.5: Dados usados para estimar o diâmetro médio de NPs-Ge pela equação de Scherrer (amostra A8).....	84
Tabela 4.6: Resumo dos resultados experimentais obtidos das caracterizações estruturais.	97
Tabela 4.7: Melhores resultados obtidos das caracterizações estruturais.	97
Tabela 4.8: Resumo de amostras a serem empregadas no estudo de diferentes tempos de funcionalização.	98
Tabela 4.9: Resultados de Densidade de NPs e Tamanho médio, em função do tempo de funcionalização.	103
Tabela 4.10: Resultados experimentais obtidos do estudo de NP-Ge crescidas sobre óxido de tunelamento para diferentes tempos de funcionalização.....	103
Tabela 4.11: Parâmetros de processo a serem utilizados na fabricação dos capacitores com NPs-Ge enterradas no óxido de porta.	105
Tabela 5.1: Parâmetros de processo fixos, para obtenção de NPs-Ge a serem utilizadas como nano-portas flutuantes nos capacitores MOS.....	108
Tabela 5.2: Parâmetros de processo a serem variados, para obtenção de NPs-Ge a serem utilizadas como nano-portas flutuantes nos capacitores MOS.	108
Tabela 5.3: Resultados dos parâmetros de fabricação dos capacitores MOS de porta flutuante discreta.....	120
Tabela 5.4: Resultados das curvas C-V nos diferentes processos de <i>annealing</i> (1A, 2A e 3A) para cada um dos capacitores estudados. ΔV_{fb} : janela de memória e Q_{eff}/q : densidade elétrica total armazenada no óxido.	124
Tabela 5.5: Valores experimental e teórico obtidos para $n_{q/NPs}$ a partir dos resultados de MFA e C-V do <i>annealing</i> 1A e da equação 5.7 respectivamente.....	126
Tabela 5.6: Comparação de resultados de Capacitância por medidas C-V e medidas V-t	138

Tabela 5.7: Resultados de τ e 5τ para cada um dos capacitores, determinados a partir do modelo de circuito RC.	139
---	-----

Lista de Abreviaturas

A	Amostras.
AF	Alta Frequência.
APCVD	<i>Atmospheric Pressure Chemical Vapor Deposition.</i>
BF	Baixa Frequência.
CMOS	<i>Complementary Metal-Oxide-Semiconductor.</i>
CVD	<i>Chemical Vapor Deposition.</i>
DRX	Difração de Raios X.
DRAM	<i>Dynamic Random Access Memory.</i>
EDX	Espectroscopia de Raios X por dispersão de Energia.
ECR-PECVD	<i>Electron Cyclotron Resonance-Plasma Enhanced Chemical Vapor Deposition.</i>
ER	Espectroscopia Raman.
EPROM	<i>Electrically Programmable Read Only Memory.</i>
EEPROM	<i>Electrically Erasable-Programmable Read Only Memory.</i>
FWHM	<i>Full Width at Half Maximum.</i>
Ge	Germânio.
GeH ₄	Germana.
HFCVD	<i>Hot Filament Chemical Vapor Deposition.</i>
LPCVD	<i>Low Pressure Chemical Vapor Deposition.</i>
LECVD	<i>Laser-Excited Chemical Vapor Deposition.</i>
MCV	Microscopia Capacitiva de Varredura.
MEV	Microscopia Eletrônica de Varredura.
MFA	Microscopia de Força Atômica.
MFE	Microscopia de Força Elética
MFM	Microscopia de Força Magnética.
MNV	Memórias Não Voláteis.
MOS	Metal-Óxido-Semicondutor.
MOCVD	<i>Metal-Organic Chemical Vapor Deposition.</i>
MTV	Microscopia Térmica de Varredura.

MV	Memórias Voláteis.
NPs	Nanopartículas.
NPs-Ge	Nanopartículas de Germânio.
NPs-Si	Nanopartículas de Silício.
PECVD	<i>Plasma Enhanced Chemical Vapor Deposition.</i>
PF-C	Porta Flutuante Continua.
PF-D	Porta Flutuante Discreta.
PICVD	<i>Photo-Initiated Chemical Vapor Deposition.</i>
PROM	<i>Programmable Read Only Memory.</i>
RAM	<i>Random Access Memory.</i>
ROM	<i>Read Only Memory.</i>
Si	Silício.
SiH ₄	Silana.
SRAM	<i>Static Random Access Memory.</i>
TEOS-PECVD	<i>Tetraethy Orthosilicate-Plasma Enhanced Chemical Vapor Deposition.</i>

Lista de Símbolos

a_i	Atividade das espécies “ i ”.
A_G	Área do eletrodo de porta.
$A = \frac{q^3 m_o}{8\pi \hbar m^* \phi_B}$	Constante do modelo de tunelamento.
$B = \frac{8\pi \sqrt{2m^*}}{3qh} \phi_B^{3/2}$	Constante do modelo de tunelamento.
B_{hkl}	Largura à media altura da máxima intensidade medido em radianos.
C_I	Capacidade da camada isolante.
C_{NPs}	Capacidade da nanopartícula.
C_{ox}	Capacidade do óxido.
C_{max}	Capacidade Máxima.
C_{min}	Capacidade Mínima.
C_D	Capacidade de depleção.
C_{inv}	Capacidade associada à região de inversão.
C_{Si}	Capacitância no Silício.
C_T	Capacitância total.
CD	Complexo dielétrico.
c	Velocidade da onda eletromagnética no vácuo.
c_g	Concentração no gás.
c_s	Concentração na superfície.
C_T	Capacitância total
C_{OSC}	Capacitância do osciloscópio.
$C_{MOSNPs-Ge}$	Capacitância do capacitor MOS com nanopartículas de Germânio.
d_I	Distancia entre a porta flutuante e a porta de controle.
D_{NPs}	Diâmetro da nanopartícula.
d_{NPs}	Densidade nanopartículas.
dQ_I	Variação de carga de inversão.
$D(E_o)$	Probabilidade de tunelamento dos elétrons da sub-banda fundamental.

D_g	Coeficiente de difusão do meio.
d	Espaçamento entre os planos atômicos na fase cristalina.
d_{NPSMFA}	Densidade de nanopartículas obtidas das medidas de MFA.
d_{C-V}	Densidade de carga armazenada obtidas das medidas C-V.
E_{NPS}	Energia eletrostática na nanopartícula.
E_{CSi}	Energia do limite inferior da banda de condução do Silício .
E_{FSi}	Energia do Nível de Fermi do Silício.
E_{Cox}	Energia do limite inferior da banda de condução do óxido
E_{Vox}	Energia do limite superior da banda de valência do óxido.
E_{FM}	Energia do Nível de Fermi no Metal.
E_i	Energia de Fermi do semiconductor intrínseco.
E_g	Energia da Banda proibida (<i>bandgap</i>).
E_{CSi}	Energia do limite inferior da banda de Condução do Silício.
E_{VSi}	Energia do limite superior da banda de Valência do Silício.
E_{Cox}	Energia do limite inferior da banda de Condução do óxido.
E_{Vox}	Energia do limite superior da banda de Valência do óxido.
E_{Vac}	Energia de referência do Nível de Vácuo.
E_{ox}	Campo elétrico no óxido.
E_o	Energia do Nível Fundamental do poço de potencial.
E_n	Níveis quantizados.
E_{gNPS}	Banda proibida das nanopartículas (NPs-Ge).
E_{gSi}	Banda proibida do Silício <i>Bulk</i> .
E_{gGe}	Banda proibida do Germânio <i>Bulk</i> .
E_{gSiO_2}	Banda proibida do SiO ₂ <i>Bulk</i> .
E_a	Energia de ativação.
$F-N$	Fowler-Nordheim.
F_{si}	Campo na superfície do Silício.
F_{eff}	Campo no interior do Complexo dielétrico.
F	Campo no vácuo.
h	Constante de Planck.

\hbar	Constante de Planck reduzida ou constate de Dirac.
I	Corrente total de porta.
I_R	Corrente na resistência.
I_{FN}	Corrente de tunelamento Fowler-Nordheim.
I_{TD}	Corrente de Tunelamento Direto.
J_{F-N}	Densidade de corrente de tunelamento Fowler-Nordheim.
K_B	Constante de Boltzman.
K_c	Constante cinética
k_o	Fator de frequência.
k	Coeficiente de absorção.
L_o	Separação média de elétrons no estado fundamental a partir da interface.
m_e^*	Massa reduzida do elétron.
m_h^*	Massa reduzida do buraco.
m^*	Massa efetiva do elétron.
m_o	Massa em repouso do elétron.
$m_d^* = (m_z^* \cdot m_y^*)^{1/2}$	Densidade de estado de massa.
m_z^* e m_y^*	Massas efetivas para o movimento paralelo à interface Silício/Complexo dielétrico.
m_x^*	Massa efetiva para o movimento normal à superfície.
m_{Si}^*	Massa efetiva do elétron no Silício.
m	Massa do elétron.
m_{hGe}^*	Massa efetiva de buracos no Germânio.
m_{eGe}^*	Massa efetiva de elétrons no Germânio.
m_{NPs}	Massa efetiva das nanopartículas.
m_L	Massa efetiva longitudinal das nanopartículas.
m_Γ	Massa efetiva transversal das nanopartículas.
m_{eff}	Massa efetiva do Complexo dielétrico.
n	Índice de refração
n_i	Concentração intrínseca do substrato (Silício).
n_s	Densidade de buracos.

n_{NPs}	Número de nanopartículas.
$n_{q/NPs}$	Número de carga por NPs.
n_v	Degeneração do vale.
n_d	Ordem da difração.
$n_E = 1, 2, 3, \dots$	Níveis de energia.
$n_{(ox_T)}$	Índice de refração do óxido de tunelamento.
$n_{(ox_C)}$	Índice de refração do óxido de controle.
$n_{(NPs-Ge)}$	Índice de refração das NPs-Ge.
N_n	Concentração de elétrons nas sub-bandas.
N_A	Concentração de dopantes no substrato (Silício).
N_s	Densidade de elétrons na superfície do Silício por unidade de área.
N_o	Densidade de elétrons no estado fundamental.
N_I	Densidade de elétrons por unidade de volume no estado fundamental.
N_{ads}	Número de espécies adsorvidas na superfície.
N	Fluxo de gases.
p_i	Pressão parcial das espécies “ i ”.
p_s	Densidade de elétrons.
Q_{Si}	Densidade de carga no Silício por unidade de área, associada à região de depleção.
Q_D	Carga de depleção.
$Q = \Pi_i a_i^{z_i}$	Parâmetro termodinâmico.
Q_I	Carga fixa na interfase silício/isolante.
Q_D	Carga na camada de depleção do silício.
Q_T	Carga armazenada na porta flutuante.
q	Carga do elétron.
r_B	Raio excitônico de Bohr.
$r_{reaç}$	Taxa ou velocidade de reação.
R_{NPs}	Raio das nanopartículas.
R_g	Constante dos gases.
Re	Número de Reynolds.

R^p	Coeficiente de reflexão para a luz paralela ao plano incidente.
R^s	Coeficiente de reflexão para a luz perpendicular ao plano incidente.
R	Resistência.
th_{oxC}	Espessura do Óxido de Controle.
th_{oxT}	Espessura do Óxido de Tunelamento.
th_{ox}	Espessura do Óxido.
th_{CD}	Espessura do Complexo dielétrico.
th_{SiO_2}	Espessura do SiO ₂ puro, presente no complexo dielétrico.
\bar{t}_{hkl}	Espessura (diâmetro médio) na direção perpendicular ao plano que origina a difração.
t_N	Tempo de nucleação.
t_C	Tempo de crescimento.
t_f	Tempo de funcionalização.
T	Temperatura.
T_N	Temperatura de nucleação.
T_C	Temperatura de crescimento.
u	Velocidade da onda eletromagnética no meio.
u_x	Componente da velocidade do gás na direção x .
V_{TH}	Tensão de <i>Threshold</i> .
V_{FB}	Tensão de banda plana (<i>Flatband</i>).
V_T	Tensão de Limiar.
V_{ox}	Potencial no Óxido.
V	Tensão externa aplicada.
V_g	Tensão de porta
V_o	Velocidade longitudinal na sub-banda fundamental.
$V_{M_{NPs}}$	Volume médio de nanopartículas.
V_{CD}	Volume do Complexo dielétrico.
$V(t) = \begin{cases} 1 & \forall t < t_o \\ 0 & \forall t \geq t_o \end{cases}$	Tensão de um pulso quadrado.
V_C	Tensão no capacitor MOS
V_R	Tensão na resistência.

V_{C_o}	Tensão para $t=t_o$.
W_d	Largura da região de depleção.
x_i	Fração molar das espécies “i”.
z_i	Coefficiente estequiométrico das espécies “i” na reação.
Δ	Ângulo de diferencia de fase
ΔG_r	Variação da energia livre de Gibbs da reação.
ΔG_r^o	Variação da energia livre de Gibbs <i>standard</i> da reação.
ΔG_f	Variação da energia livre de formação.
ΔG_f^o	Variação da energia livre de formação <i>standard</i> .
$\Delta G_{f,i}^o$	Energia livre de formação standard à temperatura T e pressão de 1 atm.
ΔV_{fb}	Janela de memória.
δ	Espessura da camada limite.
ϵ_I	Constante dielétrica da camada isolante.
ϵ_{ox}	Permissividade elétrica do Óxido.
ϵ_o	Permissividade elétrica no vácuo.
ϵ_{NPs}	Permissividade elétrica das nanopartículas.
ϵ_{Si}	Permissividade elétrica do Silício <i>bulk</i> .
ϵ_{Ge}	Permissividade elétrica do Germânio <i>bulk</i> .
ϵ_{eff}	Permissividade elétrica do Complexo dielétrico
θ	Ângulo de difração.
θ_{hkl}	Posição angular do pico máximo de difração.
λ	Comprimento de onda dos raios X.
μ	Viscosidade do gás.
ν	Fração volumétrica de Nanopartículas presentes no óxido.
$\rho = \frac{R^p}{R^s}$	Representa a mudança de estado de polarização da luz depois da reflexão.
ρ	Densidade do gás.
τ	Constante de tempo do circuito RC série: $\tau=RC$.
$\phi_{F_{Si-p}}$	Potencial de Fermi na superfície do Silício tipo p.
ϕ_{MS}	Diferença entre as funções de trabalho do material de porta e do <i>bulk</i> .

ϕ_M	Função de trabalho do Metal.
ϕ_{Si}	Função de trabalho do Silício.
ϕ_B	Barreira de potencial.
ϕ_{eff}	Altura da barreira do Complexo dielétrico.
χ_{Si}	Afinidade eletrônica do Silício.
χ_{ox}	Afinidade eletrônica do óxido.
ψ	Ângulo azimutal
ψ_F	Potencial de Fermi.
ψ_{Si}	Potencial de Superfície do Silício.

Lista de congressos e publicações

Congressos:

- X Brazilian MRS Meeting 2011: *“Influence of deposition rate on the optical properties of $Si_{1-x}Ge_x$ thin films obtained by LPCVD”*.
- XI Brazilian MRS Meeting 2012: *“Optical properties of SiGe nanoparticles grown by LPCVD”*.
- XII Brazilian MRS Meeting 2013: *“Memory Characteristics of MOS Capacitors with Germanium Nanodots Embedded In Gates Oxides”*.
- EMRS Spring Meeting 2012: *“Influence of the time of exposure of the Germanic in the growth of Ge nanocrystals on Si nuclei using the technique of LPCVD”*.
- EMRS Fall Meeting 2012: *“Study of Structural and Optical Properties of Germanium nanoparticles, embedded in SiO_2 matrix”*.
- 7th International Symposium on Advanced Materials and Nanostructures. Sorocaba, 20-23 May 2012: *“Influence of the percentage of Ge in the optical properties of nanostructures of $Si_{1-x}Ge_x$ grown by LPCVD”*.
- Chip in Brasília: SBMicro 2012. 27th Symposium on Microelectronics Technology and Devices: *“Influence of a Thickness and Percentage of Ge in Optical Properties of Thin Films of $Si_{1-x}Ge_x$ Grown by LPCVD”*.
- The 14th International Conference on the Formation of Semiconductor Interfaces 2013 (ICFSI-14): *“Effects of different functionalization times of SiO_2 surface in the formation of Ge nanoparticles over SiO_2 by LPCVD”*.
- Chip in Curitiba: SBMicro 2013. 28th Symposium on Microelectronics Technology and Devices: *“Structural and Electrical Properties of Ge Nanoparticles Grown by LPCVD”*.

Publicações:

Mederos, M., Mestanza, S.N.M., Doi, I. and Diniz, J.A., *Influence of a Thickness and Percentage of Ge in Optical Properties of Thin Films of $Si_{1-x}Ge_x$ Grown by LPCVD*. ECS Transactions, 2012. **49**(1): p. 391-397.

Mederos, M., Mestanza, S.N.M., Doi, I. and Diniz J.A., *Structural and electrical properties of Ge nanoparticles grown by LPCVD for MOS-Structures*. Microelectronics Technology and Devices (SBMicro), 2013 Symposium on , vol., no., pp.1,4, 2-6 2013.

Capítulo 1: *Introdução.*

Capítulo 1: Introdução

1.1 Memórias Semicondutoras

Nas últimas décadas, o vertiginoso desenvolvimento da microeletrônica unida à crescente demanda de sistemas eletrônicos portáteis tais como computadores pessoais, telefones celulares, Sistemas de Posicionamento Global (das siglas em inglês: *Global Positioning System – GPS*), câmaras digitais, etc.; tem resultado na necessidade de memórias cada vez mais rápidas e densas.

Uma memória é um dispositivo ou circuito capaz de armazenar dados e/ou instruções de programas de forma temporária ou permanente (por exemplo: um capacitor, um flip-flop, etc.), onde a unidade básica de informação que pode ser armazenada ou transmitida é o denominado dígito binário ou bit (das siglas em inglês: *Binary digit*). Um bit pode assumir somente dois valores: 0 ou 1 (verdadeiro ou falso), compondo assim a unidade mais simples possível de informação. Um sistema que armazenasse apenas um destes valores não poderia formar a base de um sistema de memória. O conceito de computador digital binário com programa armazenado (arquitetura de Von Neumann e subsequentes) no qual se baseiam a maioria dos computadores modernos tem, seu fundamento no uso de memórias e não existiria sem a utilização destas.

Dentre os vários conceitos que podem descrever uma memória temos: a eficiência de seu desempenho e a natureza física de seu armazenamento.

Segundo a eficiência de seu desempenho as memórias caracterizam-se a partir de três parâmetros fundamentais:

- *A capacidade de armazenamento*: que se define como a quantidade de informação que pode ser armazenada no dispositivo de memória.
- *O tempo de acesso*: que é o tempo decorrido desde que o endereço é fornecido até que a informação desejada é acessada.
- *O custo por bit*: que é o preço que custa armazenar um bit de informação, ou seja, preço da fabricação da memória dividida pela capacidade total de armazenamento.

Por conseguinte, a memória ideal seria aquela que teria a capacidade máxima de armazenamento, o tempo de acesso mais baixo e o menor custo por bit. No entanto, estes

parâmetros não são independentes, mas estão diretamente relacionados tal e como evidencia a Fig. 1-1. Logo, para nos acercar o mais possível a esta memória ideal, se precisaria de um compromisso entre estes parâmetros levando em consideração tanto o fator densidade quanto a função a desempenhar pela memória.

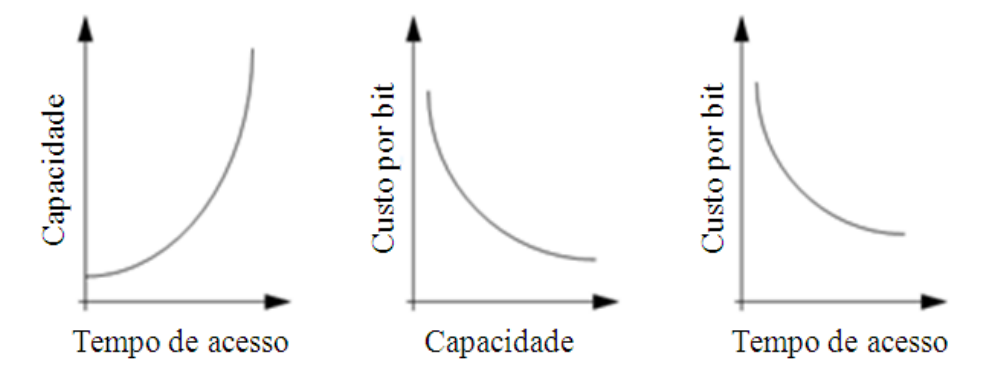


Fig. 1-1: Relação entre os parâmetros característicos de uma memória.

Segundo a natureza física do armazenamento, as memórias podem ser: ópticas [1], magnéticas [2] ou semicondutoras. Neste trabalho, abordaremos somente o tipo de memórias semicondutoras.

Memórias semicondutoras são componentes indispensáveis de sistemas eletrônicos modernos e podem ser classificadas como se mostra na Fig. 1-2, onde a primeira grande categorização é determinada pela sua volatilidade, ou seja, **Memórias Voláteis (MV)** e **Memórias Não Voláteis (MNV)**.

As MV são dispositivos essencialmente rápidos, mas que perdem a informação armazenada uma vez desligada da fonte de alimentação. Isto faz com que sua aplicação seja principalmente, em sistemas onde o conteúdo é quase permanentemente alterado, com uma frequência de escrita relativamente elevada, ou onde se requer de um tempo de acesso curto.

Ao contrário, as MNV são dispositivos mais lentos, mas que têm a capacidade de manter a informação inclusive sem suprimento de fonte alguma. Devido a isto, podem-se encontrar principalmente, fazendo parte de sistemas que requerem que o conteúdo armazenado permaneça inalterável (código executável), ou que se atualizem com uma frequência relativamente baixa (código executável atualizável, constantes de calibração, logs, etc.).

A estrutura destas memórias é muito similar (Fig. 1-3) [3], sendo que ambas são constituídas por um transistor e um capacitor onde, no caso da célula da MV o capacitor está em série com o transistor, enquanto para a célula de MNV, o capacitor está na porta do transistor. O transistor, em ambos os casos, age como um *switch*, controlando a carga e descarga do capacitor.

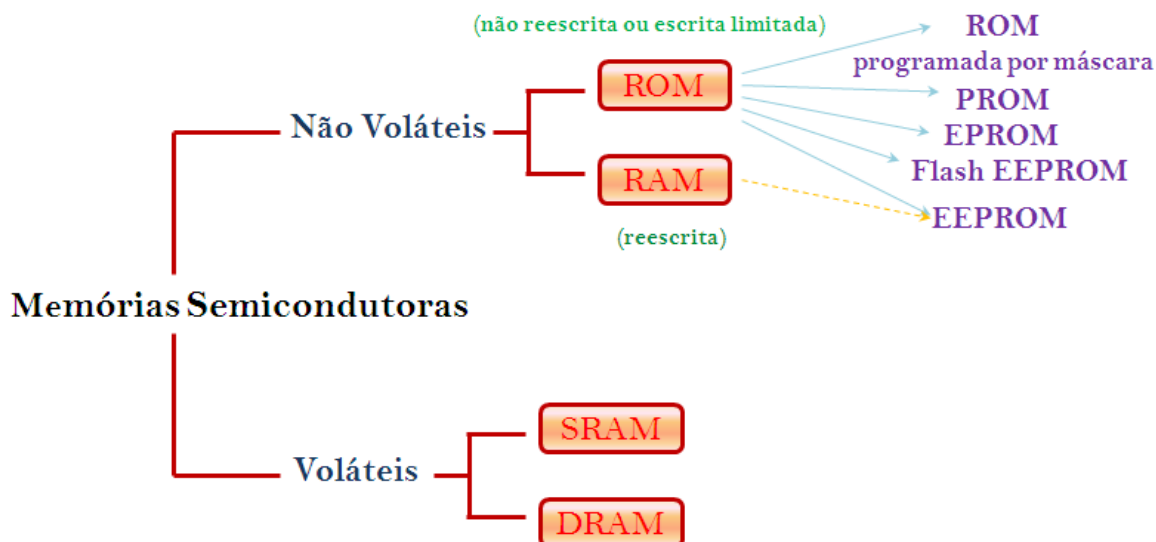


Fig. 1-2: Diagrama de classificação de memórias semicondutoras.

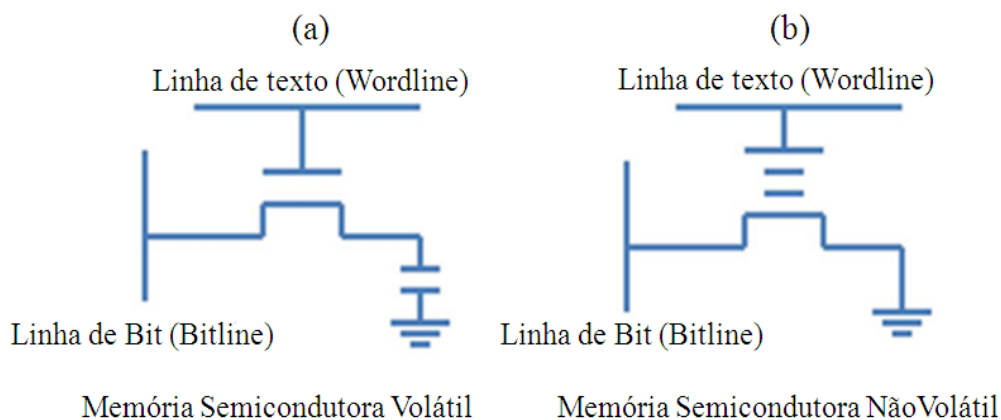


Fig. 1-3: (a) Representação esquemática de uma célula de MV e (b) MNV.

Dentre as MV, as duas mais comuns são: SRAM (*Static Random Access Memory*) e DRAM (*Dynamic Random Access Memory*) (Fig. 1-2).

As memórias SRAM são dispositivos de acesso aleatório que mantêm os dados armazenados desde que seja mantida a sua alimentação. Embora sejam mais caras e ocupem mais espaço, quando comparadas com as DRAM, possuem a vantagem de ser bem mais rápidas, justificando seu uso nas memórias cachê¹. As memórias DRAM são dispositivos RAM de acesso direto, que armazenam cada bit de dados em um capacitor [4-7].

Dentre as MNV podemos citar as memórias ROM (*Read Only Memory*) e RAM (*Random Access Memory*).

As Memórias ROM constituem o tipo de memória empregada no armazenamento de programas e dados de sistemas de computadores, cujo conteúdo só será lido pela CPU² sendo que vem gravada pelo fabricante uma única vez, após o qual não pode ser alterada ou apagada. O desenvolvimento das ROMs proporcionou a substituição de circuitos combinatórios e sequências complexas, reduzindo tanto o tamanho dos circuitos, quanto o consumo de energia e os preços destes [8, 9].

As Memórias RAM são memórias que podem ser alteradas pela CPU, tanto para leitura quanto para escrita, e usadas no armazenamento de dados que serão utilizados durante a execução de programas [10].

Cada uma destas memórias desenvolve uma função diferente, já que muitas vezes é interessante para o circuito não poder gravar uma nova informação, mas sim apenas lê-la.

As memórias classificadas como ROM ainda podem ser subdivididas em:

- Memórias-PROM (*Programmable Read Only Memory*), que para aplicações em pequenas quantidades, foram desenvolvidas pelos fabricantes com elos-fusíveis que podem ser programados pelo usuário. Uma vez programada, a PROM não pode ser apagada e nem reprogramada [11].
- Memória-EPROM (*Electrically Programmable Read Only Memory*), descoberta em 1971 quando Frohman-Bentchkowsky introduziu um novo tipo de transistor denominado de porta flutuante [12], o qual permitiu a inserção e armazenamento de elétrons. A partir deste trabalho, se iniciou o processo de desenvolvimento deste tipo de memória, a qual é programada eletricamente e apagada por luz ultravioleta.

¹ Memória cache: Dispositivo especial de armazenamento de informação de alta velocidade. Pode ser uma secção

² CPU (*Central Processing Unit*): Unidade Central de Processamento.

- Memória-EEPROM (*Electrically Erasable-Programmable Read Only Memory*) que é uma memória com a mesma estrutura de porta flutuante que a EPROM, mas com o acréscimo de uma região com uma fina camada de óxido sobre o dreno do transistor MOSFET³ da célula de memória [11]. Esta modificação permitiu as EEPROMs serem programadas e apagadas várias vezes eletricamente, sendo que, enquanto podem ser lidas uma quantidade ilimitada de vezes, só podem ser apagadas e programadas um número limitado de vezes, (entre 100.000 e 1 milhão de vezes). Esse limite é causado pela deterioração interna contínua que sofre o chip durante o processo de apagamento ao requerer uma tensão elétrica mais elevada.
- Memória-flash-EEPROM, que é uma memória do tipo EEPROM, desenvolvida na década de 1980 pela *Toshiba*, cujos chips são semelhantes ao da memória RAM, permitindo que múltiplos endereços sejam apagados ou escritos numa só operação [11]. Em termos leigos, trata-se de um chip re-escrevível que, ao contrário de uma memória RAM convencional, preserva o seu conteúdo sem a necessidade de fonte de alimentação. Entre as vantagens deste tipo de memória destacam-se: o fato de oferecer um tempo de acesso rápido, embora não tão rápido como a memória volátil (DRAM utilizadas para a memória principal em PCs) e uma maior resistência em relação aos discos rígidos. Estas características explicam a popularidade desta memória em dispositivos portáteis. Outra característica é que uma vez encapsuladas em um "cartão de memória" são extremamente duráveis, sendo capazes de resistir a uma pressão intensa, variações extremas de temperatura, e até mesmo imersão em água [12]. Uma limitação é que este tipo de dispositivo tem um número finito de ciclos de escrita/apagamento.

Na atualidade as memórias de porta flutuante constituem o grupo de memórias semicondutoras mais requisitadas pela indústria de dispositivos. Desde a fabricação do primeiro protótipo de memória de porta flutuante (porta de Zr) no final dos anos 60 por *Kahng* e *Sze* nos laboratórios da *Bells* [13, 14], estes dispositivos têm sido dominantes na microeletrônica, devido aos seus excelentes mecanismos de armazenamento não volátil de dados. No entanto, o avanço desta tecnologia, tem possibilitado o aumento da miniaturização dos dispositivos aproximando-

³ MOSFET (*Metal-Oxide-Semiconductor Field Effect Transistor*): Transistor de Efeito de Campo Metal-Óxido-Semicondutor.

se, cada vez mais dos limites elétricos impostos pela própria estrutura do dispositivo e pelas propriedades dos materiais. Somado a isto, o desenvolvimento atual da tecnologia eletrônica tem gerado uma grande demanda por memórias de alta densidade, baixo consumo de energia, armazenamento confiável de dados e rápidos acessos aos dados armazenados. Entretanto, com os avanços da ciência e da tecnologia, as células convencionais de memórias não parecem convergir a estes padrões de funcionamento, tornando os dispositivos de Memórias Não Voláteis (MNV) convencionais (porta contínua) limitados no armazenamento de grandes volumes de dados.

Atualmente existe uma variedade de alternativas sendo pesquisadas para dar soluções a estas limitações. Assim, entre as MNV que mais progredem se encontram:

- Memórias Ferroelétricas (*Ferroelectric Random Access Memories – FRAMs*), que possui internamente uma estrutura similar à DRAM, mas o armazenamento da informação se realiza mediante um efeito ferroelétrico onde a polarização é a quantidade de carga elétrica, na forma de dipolos elétricos, que pode ser armazenada em um dado volume de material. Estes dispositivos apresentam uma alta capacidade de armazenamento de carga, rápidos tempos de acesso e ciclos virtualmente ilimitados de escrita/apagamento.
- Memórias Magnetoresistivas (*Magnetoresistive Random Access Memories – MRAMs*), onde, diferente da RAM convencional, os dados não se armazenam como carga elétrica ou fluxos de corrente, senão por meio de elementos de armazenamento magnético. Estes elementos estão formados por dois discos ferromagnéticos cada um dos quais pode manter um campo magnético separado por uma fina camada isolante. Um dos discos se situa em um ímã permanente com uma polaridade dada; enquanto o outro variará para adequar-se à do campo externo. Uma malha destas celas forma um chip de memória.
- Memória de Mudança de Fase (*Phase-Change Memory – PCM*), que consiste em uma célula de memória que armazena os bits de informação pela alteração de fase - amorfa ou cristalina - do material usado em sua construção (geralmente uma liga de vários elementos) como resposta da aplicação de uma tensão ou de pulsos de corrente de diferentes intensidades.
- Memória *flash* de Porta Flutuante Discreta (PFD), que derivada da memória EEPROM, permite a leitura e escritura de múltiplas posições de memória na mesma operação,

graças ao qual, conseguiu velocidades de funcionamento muito superiores das EEPROM primitivas. É atualmente o tipo de memória mais requerida pelos fabricantes de dispositivos e sua tecnologia de fabricação é a mais avançada até o momento.

Contudo, ainda não existem conceitos satisfatórios para alcançar as exigências do mercado.

Por conseguinte, conforme exposto anteriormente, o contexto no qual surge a nossa pesquisa é a necessidade de dispositivos de memórias eletricamente graváveis cada vez menores e mais versáteis. Nossa proposta de memórias tipo flash utilizando nanopartículas de Ge (NPs-Ge) como nano-portas flutuantes, tem como objetivo melhorar este tipo de memória amplamente difundido na literatura [15-17], além de construir dispositivos melhores e com maiores capacidades de armazenamento de dados.

1.2 Dispositivos memórias de porta flutuante contínua e discreta.

Os dispositivos memórias de porta flutuante constituem a essência de boa parte das memórias semicondutoras não voláteis modernas [18].

Um esquema da seção transversal de uma memória de porta flutuante contínua (PF-C) genérica é apresentado na Fig. 1-4.

Aqui a porta superior constitui a *porta de controle* enquanto a inferior é a denominada *porta flutuante*, que consiste em um filme condutor ou semicondutor, integralmente rodeado pelo óxido dielétrico (geralmente térmico) a fim de mantê-lo totalmente isolado do ponto de vista elétrico. Esta porta flutuante atua como um poço de potencial para as cargas provenientes do canal (no *bulk*) que, como resultado de um campo elétrico aplicado, conseguem atravessar o óxido de tunelamento por efeito túnel. Uma vez capturadas estas cargas na porta flutuante, só se conseguirá ter acesso a elas mediante uma nova aplicação de campo elétrico.

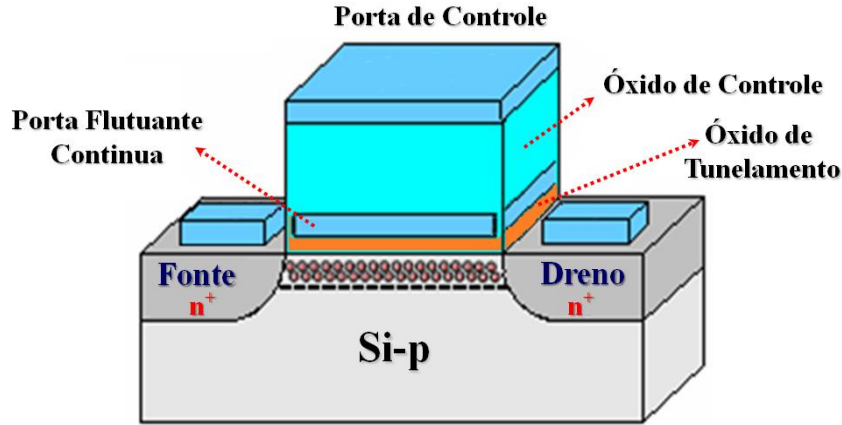


Fig. 1-4: Diagrama esquemático de uma memória de PF-C.

Da teoria básica de Transistores MOS, a voltagem de armazenamento vem determinada pela equação 1.1 [11]:

$$V_{TH} = 2\phi_F + \phi_{ms} - \frac{Q_I}{C_I} - \frac{Q_D}{C_I} - \frac{Q_T}{\epsilon_I} d_I \quad (1.1)$$

onde ϕ_F é o potencial de Fermi na superfície do semiconductor, ϕ_{ms} é a diferença entre as funções trabalho do material de porta e do *bulk*, Q_I é a carga fixa na interface silício/isolante, Q_D é a carga na camada de depleção do silício, Q_T é a carga armazenada na porta flutuante à distancia d_I da porta de controle, C_I é a capacitância da camada isolante e ϵ_I é a constante dielétrica da camada isolante.

Assim, a variação da voltagem estabelecida por Q_T é a que vai determinar a presença ou não de carga na porta flutuante e vem determinada pela equação 1.2 [11]:

$$\Delta V_{TH} = -\frac{Q_T}{\epsilon_I} d_I \quad (1.2)$$

Portanto, a informação contida no dispositivo é detectada pela aplicação de uma tensão de porta ($V_{leitura}$) com um valor entre os dois possíveis a ser tomados pelo V_{TH} que são: o valor para

o qual o dispositivo conduz corrente, e o valor para o qual o dispositivo não conduz corrente, ou seja, está “aberto”. Quando a fonte de alimentação é interrompida, a carga permanece armazenada na porta flutuante, com a finalidade de proporcionar um dispositivo não volátil.

A quantidade de carga armazenada vai depender de fatores como a espessura e a constante dielétrica tanto do óxido de tunelamento quanto do óxido de controle, bem como do tempo de tunelamento e a polarização do campo aplicado.

Com o atual avanço das tecnologias de fabricação na microeletrônica, as dimensões dos dispositivos atingem escalas abaixo dos 100nm [19]. Nestas dimensões, as memórias de PF-C apresentam alguns inconvenientes. Por exemplo, durante o ciclo de escrita/apagamento, a carga é injetada na porta flutuante por tunelamento Fowler-Nordheim ou por elétrons quentes sendo que o primeiro é um mecanismo de tunelamento quântico através de uma camada muito fina de óxido (óxido de tunelamento), enquanto o segundo consiste na injeção de portadores previamente aquecidos em um campo elétrico intenso gerado no silício, que passam por cima da barreira de energia do SiO₂ [11].

Ambas as operações de programação provocam a degradação das propriedades dielétricas e, portanto, põe em perigo a confiabilidade do dispositivo limitando seu número máximo de ciclos de escrita/apagamento. Outras consequências da degradação induzida durante a programação da memória é a aparição de correntes de fuga relacionadas com o estresse elétrico (*Stress Induced Leakage Current - SILC*) e de correntes de fugas laterais devido à redução da espessura do óxido de tunelamento. Estas correntes conduzem a uma diminuição significativa do tempo de retenção do dispositivo [19]. Deste modo, é preciso encontrar uma saída para estes problemas, e a substituição da convencional PF-C por uma porta flutuante discreta (PF-D), vislumbra um dos possíveis caminhos para a solução destas deficiências [20-25].

Um esquema de uma memória de PF-D é mostrado na Fig. 1-5.

Este tipo de dispositivo foi sugerido pela primeira vez em 1996 por S. Tiwari *et al.* [15] e deu início a uma nova linha de pesquisa: as nanomemórias ou memórias baseadas em NPs [26-29]. Em 2008 Numonys reportou uma *flash* NOR de 4 MB baseada em NPs-Si, enquanto que a Freescale Semiconductors conseguiu uma memória NOR de 128 kB na tecnologia dos 90 nm, também baseada em NPs-Si [19]. A empresa CEA-Leti, com a finalidade de incrementar a densidade de armazenamento, reportou em 2012 um dispositivo de memória de PF-D baseado em duas camadas de NPs-Si [30].

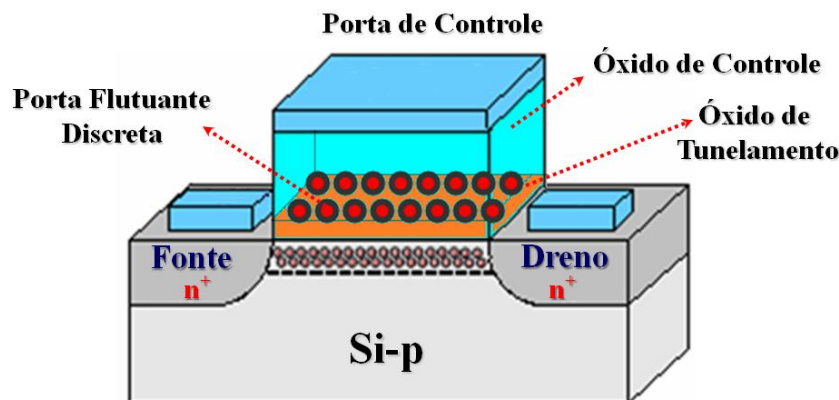


Fig. 1-5: Diagrama esquemático de uma memória de PF-D.

Uma vez que a função de memória nos dispositivos de PF-D é atribuída ao intercâmbio de carga entre as NPs (que agem como centros de armazenamento de carga) e a camada de inversão no substrato de silício, é requerido o melhor controle possível da densidade, do diâmetro e da distribuição espacial das NPs, bem como da espessura do óxido de tunelamento e do óxido de controle, com a finalidade de obter um desempenho mais eficaz, pois estes parâmetros são críticos na determinação da quantidade de carga que pode ser armazenada, na velocidade de escrita, no tempo de retenção e na voltagem de programação destes dispositivos.

1.3 Mecanismo de programação em memórias de PF-D.

Os mecanismos de programação de uma memória PF-D com um substrato de silício tipo p são ilustrados na Fig. 1-6 [31].

Nesta figura (Fig. 1-6) durante o processo de “escrita”, uma tensão com polarização positiva é aplicada na porta de controle fazendo com que elétrons provenientes da camada de inversão do substrato de Si, sejam injetados por tunelamento, na porta flutuante que contém as NPs distribuídas discretamente e isoladas no dielétrico de porta (Fig. 1-6b).

Durante o processo de “apagamento”, a aplicação de uma tensão de porta com polarização inversa, leva ao tunelamento reverso de elétrons de volta ao canal, ou o que é o mesmo, ao tunelamento de buracos provenientes da camada de acumulação dentro das NPs da porta flutuante (Fig. 1-6c).

Estes mecanismos de condução, responsáveis pelos processos de programação dos dispositivos de memória de PF-D, são governados por dois tipos fundamentais de processos: o tunelamento Fowler-Nordheim e o tunelamento direto [31]. O predomínio de um sobre o outro vai depender tanto da espessura do óxido de tunelamento quanto da intensidade do campo elétrico aplicado.

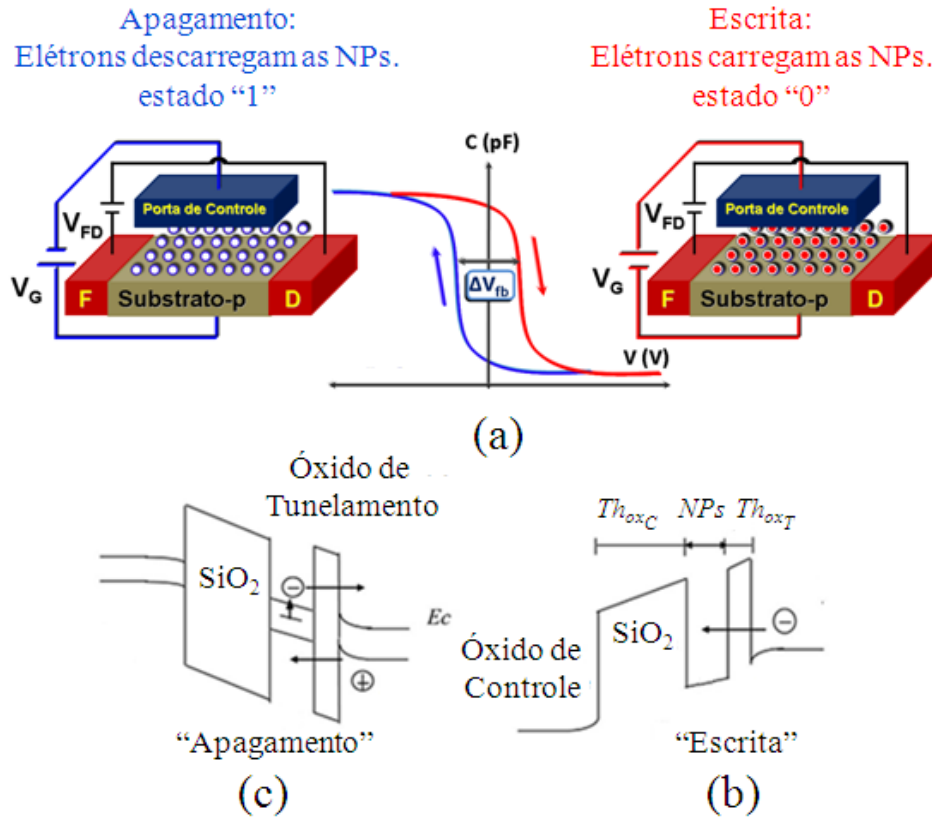


Fig. 1-6: (a) Mecanismo de operação de uma memória de PF-D, (b) Operação de escrita, (c) Operação de apagamento.

A densidade de corrente de tunelamento em função do tempo entre o gás bidimensional de elétrons (2DEG) e as NPs durante o processo de programação pode ser expresso pela equação 1.3 [32]:

$$J(t) = e \sum_{i,j} g_i \int_{E \geq E_{CNPs}} P(E) f_j(E) \rho_i(E) f(E) dE \quad (1.3)$$

onde, $P(E)$ é a probabilidade de injeção através do óxido de tunelamento calculada a partir da aproximação Wentzel-Kramers-Brillouin (WKB), i é o índice de dois vales degenerados da banda de condução, j é o índice da sub-banda para cada vale da banda de condução, $\rho_i(E)$ é a densidade de estados quânticos para cada vale, g_i é a degenerescência para dois vales degenerados, $f(E)$ é a função de distribuição de elétrons nos estados quânticos e $E_{C_{NPs}}$ é a borda da banda de condução das NPs. A corrente de tunelamento é, portanto, dependente do tempo, uma vez que o campo elétrico através do óxido de tunelamento depende das cargas injetadas nas NPs. O potencial das NPs é incrementado pela energia de carregamento eletrostático e^2/C para cada elétron que tenha sido injetado. Este efeito é mais evidente nas chamadas memórias de um único elétron (*Single Electron Memory*), e é conhecido como bloqueio Coulombiano (Fig. 1-7 [32])

Assim, em uma memória de PF-D, a passagem de um elétron do substrato de silício para as NPs, produz um aumento considerável na energia eletrostática (E_{NPs}) destas últimas (resultado da interação elétron-elétron), que é determinado pela equação 1.4 [33]:

$$E_{NPs} = \frac{q^2}{2C_{NPs}} \quad (1.4)$$

onde q é a carga do elétron e C_{NPs} a capacidade da nanopartícula.

Aqui fica perfeitamente claro que um incremento da energia eletrostática ΔE na nanoestrutura devido a esta transferência de elétron poderá bloquear a injeção de novos elétrons devido aos efeitos de repulsão coulombiana. (ver Fig. 1-7) [34].

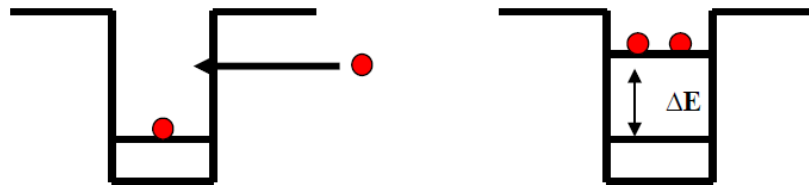


Fig. 1-7: Bloqueio Coulombiano em um nanocristal.

Deste modo, diferente das memórias de PF-C que podem chegar a ter no processo de escrita uma carga/descarga de mais de 50 000 elétrons, algo impreciso para o armazenamento de um bit de informação; as memórias de PF-D apresentam potencialmente um melhor controle sobre o número de elétrons armazenados nelas, o qual pode ser aproximadamente estimado através da equação 1.5 [15]:

$$\Delta V_{TH} = \frac{-n_{NPS} \cdot q \cdot d_{NPS}}{\epsilon_{ox}} \left[th_{oxc} + \frac{1}{2} \frac{\epsilon_{ox}}{\epsilon_{NPS}} D_{NPS} \right] \quad (1.5)$$

onde: n_{NPS} é o número de Nps, th_{oxc} a espessura do óxido de controle, d_{NPS} a densidade de NPs, D_{NPS} o diâmetro das NPs, ϵ_{ox} e ϵ_{NPS} são a permissividade dielétrica do óxido e das NPs respectivamente, e q carga do elétron.

Assim, o propósito da alternativa de PF-D é justamente alcançar velocidades de escrita comparáveis às DRAM, sem perder os tempos de retenção das memórias de PF-C [18].

1.4 Memórias de um único elétron.

As memórias de um único elétron [33] que se encontram incluídas dentro das memórias de PF-D, constituem uma das alternativas mais promissoras para a obtenção de dispositivos com baixas potências de operação. Neste tipo de estrutura, uma porta flutuante em escala nanométrica se carrega e/ou descarrega por uns poucos (idealmente um) elétrons, segundo o fenômeno da quantificação da energia e o efeito de bloqueio coulombiano [35]. Para este conceito, desde seu surgimento em 1993, propuseram-se dois enfoques fundamentais: os dispositivos de uma única ilha, e os dispositivos de múltiplas ilhas [36]. No caso destes últimos, nano-ilhas dispostas aleatoriamente são as responsáveis pelo armazenamento de elétrons individualmente. Ainda que estes dispositivos intrinsecamente não sejam de um único elétron devido ao número de nano-ilhas que o conformam, cada uma delas individualmente se comporta como se o fosse, pois só permite o armazenamento de uns poucos elétrons [36].

O potencial do conceito de memória de um único elétron é extremamente visionário, já que em princípio, sugere a possibilidade de operar no limite da transferência de informação, ou seja, a de um bit por elétron. Não obstante existem grandes obstáculos a superar como, por exemplo, a

reprodutibilidade tecnológica, pois a tecnologia de semicondutores para dispositivos de um só elétron requer a fabricação reprodutível de pequenas ilhas com exatamente as mesmas localizações em relação aos eletrodos externos. Na maioria dos casos, requerem-se ferramentas litográficas de altíssima resolução para definir a porta flutuante e o canal.

No entanto, a eletrônica destinada a atingir este tipo de dispositivo amadureceu e uma variedade de conceitos e arquiteturas estão disponíveis. Por exemplo, na Fig. 1-8 [37] se apresenta uma estrutura típica de um ponto quântico baseado em um composto III/V: GaAs/AlGaAs que tem a vantagem de proporcionar uma interface muito limpa, portanto, ser especialmente adequado para dispositivos de heteroestrutura.

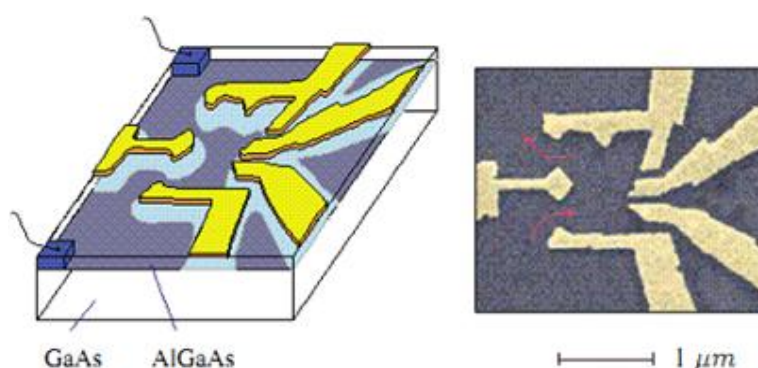


Fig. 1-8: Ponto quântico baseado em heteroestruturas de GaAs/AlGaAs.

Durante muito tempo, heteroestruturas de semicondutores foram utilizadas para conseguir gases de elétrons de duas dimensões (2D) em transistores de alta mobilidade de elétrons (HEMT: *High-Electron-Mobility Transistor*). Transistores de um único elétron baseados em heteroestrutura, estão relacionados com HEMT, com a diferença de que para o caso 2D, são utilizados contatos eletrostáticos (contatos Schottky) na parte superior do dispositivo com a finalidade de criar um ponto quântico carregado, que está separado das regiões da fonte e do dreno por barreiras de tunelamento. Assim, o gás de elétrons no ponto quântico é essencialmente zero dimensional (0D) exibindo propriedades similares aos átomos. Isto conduziu ao surgimento dos denominados “átomos artificiais” [38].

Um protótipo de um transistor de um único elétron (SET: *Single Electron Transistor*) baseado em GaAs / AlGaAs foi construído em 1987. Este tinha ilhas de várias centenas de

nanômetros de diâmetro devido às limitações tecnológicas da época, o que levou seus criadores a esfriarem o dispositivo a temperaturas inferiores a 1 K para observar o efeito de carga de um só elétron [37].

Devido ao fato da funcionalidade dos dispositivos só ser garantida a temperaturas criogênicas, tornando-os pouco práticos para aplicações do mundo real, a busca por sistemas e arquiteturas que operem a temperatura ambiente é um dos principais impulsores do desenvolvimento dos dispositivos de um só elétron.

A Fig. 1-9 mostra um transistor de um só elétron baseada na tecnologia silício sobre isolante (SOI: *Silicon On Insulator*), onde a ilha central é formada por um grão de silício de 10nm reduzido ao seu tamanho final por oxidação.

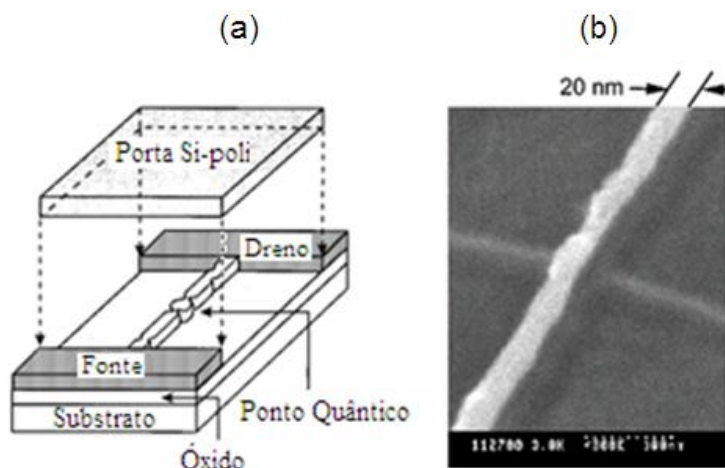


Fig. 1-9: Transistor de um único elétron baseado na tecnologia SOI. (a) Esquema da estrutura do dispositivo. (b) Imagem SEM do canal após a oxidação.

Em ilhas de tais dimensões se conseguiu observar o efeito de condução regido pelo bloqueio coulombiano, em temperaturas superiores às vistas em estruturas de GaAs / AlGaAs [39].

Uma tecnologia similar foi utilizada na fabricação de uma memória constituída por um transistor de Si de um único elétron [40] com uma porta flutuante de pontos quânticos autoalinhados (Fig. 1-10a), onde, devido ao autoalinhamento, a porta flutuante pôde ser colocada com precisão acima do canal. Assim, cargas adicionais provenientes do canal passam por tunelamento à porta flutuante provocando um deslocamento na tensão de limiar e desta forma,

apresentando evidências de efeitos de memória similares aos observados em transistores de PF-C. Este conceito de dispositivo já foi capaz de funcionar a temperatura ambiente, vislumbrando suas aplicações reais em escala industrial [40, 41]. A Fig. 1-10b mostra uma vista lateral de uma estrutura similar [42]

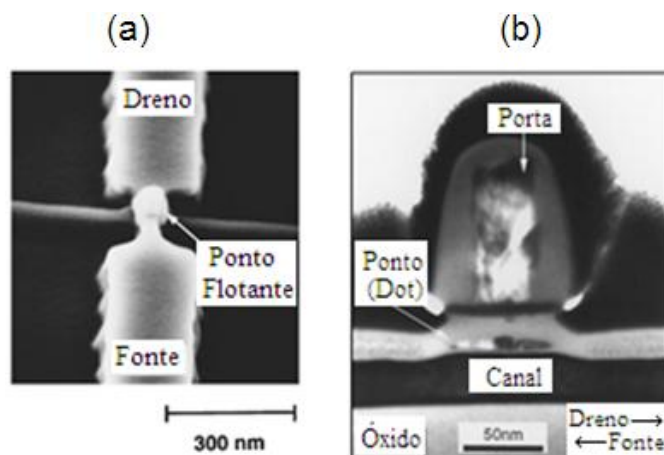


Fig. 1-10: Imagem MEV de uma memória Flash de ponto quântico. (a) Porta flutuante auto-alinhada em um FET de canal estreito (Fujitsu). (b) Vista lateral de um dispositivo de memória flash de ponto quântico ao longo do canal (IBM).

1.5 Comparação entre nanopartículas de Ge e Si.

Em questões de aplicações para dispositivos elétricos, o Si e o Ge têm sido os elementos mais utilizados na indústria, em grande parte por serem totalmente compatíveis com a tecnologia CMOS. No entanto, nos últimos tempos e com o desenvolvimento da nanotecnologia, o Ge tem apresentado melhores resultados em nanoescala como consequência das suas propriedades nestas dimensões. Este resultado é de se esperar devido ao fato de o Ge em estado bulk (e para aplicações em dispositivos elétricos), apresentar melhores propriedades se comparado ao Si bulk, como descrito a seguir:

- Apesar de tanto o Si quanto o Ge, apresentar *bandgap* indireto, o Ge exibe o menor valor (Si: 1,12 eV, Ge: 0,66 eV).
- A menor diferença de energia entre o *gap* direto e o indireto é observada para o Ge.
- Maior coeficiente de absorção.

- Menores valores de massa efetiva tanto para elétrons (Si: $1,1m_e$, Ge: $0,5m_e$) quanto para buracos (Si: $0,59m_e$, Ge: $0,37m_e$), e maior constante dielétrica relativa (Si: 11,9; Ge: 15,7), o que resulta num raio excitônico de Bohr maior (Si: 5,4nm, Ge: 24,5nm), segundo a equação 1.6 que define este parâmetro:

$$r_B = \frac{\hbar \varepsilon}{q^2} \left(\frac{1}{m_e^*} + \frac{1}{m_h^*} \right) \quad (1.6)$$

Como consequência, em NPs-Ge, os efeitos de confinamento quântico são muito mais prováveis do que em NPs-Si.

Hanafi et al. [16] fizeram um estudo onde comparam o tempo de retenção de carga em uma nanomemória baseada em NPs-Ge (Fig. 1-11 [16]) com a de uma memória de PF-C, ambas com um óxido de tunelamento de 2nm. Deste estudo observou-se claramente, que o tempo de retenção da nanomemória baseada em NPs-Ge foi maior que do dispositivo com PF-C (Fig. 1-12 e Fig. 1-13). Como evidenciado na Fig. 1-12, logo após uma pequena degradação inicial da janela de memória, devido ao processo de carga/descarga de nano-cristais perto das regiões de contato de fonte e dreno, a janela de memória (diferença entre a voltagem de escrita e a voltagem de apagamento) permanece inalterada, pelo menos, até 10^5 s. Já para a memória de PF-C, a janela de memória se estreita em 10% após 60s para posteriormente se fechar completamente aos 10^5 s (Fig. 1-13 [16]). Isto mostra claramente a superioridade dos nano-cristais na realização de longos tempos de retenção (ou seja, a não volatilidade) em memórias com óxidos de tunelamento muito finos (2nm) [16].

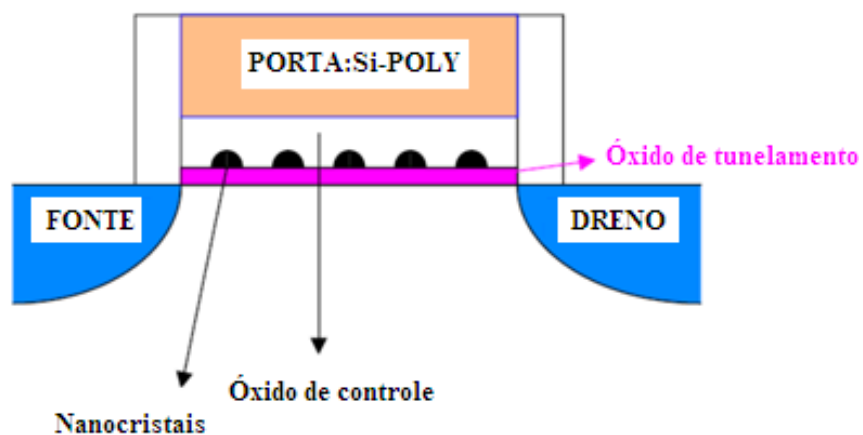


Fig. 1-11: Esquema da seção transversal de uma nanomemória semelhante à utilizada por Hanafi *et al.* [16]

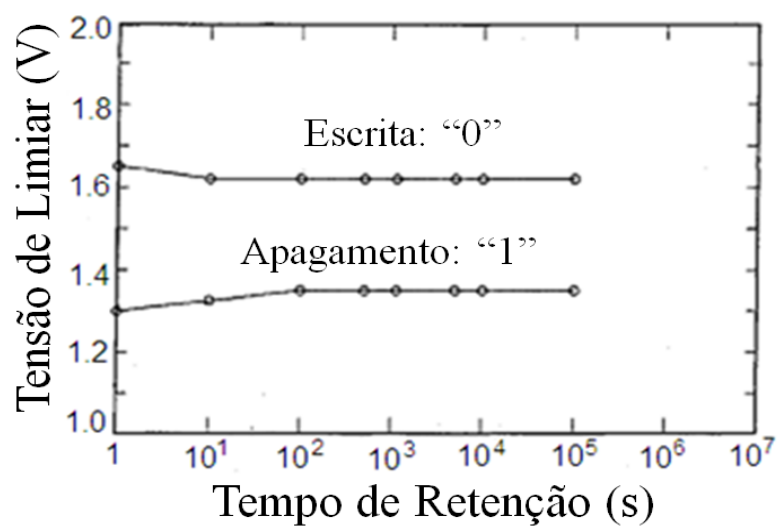


Fig. 1-12: Características de retenção de carga nas NPs-Ge usadas como nano-portas flutuantes em um dispositivo de memória de PF-D (Hanafi *et al.* [16]).

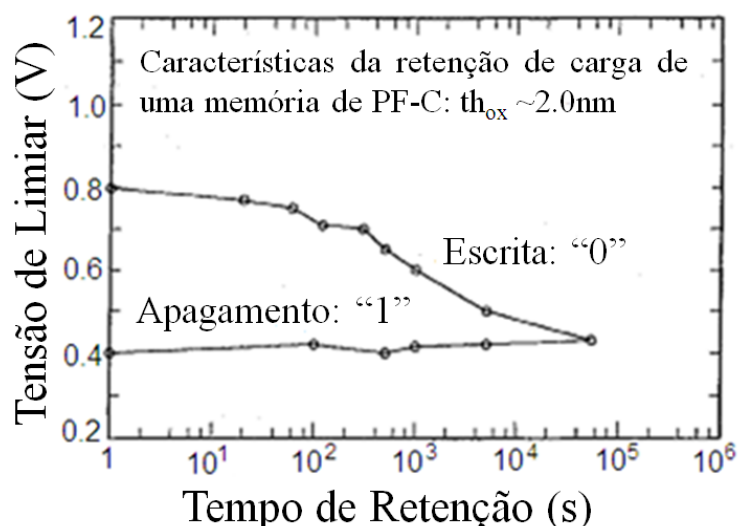


Fig. 1-13: Características de retenção de carga de uma memória de PF-C (Hanafi *et al.* [16])

Portanto, as memórias com NPs-Ge apresentam um futuro promissor e tem mantido a atenção da comunidade científica [43].

1.6 Técnicas de obtenção de nanopartículas de Ge.

NPs-Ge podem ser obtidas por diversas técnicas. Entre elas podemos citar tratamento térmico rápido de uma camada de Ge + SiO₂ obtida por *co-sputtering*, implantação de Ge em SiO₂ [43], oxidação de ligas de Si_xGe_{x-1} [44], ablação por laser [45], técnica de aerossol [46], *sputtering* [47], implantação iônica [48] etc.

Para aplicações em memórias, tal e como foi mencionada anteriormente, é crucial o controle da espessura do óxido de tunelamento, assim como a densidade e tamanho das NPs-Ge. As técnicas de Deposição Química em Fase Vapor (Chemical Vapor Deposition - CVD) têm demonstrado satisfazer esses requisitos razoavelmente bem, além de terem sido usadas extensivamente na fabricação de NPs-Si e serem totalmente compatíveis com a tecnologia CMOS [49-52].

Nesta pesquisa nós utilizamos a Técnica de Deposição Química em Fase Vapor em Baixas Pressões (Low Pressure Chemical Vapor Deposition - LPCVD) para a obtenção das NPs-Ge. A

técnica produz NPs monodispersas e com boa densidade [53], além de estar disponível para a nossa pesquisa nos laboratórios do Centro de Componentes Semicondutores da Unicamp (CCS-Unicamp).

1.7 Motivação e objetivos da tese.

Dadas as excelentes propriedades ópticas e elétricas que as NPs-Ge apresentam nas dimensões de uns poucos nanômetros, a sua aplicação em memória de PF-D se apresenta como algo promissor [22, 24-29]. Estas nanoestruturas, devidamente obtidas sobre meios dielétricos, podem ser empregadas como elementos de armazenamento nestes dispositivos, sendo uma possível solução aos problemas existentes nas memórias de PF-C. Também a substituição de NPs-Si por NPs-Ge como PF-D, visa melhorias consideráveis nos desempenhos destes dispositivos, esperando-se por exemplo, maiores tempos de retenção de carga como resultado de efeitos de confinamento quântico mais eficientes.

Portanto, partindo do fato que sistemas baseados em estruturas MOS (capacitores MOS) com NPs como nano-portas flutuantes constituem na atualidade uma das alternativas das novas gerações de MNV de porta flutuante, o principal objetivo desta pesquisa é justamente, comprovar como NPs-Ge enterradas no óxido de porta (no nosso caso SiO_2) de capacitores MOS atuam como centros de armazenamento de cargas, fazendo com que as propriedades de memórias destes dispositivos melhorem consideravelmente. Para isto, capacitores MOS com NPs-Ge como nano-porta flutuantes serão fabricados e caracterizados do ponto de vista elétrico. A partir destas caracterizações serão estabelecidos os regimes de corrente e voltagem nos quais funcionam os nossos dispositivos, os mecanismos de transporte presentes na interface óxido/semicondutor, bem como uma estimativa dos tempos de descarregamentos (ou tempos de acesso à informação) presentes neles. Outro objetivo da nossa pesquisa é estabelecer a correlação entre estas propriedades elétricas presente nos nossos dispositivos e as características estruturais das NPs-Ge enterradas no óxido. Para isso, estudos de caráter estrutural também serão realizados nas NPs.

1.8 Apresentação do trabalho.

Na presente tese, dividimos o nosso estudo em duas etapas fundamentais. Uma primeira etapa destinada à sínteses e caracterização de NPs-Ge obtidas por LPCVD com a finalidade de determinar as condições experimentais de crescimento que permitam obter nanoestruturas de boa qualidade tanto em forma quanto em distribuição espacial (nanociência), e uma segunda etapa focada na fabricação e caracterização de dispositivos semicondutores (capacitores MOS) atuando como memórias (nanotecnologia).

Portanto, a tese será apresentada como indicado a seguir:

- **Capítulo 1: Introdução**, onde se apresentou o contexto e a motivação para a nossa pesquisa.
- **Capítulo 2: Estruturas MOS**, onde são apresentadas as principais características e métodos de avaliação destas estruturas, com a finalidade de utilizar estes conhecimentos na posterior análise dos resultados experimentais. Também é apresentado o modelo teórico utilizado na avaliação do mecanismo de transporte presente nos nossos dispositivos
- **Capítulo 3: Processo de crescimento LPCVD. Técnicas de caracterização estrutural**, onde se aborda em detalhes a técnica de CVD, dando especial ênfase para a alternativa em Baixas Pressões (LPCVD). Também são abordadas as diferentes técnicas de caracterização estrutural empregadas, bem como as diferentes condições experimentais em que foram realizadas as medidas.
- **Capítulo 4: Procedimento experimental. Análises dos resultados**, onde são apresentadas as condições de processos nas quais as amostras contendo as NPs-Ge foram obtidas, seguida pelas análises e discussão dos resultados alcançados nas caracterizações estruturais, para estabelecer os parâmetros de processo a serem utilizados na fabricação dos dispositivos (capacitores).
- **Capítulo 5: Fabricação e caracterização de capacitores MOS baseados em nanopartículas de Ge**, onde é descrito todo o processo de fabricação e caracterização

das estruturas capacitivas MOS com as NPs-Ge enterradas no óxido, para posteriormente, apresentar a discussão das medidas realizadas a fim de estabelecer as propriedades de memória, mecanismo de transporte e tempos de descarga (no intuito de estimar os tempos de acesso como memória), dos nossos dispositivos.

Posteriormente são apresentadas as **Conclusões Gerais** onde são expostos os resultados obtidos na pesquisa, seguido pelas **Perspectivas Futuras** surgidas como consequência de tudo o estudo.

Para finalizar são apresentadas as **Referências** utilizadas durante esta pesquisa.

Capítulo 2: ***Estruturas MOS.***

Capítulo 2: Estruturas MOS.

Como forma de facilitar o entendimento do funcionamento de capacitores MOS (Metal-Oxido-Semicondutor) baseados em NPs, estudou-se antecipadamente os regimes de operação de uma estrutura MOS para um semiconductor tipo-p, a partir dos quais foram fabricados os capacitores. Embora todos os conceitos estabelecidos adiante sejam pertinentes a materiais cujos portadores majoritários são lagunas, estes são igualmente válidos para semicondutores tipo-n onde os elétrons predominam. Toda a abordagem teórica realizada neste capítulo foi baseada em conceitos introduzidos principalmente por Sze [54] e por Nicollian e Brews [55].

2.1 Capacitor MOS

O capacitor MOS é a estrutura básica para caracterização de tecnologias MOS devido à simplicidade tanto de sua fabricação quanto da sua análise.

A estrutura de um capacitor MOS, tal e como ilustra a Fig. 2-1, apresenta três interfaces: meta-óxido (M/O), óxido-semicondutor (O/S) e semicondutor-metal (S/M) (Fig. 2-1b).

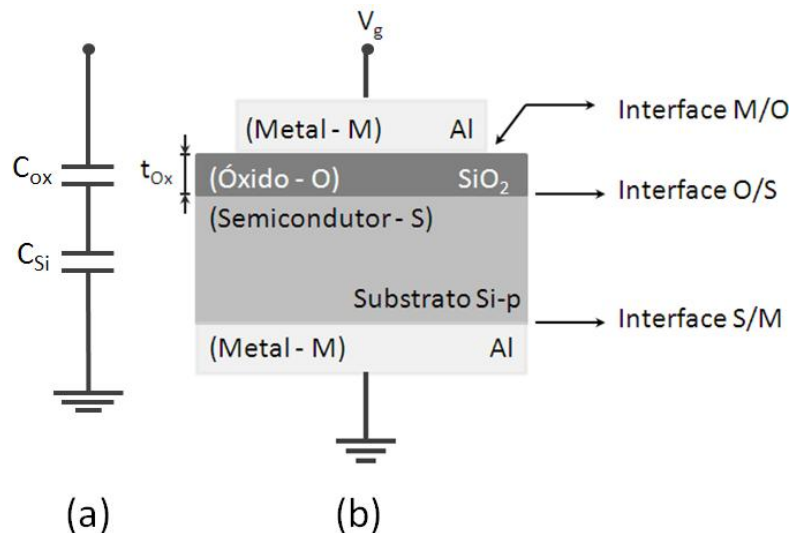


Fig. 2-1: (a) Modelo equivalente de capacitâncias e o (b) perfil transversal do capacitor MOS com porta de metal.

A Fig. 2-1 também mostra um modelo equivalente simples de capacitância associadas à estrutura MOS onde th_{ox} é a espessura do óxido de porta, V_g é a tensão aplicada na porta, C_{Si} é a capacitância do silício e C_{ox} é a capacitância do óxido de porta .

Um capacitor MOS é fabricado da seguinte forma: sobre uma lâmina semicondutora (substrato) é depositada ou crescida (em geral por oxidação térmica) uma camada fina de material isolante (geralmente óxido) e posteriormente, utilizando-se um material condutor (metal), são formados dois eletrodos: o primeiro sobre a camada de óxido (denominado eletrodo superior) e o segundo sob a lâmina (denominado eletrodo do substrato), como ilustra a Fig. 2-1b.

Basicamente, os dispositivos com estruturas MOS, quando são polarizados por um sinal de tensão elétrica aplicada entre seus eletrodos, operam sob o efeito do campo elétrico resultante na superfície do semicondutor. Em 1926, Lilienfeld [56] apresentou o primeiro estudo sobre estes dispositivos. Em 1935, Heil [57] sugeriu que, por exemplo, os dispositivos amplificadores de estado sólido poderiam ser obtidos utilizando este efeito de campo. Shockley [58] demonstrou experimentalmente o efeito da modulação da condutância em dispositivos semicondutores através da aplicação de campos elétricos em filmes finos de semicondutores.

A partir de 1957, a tecnologia planar revolucionou a fabricação de dispositivos semicondutores. Ela foi desenvolvida pela primeira vez por Frosh e Derrick [59], que utilizaram filmes de dióxido de silício (SiO_2) como camada de proteção e também como máscara para etapas de processo de difusão. Mas esta tecnologia só foi concretizada em 1960 por Hoerni [60], que obteve diodos e transistores planares de silício.

A partir de 1960, com o processo de oxidação, Khang e Atalla [61] obtiveram uma camada de dióxido de silício de boa qualidade crescida termicamente e produziram o primeiro transistor MOS. Baseando-se neste trabalho, o transistor MOS foi aperfeiçoado por Hofstein e Heiman [62] em 1963 e a sua fabricação foi imediatamente iniciada. No entanto, as cargas no óxido de porta, sob condições de elevado campo elétrico e alta temperatura, obrigou a paralisação da produção pouco depois.

A partir de 1965, compreendeu-se a causa da instabilidade dos dispositivos MOS com a publicação do primeiro trabalho sobre contaminação do óxido por íons de sódio (Na^+) [63]. Demonstrou-se que as cargas contaminantes do SiO_2 eram íons móveis, principalmente íons de Na^+ . Algumas soluções para a redução da contaminação foram propostas:

- I. a utilização de SiO_2 de porta dopado com fósforo – esta técnica permite diminuir bastante a mobilidade dos íons móveis, mas causa polarização do óxido, que não diminui as variações na característica elétrica;
- II. a incorporação de cloro ao SiO_2 de porta, permite a fixação dos íons móveis, sendo bastante utilizada em processos de oxidação térmica em temperaturas $> 1000^\circ\text{C}$.

Uma das grandes vantagens de que os capacitores MOS estudados nesta pesquisa tenham sido fabricados e caracterizados no Centro de Componentes Semicondutores da Unicamp (CCS-Unicamp), é que este centro domina integralmente o processo CMOS $2\mu\text{m}$, experiência que foi aproveitada na fabricação destes dispositivos.

2.2 Regimes de operação de um capacitor MOS.

Os diagramas de bandas de energia de uma estrutura MOS onde o metal, o óxido e o semiconductor (Si-p) não estão em contato, são expostos na Fig. 2-2.

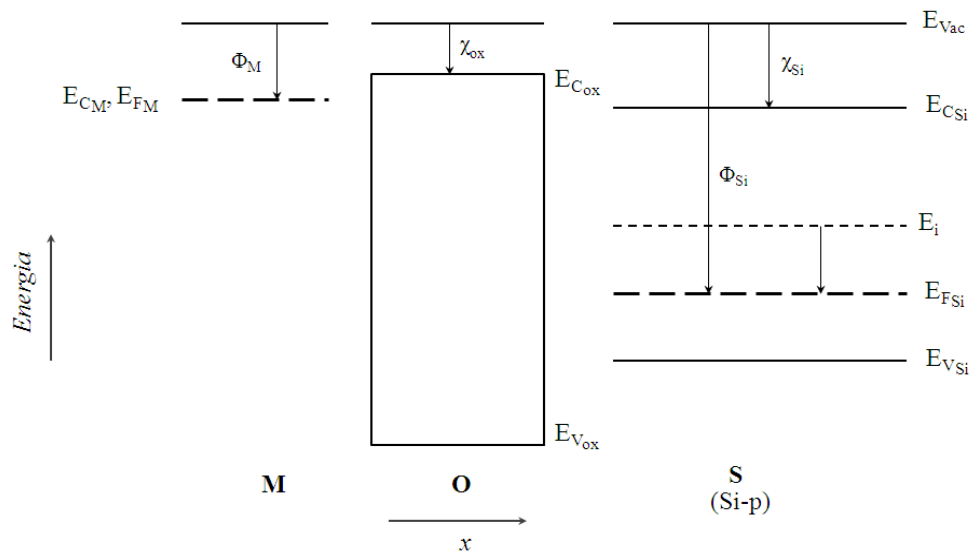


Fig. 2-2: Diagrama de bandas de energia de uma estrutura MOS onde o metal (M), o óxido (O) e o semiconductor (Si-p) não estão em contato.

onde:

- $E_{C_{Si}}$ - energia do limite inferior da banda de condução do Silício;
- $E_{F_{Si}}$ - energia do nível de Fermi no silício tipo-p;
- E_{F_M} - energia do nível de Fermi no metal;
- E_V - energia do limite superior da banda de valência;
- E_i - energia do nível de Fermi no semiconductor intrínseco;
- $E_g = E_C - E_V$ - energia da banda proibida (*bandgap*);
- E_{Vac} - energia de referencia no nível de vácuo;
- ϕ_M - função trabalho do metal;
- ϕ_{Si} - função trabalho do Silício;
- χ_{Si} - afinidade eletrônica do semiconductor Silício;
- χ_{ox} - afinidade eletrônica do óxido;
- ψ_{Si} - potencial de superfície do Silício;
- $\phi_F = (E_i - E_{F_S})/q$ - potencial de Fermi.

Tal e como pode ser observado na Fig. 2-2, supondo o semiconductor como Silício tipo p e o metal como alumínio, o nível de Fermi do metal (nível médio energético dos elétrons no metal) é maior que o nível de Fermi do Silício (nível médio energético dos elétrons no Silício). Portanto uma vez colocando os materiais em contato (tal e como mostra a Fig. 2-3), haverá uma migração de elétrons do metal para o silício (por meio de um curto-circuito externo ou mesmo através do próprio óxido, que não é um isolante perfeito), tornando o metal positivo em relação ao silício. Essa migração de elétrons cessa quando atinge o equilíbrio térmico ($E_{F_M} = E_{F_{Si}}$). O potencial total obtido devido a essa migração distribui-se parte no óxido (V_{ox}) e parte no silício (ψ_{Si}), conforme pode ser visto pela inclinação das faixas de energia do óxido e pelo encurvamento das mesmas no Silício, na Fig. 2-3.

Em principio, que haja queda de potencial interno no óxido e no Silício sem que haja aplicação de potencial externo pode parecer estranho, porém, devido a que a tensão de porta considerando $\phi_{MS} \neq 0$ fica:

$$V_g = V_{ox} + \psi_{Si} + \phi_{MS} \quad (2.1)$$

então, substituindo $V_g = 0$ na equação 2.1 teremos:

$$-\phi_{MS} = V_{ox} + \psi_{Si} \quad (2.2)$$

Como o valor de ϕ_{MS} difere de zero, é natural que se tenha V_{ox} e ψ_{Si} diferentes de zero.

Considerando o óxido livre de cargas, a queda de potencial ao longo da estrutura no equilíbrio é dada pela diferença entre as funções de trabalho do metal (ϕ_M) e do silício (ϕ_{Si}):

$$\phi_{MS} = \phi_M - \phi_{Si} \quad (2.3)$$

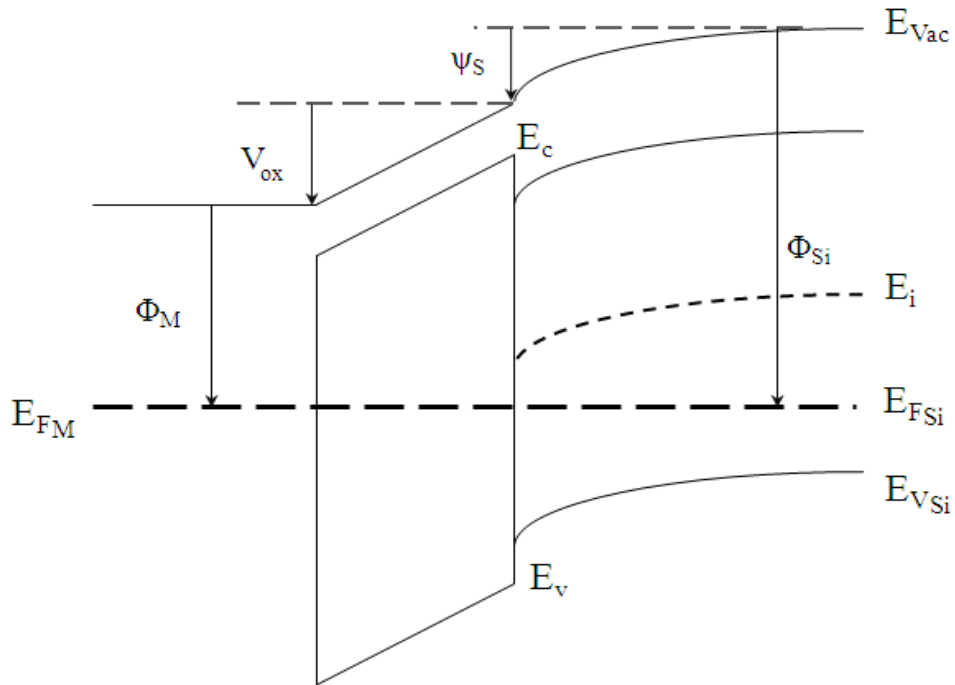


Fig. 2-3: Diagrama de bandas de energia de uma estrutura MOS em equilíbrio térmico após o contato entre os materiais.

Como no caso do semicondutor, a função trabalho depende da dopagem, é conveniente expressá-la em função de parâmetros do semicondutor tais como *bandgap* (E_{gSi}) e afinidade eletrônica (χ_{Si}). Assim tem-se:

$$\phi_{Si} = \chi_{Si} + \frac{E_{gSi}}{2} + \phi_F \quad (2.4)$$

onde ϕ_F (potencial de Fermi) para o caso de um semicondutor tipo-p é dado por:

$$\phi_F = \frac{E_i - E_F}{q} = + \frac{kT}{q} \ln \left[\frac{N_A}{n_i} \right] \quad (2.5)$$

sendo N_A a concentração de dopantes no substrato e n_i a concentração intrínseca. Nota-se que o potencial de Fermi é função da dopagem do substrato.

Deste modo, sendo o metal de porta alumínio ($\phi_M = 4,1$ eV), e o Si-p o semicondutor (ver Fig. 2-1), então substituindo 2.4 em 2.3 obtém-se:

$$\begin{aligned} \phi_{MS} &= \phi_M - \left[\chi_{Si} + \frac{E_{gSi}}{2} + \phi_F \right] \\ &= 4.1 \text{ eV} \left[4.15 \text{ eV} + \frac{1.12 \text{ eV}}{2} + \phi_F \right] \\ &= -0.6 - \phi_F \end{aligned} \quad (2.6)$$

Antes de passar a explicar a estrutura de bandas de um sistema MOS após a aplicação de uma tensão externa, é necessário definir a chamada tensão de banda plana (*flatband* – V_{FB}). Esta tensão é aquela que, quando aplicada na porta do capacitor MOS, faz com que o potencial de superfície seja nulo, resultando em nenhuma carga no semicondutor. Em outras palavras, a aplicação desta tensão faz com que todas as bandas de energia fiquem planas (Fig. 2-4). Assim, nesta condição, V_{FB} será igual à diferença de função de trabalho entre o metal e o semicondutor (ϕ_{MS}), desde que o isolante seja livre de cargas.

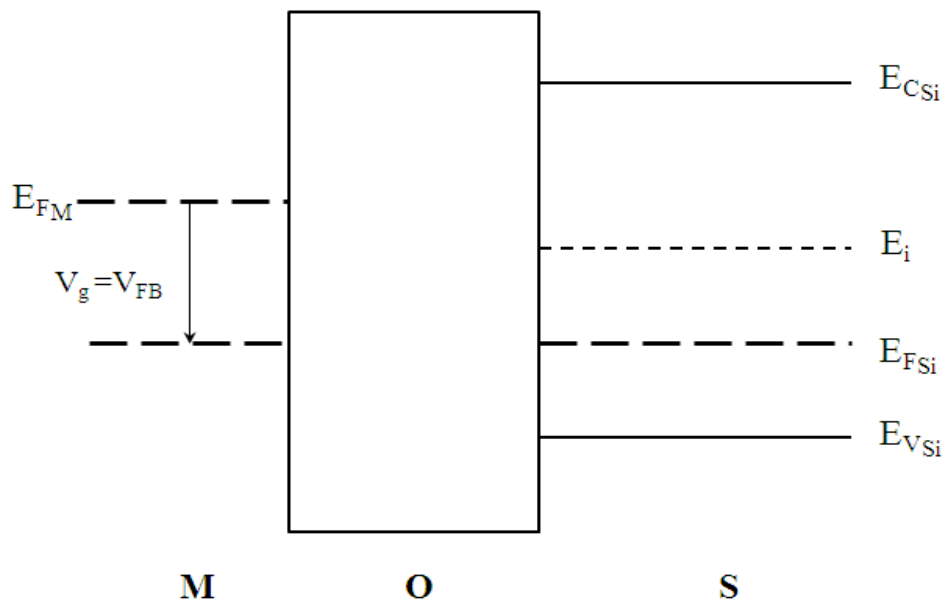


Fig. 2-4: Diagrama de bandas de energia de uma estrutura MOS na condição de banda plana (*flatband*).

Uma vez polarizada a estrutura MOS como resultado de um sinal elétrico externo aplicado entre seus eletrodos, esta operará sobre o efeito do campo elétrico resultante na superfície do semicondutor. Assim, dependendo da tensão aplicada no metal da porta (V_g), o capacitor se encontrará em regime de *Acumulação*, *Depleção* ou *Inversão*. A Fig. 2-5, ilustra a estrutura de bandas de energia e o diagrama de carga espacial do capacitor MOS (utilizando substrato de silício dopado uniformemente com impurezas do tipo p) nos diferentes regimes de operação.

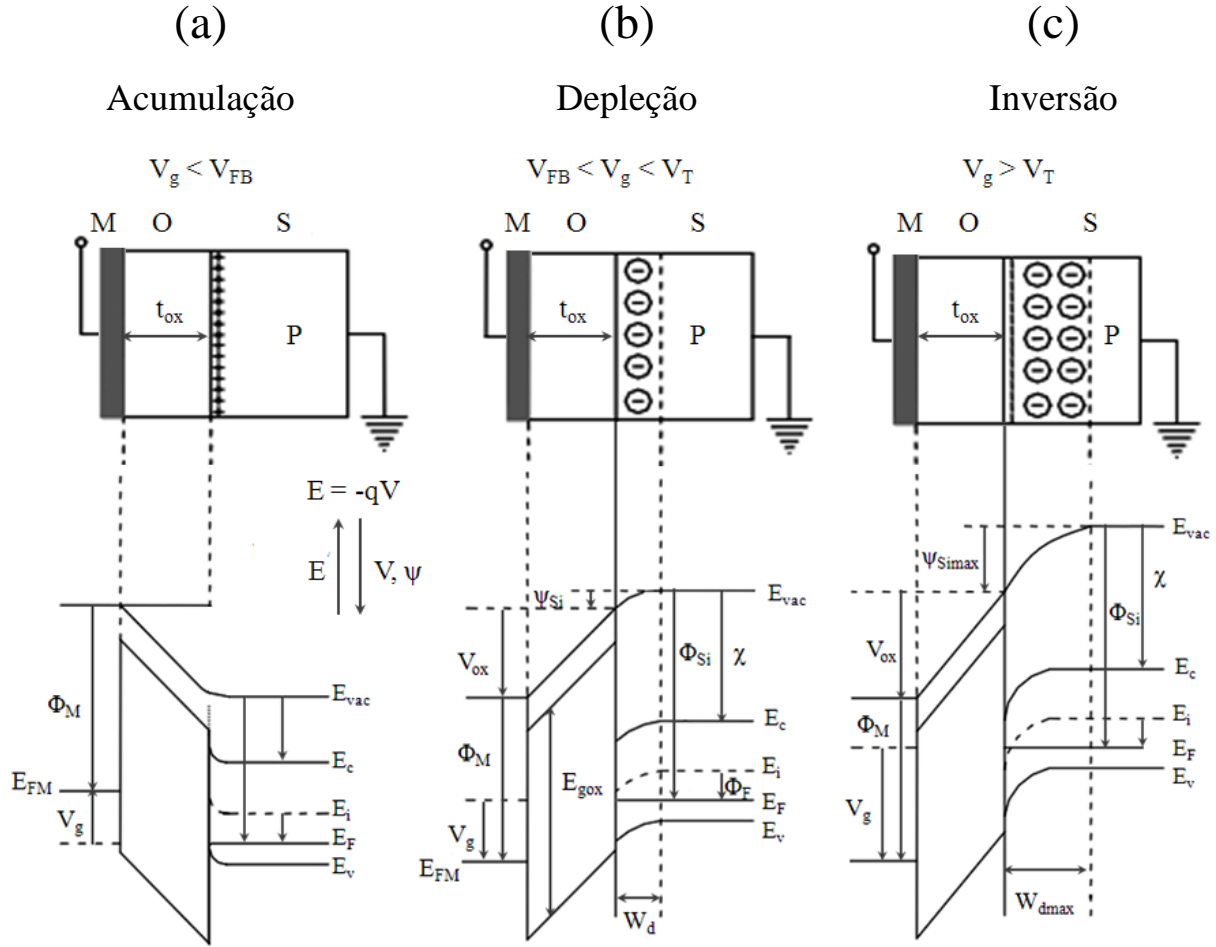


Fig. 2-5: Diagrama de bandas de energia e de cargas espaciais para um capacitor MOS em (a) Acumulação, (b) Depleção, (c) Inversão.

Dos diagramas de banda (Fig. 2-5) é possível observar que para uma dada tensão aplicada na porta do capacitor MOS (V_g), tem-se um deslocamento entre os níveis de Fermi do metal e do semiconductor igual a V_g , de modo que, quando é aplicada na porta uma tensão diferente de zero, negativa e menor que V_{FB} ($V_g < V_{FB}$: Fig. 2-5a), haverá o acúmulo de portadores majoritários (lacunas no caso o substrato tipo p) junto à superfície do silício, próximo à interface Si/óxido. Neste caso, tem-se o regime chamado de Acumulação, que corresponde aproximadamente à situação de um capacitor de placas paralelas. Analisando a estrutura de bandas da Fig. 2-5a, tem-se que V_g , neste caso, é descrito por pela equação 2.7:

$$-\phi_{Si} + V_{ox} + \phi_M - V_g = 0 \Rightarrow V_g = V_{ox} + (\phi_M - \phi_{Si}) \quad (2.7)$$

então:

$$V_g = V_{ox} + \phi_{MS} \quad (2.8)$$

Com o aumento da tensão aplicada à porta, sendo esta maior que a tensão de banda plana, porém menor que tensão de limiar (V_T), que será definida a seguir ($V_{FB} < V_g < V_T$: Fig. 2-5b), as lacunas são repelidas da superfície do silício, iniciando a formação de uma região despovoada de portadores móveis e rica em cargas fixas (negativas no caso do substrato tipo p), chamada de região de depleção. Neste caso, o capacitor está em regime de Depleção. Analisando novamente a estrutura de bandas da Fig. 2-5b, tem-se que V_g será descrito por:

$$-\phi_{Si} + \psi_{Si} + V_{ox} + \phi_M - V_g = 0 \quad (2.9)$$

$$V_g = V_{ox} + \psi_{Si} + \phi_{MS} \quad (2.10)$$

Sendo ψ_{Si} o potencial de superfície ou a diferença de potencial no silício. Na medida em que se aumente o valor da tensão aplicada, maior será a largura (W_d) da região de depleção.

Quando se tem um potencial de superfície igual ao potencial de Fermi ($\psi_{Si} = \phi_F$), ou seja, quando se tem o nível de Fermi cruzando o nível intrínseco de silício (E_i), a densidade de lacunas (p_s) e de elétrons (n_s) na superfície são iguais à concentração intrínseca do material ($p_s = n_s = n_i$). Neste caso, temos o início da inversão ou a chamada inversão fraca. A inversão fraca termina quando a densidade de portadores minoritários é igual à densidade de impurezas dopantes ionizadas ($n_s = N_A$). Nesta situação, constata-se que a largura da região de depleção é máxima ($W_d = W_{d\max}$), e a distribuição de potencial de superfície praticamente se mantém constante, pois não há mais variação da região de depleção. Por tanto, admite-se que o potencial de superfície (ψ_{Si}) é dado por:

$$\psi_{Si(inv)} = 2\phi_F \quad (2.11)$$

A tensão que aplicada na porta produz a máxima largura da região de depleção ($W_d=W_{dmáx}$) é chamada de tensão de limiar (V_T), e a partir dela, teremos a chamada inversão forte ou região de Inversão (Fig. 2-5c). Neste caso, a quantidade de portadores minoritários na superfície do silício excede a dopagem do mesmo (N_A) ($n_s>N_A$). Assim a região de inversão forte inicia-se para $\psi_{Si}>2\phi_F$. Substituindo 2.10 em 2.11, obtém-se a expressão de V_T , que será dada por:

$$V_T = V_{ox} + 2\phi_F + \phi_{MS} \quad (2.12)$$

A queda de potencial no óxido (V_{ox}) é dada por:

$$V_{ox} = E_{ox} \cdot t_{ox} \quad (2.13)$$

onde E_{ox} é o campo elétrico no óxido e t_{ox} a espessura do mesmo.

Relacionando-se a densidade de carga depletada no silício por unidade de área (Q_{Si}), com o campo elétrico no óxido, se tem:

$$E_{ox} = -\frac{Q_{Si}}{\epsilon_0 \cdot \epsilon_{ox}} \quad (2.14)$$

onde ϵ_0 é a permissividade do vácuo e ϵ_{ox} é a permissividade do óxido.

Sabendo-se que a capacidade por unidade de área do óxido é dada por:

$$C_{ox} = \frac{\epsilon_0 \cdot \epsilon_{ox}}{t_{ox}} \quad (2.15)$$

Através das equações (2.13), (2.14) e (2.15), se tem que V_{ox} é dado por:

$$V_{ox} = -\frac{Q_{Si}}{C_{ox}} \quad (2.16)$$

A carga no silício por unidade de área associada à região de depleção (Q_{Si}) na Fig. 2-5b é dada por

$$Q_{Si} = -q \cdot N_A \cdot W_d \quad (2.17)$$

Através da obtenção da equação do perfil de potencial na região de depleção pela equação de Poisson [64], tem-se que o valor do potencial de superfície nesta região será dado pela seguinte expressão:

$$\psi_{Si} = \frac{q \cdot N_A \cdot W_d^2}{2 \cdot \epsilon_0 \cdot \epsilon_{Si}} \quad (2.18)$$

2.2.1 Curvas C-V.

Uma das medidas mais importante na caracterização de um capacitor MOS, é sua capacitância em função da tensão de porta, em altas e baixas frequências. As curvas C-V em alta e baixa frequência permitem a extração de uma série de parâmetros relacionados com o funcionamento dos dispositivos MOS. Na Fig. 2-6 é apresentado um exemplo de curva C-V em alta frequência (AF) e baixa frequência (BF) para um capacitor MOS com porta de alumínio, área de $9 \times 10^{-4} \text{ cm}^2$, espessura do óxido de 50nm e substrato de silício tipo-p [65].

Quando o capacitor MOS está em acumulação, tem-se o acúmulo de portadores majoritários junto à superfície do silício. Neste caso o capacitor está se comportando como um capacitor de placas paralelas, sendo então a capacitância total C_T igual à capacidade do óxido C_{ox} .

Quando o capacitor MOS está em depleção, forma-se uma região livre de portadores minoritários móveis. Desta forma, verifica-se que a carga no silício Q_{Si} é a carga de depleção Q_D , cuja largura aumenta com o incremento da tensão V_g aplicada. Com isso a capacitância do silício

tende a diminuir por ser inversamente proporcional à largura da região depleta. Sabe-se também, que no caso do capacitor em depleção, tem-se a capacitância do óxido em série com a capacitância do silício.

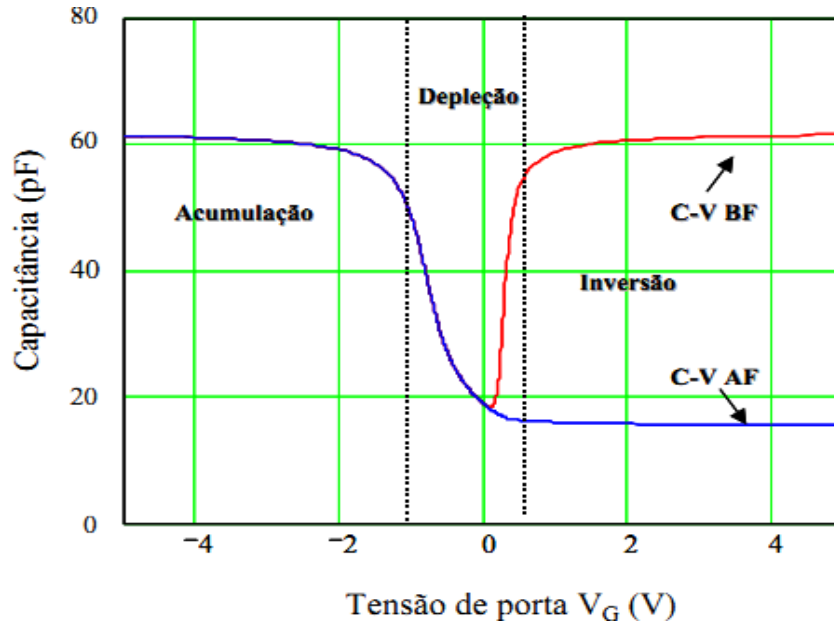


Fig. 2-6: Curva C-V em alta frequência (AF) e baixa frequência (BF) de um capacitor MOS.

Assim, como a capacitância do silício diminui consequentemente a C_T decresce. Uma vez atingida à largura máxima da região de depleção, a C_T será a mínima que o dispositivo pode assumir ($C_T = C_{min}$).

Por outro lado, quando o capacitor MOS está em inversão, a largura da região de depleção atinge o nível máximo e a superfície do silício passa a ficar fortemente povoada com portadores minoritários. Então, verifica-se a divisão de cargas no capacitor, tendo-se cargas Q_D e Q_I no silício que correspondem à carga de depleção e inversão respectivamente, ou seja, além da capacitância de depleção há também uma capacitância associada de inversão (C_I), gerada pela variação de carga de inversão dQ_I com o potencial de superfície ψ_{Si} .

Em alta frequência, os portadores minoritários não tem tempo de responder à variação de tensão, de modo que $dQ_I \approx 0$ e com isso, associa-se uma capacitância à região de inversão

próxima de zero: $C_I \approx 0$. Assim, tem-se a capacitância do óxido em série com a capacitância de depleção, mantendo com isto o valor mínimo de capacitância.

Já em baixas frequências, os portadores minoritários conseguem responder à variação de tensão. Deste modo, há a presença de uma carga de inversão ($dQ_I \neq 0$) que faz com que inicialmente tenha-se uma capacitância de inversão associada em paralelo com a capacitância de depleção ($C_D + C_I$). Assim, a capacitância total volta a subir, pois como a região de depleção em seguida atinge sua largura máxima tem-se neste caso a associação em série da capacitância do óxido com a capacitância de inversão. Desta forma, a situação volta a ser a de um capacitor de placas paralelas normal, ou seja, a capacitância total será igual à capacitância do óxido ($C_T = C_{ox}$).

Neste trabalho se abordará apenas a análise das medidas C-V de alta frequência. A Fig. 2-7 [66] mostra uma curva C-V típica em alta frequência e a região de inversão de cargas para uma estrutura MOS.

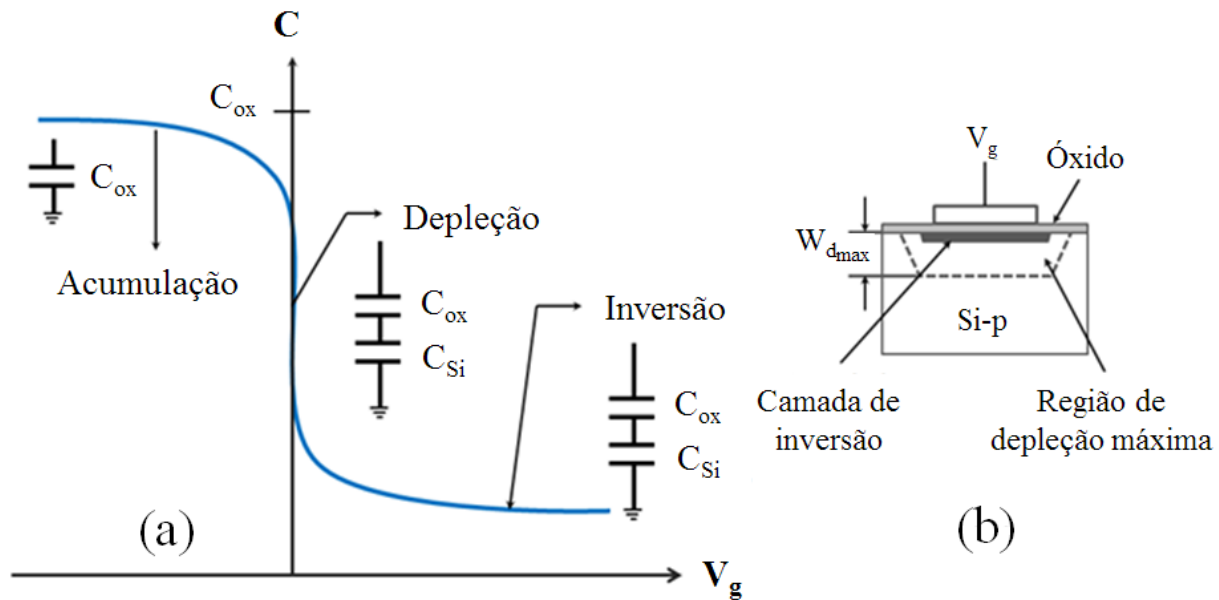


Fig. 2-7: (a) Curva C-V típica em alta frequência. (b) Região de inversão de cargas para uma estrutura MOS.

2.2.2 Curvas I-V.

Na estrutura MOS ideal se supõe que a resistividade do óxido é infinita. No entanto, em temperaturas elevadas e/ou na presença de campos elétricos suficientemente altos, os isolantes reais mostram uma condução apreciável de portadores de cargas; e inclusive se pode provocar sua ruptura dielétrica ocasionando danos irreversíveis ao material.

A propriedade mais valiosa do material isolante empregado em uma estrutura MOS é sua integridade elétrica. Também, é de grande importância a interface semiconductor-dielétrico, na qual existe uma grande influência de cargas e impurezas que degradam o funcionamento da estrutura MOS como capacitor [67].

A curva característica de Corrente vs. Tensão (I-V) é de grande utilidade para a extração de informações importante sobre as propriedades volumétricas do isolante empregado numa estrutura MOS, tais como carga aprisionada no isolante, corrente através do dielétrico, estabilidade e resistência à ruptura dielétrica.

Na Fig. 2-8 [66] mostra-se uma curva I-V típica, na qual podemos identificar principalmente duas regiões:

- I. Região de corrente de deslocamento I_D , onde a corrente medida é devida ao reacomodo dos polos elétricos em função da tensão aplicada:

$$I_D = \frac{C_{ox}}{(dV/dt)} \quad (2. 19)$$

- II. Região de corrente através do dielétrico, a qual acontece devido a fenômenos de tunelamento.

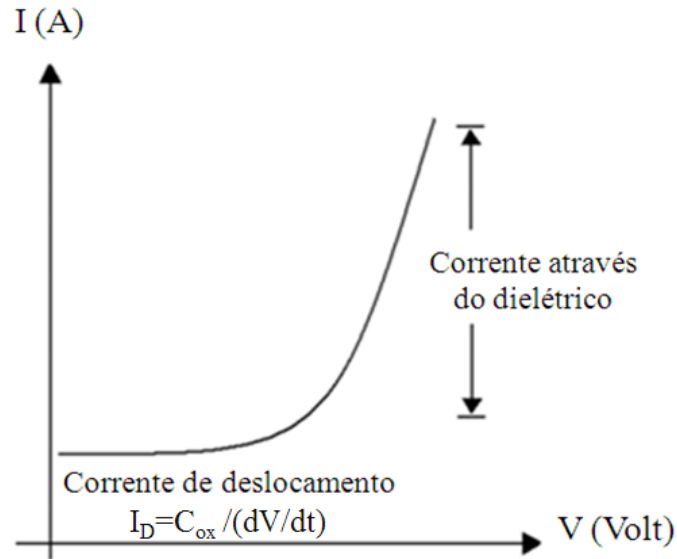


Fig. 2-8: Curva I-V típica.

A presença de impurezas e/ou estados de aprisionamento, tanto no volume do óxido quanto na interface, produzem mudanças apreciáveis nas características I-V. Mediante a análise dessas mudanças, informações sobre o tipo de carga presente na estrutura MOS assim como do tipo de tunelamento existente podem ser obtidas [68, 69]

2.2.3 Transporte de carga através da camada dielétrica fina da estrutura MOS.

Em uma estrutura MOS ideal se pode considerar a camada de óxido como um isolante perfeito. No entanto, isto não é verdadeiro no caso de óxidos com espessuras da ordem de uns poucos nanômetros, pois, sobre determinadas condições de polarização, pode existir condução através do óxido por efeito túnel dos portadores. No SiO_2 se distinguem dois modos de condução diferentes em função da forma da barreira de potencial para os portadores, o que depende da relação entre a queda de potencial no óxido V_{ox} e a altura de barreira ϕ_B tal e como mostra a Fig. 2-9 [70]. Nesta figura, a altura da barreira de potencial ϕ_B não é mais do que a função de trabalho do metal ϕ_M .

- Se $|V_{ox}| < \phi_B$ então estamos em presença do tunelamento direto, onde a barreira de potencial é um trapezóide e tem uma largura t_{ox} (Fig. 2-9a).
- Se $|V_{ox}| > \phi_B$ então acontece o tunelamento Fowler-Nordheim, onde a barreira de potencial é triangular e a largura é menor do que t_{ox} (Fig. 2-9b).

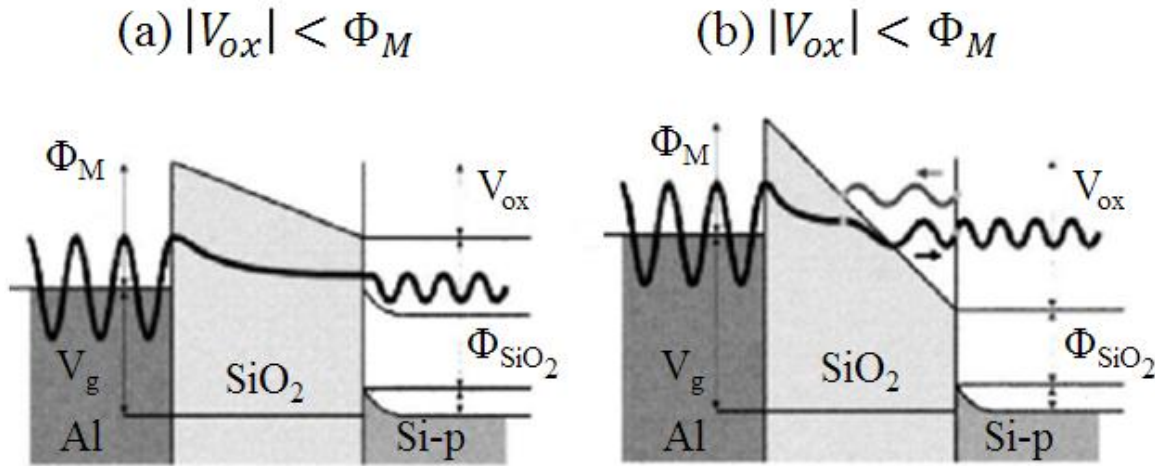


Fig. 2-9: Mecanismos de condução de um dispositivo MOS com óxido porta de dimensões nanométricas. (a) Tunelamento direto. b) Tunelamento Fowler-Nordheim.

Na Fig. 2-10 [69] se mostra um esquema dos mecanismos de condução no SiO₂ em função de t_{ox} e do campo elétrico no óxido, $E_{ox} = V_{ox}/t_{ox}$.

Para espessuras de óxido maiores que 5 nm, não se detecta condução até um campo aproximado de 6 MV/cm, a partir do qual aparece a corrente de tunelamento que é do tipo Fowler-Nordheim. Em óxidos mais finos, o tunelamento direto e o tunelamento Fowler-Nordheim coexistem, mas, se $t_{ox} < 4$ nm, o primeiro é dominante em uma ampla gama de tensões.

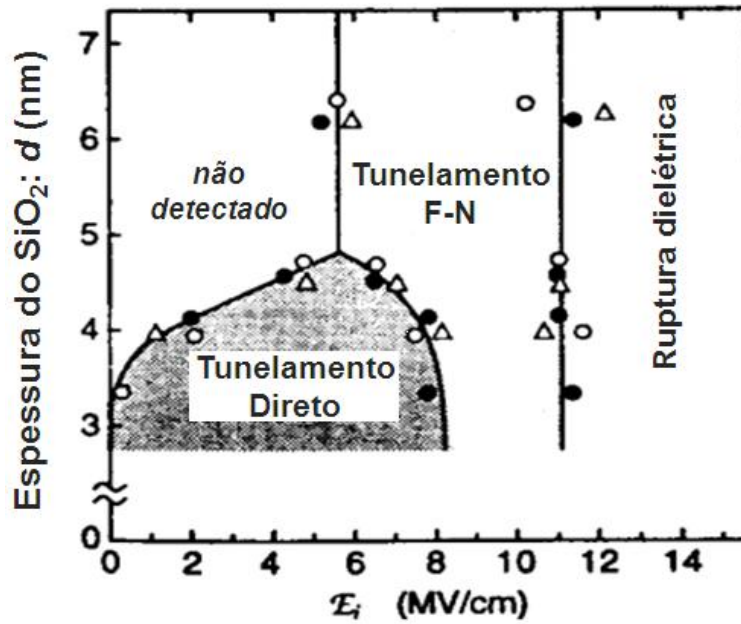


Fig. 2-10: Processos de condução em filmes finos de SiO_2 em função do campo elétrico e da espessura do óxido.

2.2.3.1 Tunelamento Fowler-Nordheim.

Fowler e Nordheim desenvolveram a teoria de emissão de campo para explicar a emissão de elétrons da superfície de um condutor no vácuo, sob a influência de um campo elétrico externo [71]. Supondo que os elétrons em um metal obedeçam à estatística de Fermi Dirac, Fowler e Nordheim, encontraram a probabilidade de transmissão por tunelamento quântico destes elétrons através de um potencial triangular, derivado da existência do campo elétrico na superfície do metal (Fig. 2-11). No caso de memórias de PF-D, o tunelamento Fowler-Nordeheim é dado pelo fluxo de elétrons que atravessa um óxido de tunelamento com espessura de 5 a 10 nm, devido ao alto campo elétrico existente no óxido. Durante este processo, elétrons da banda de condução do semiconductor são transferidos para a banda de condução do óxido através de parte da barreira de potencial na interface óxido-semicondutor.

Levando-se em conta esta teoria, pode-se explicar a característica da corrente em função do campo elétrico no óxido de tunelamento: a corrente de tunelamento Fowler-Nordheim (I_{FN}), que é dada pela expressão 2.8 [68, 69]:

$$I_{FN} = A_G A E_{ox}^2 \exp\left(\frac{-B}{E_{ox}}\right) \quad (2.20)$$

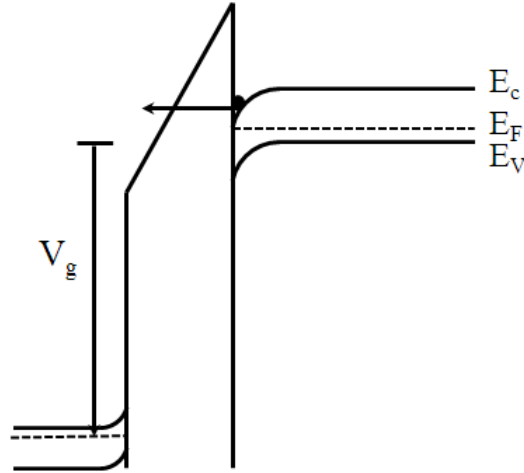


Fig. 2-11: Diagrama de bandas para o tunelamento Fowler-Nordheim.

onde A_G é a área da porta, E_{ox} é o campo elétrico, e A e B são usualmente consideradas como constantes. Com E_{ox} tendo unidades de V/cm, A e B são dadas por:

$$A = \frac{q^3 m_o}{8\pi h m^* \phi_B} = 1,54 \times 10^{-6} \frac{m_o}{m^*} \frac{1}{\phi_B} \left[\frac{A}{V^2} \right] \quad (2.21)$$

$$B = \frac{8\pi \sqrt{2m^*}}{3qh} \phi^{3/2} = 6,83 \times 10^7 \left(\frac{m^*}{m_o} \right)^{1/2} \phi_B^{3/2} \left[\frac{V}{cm} \right] \quad (2.22)$$

onde, m^* é a massa efetiva do elétron, m_o a massa em repouso do elétron, ϕ_B altura da barreira de potencial na interface silício-óxido dada em unidades de “eV” nas expressões de A e B , h constante de Planck e q carga do elétron. A equação para o tunelamento Fowler-Nordheim foi obtida sob as seguintes considerações:

- Os elétrons no eletrodo onde são emitidos podem ser descritos por um gás de Fermi.
- Os elétrons no óxido têm uma única massa efetiva m^* .

- A probabilidade de tunelamento é determinada levando em consideração somente o componente do momento do elétron normal à interface silício-óxido.

Uma curva de $\ln(J_{FN}/E_{ox}^2)$ versus $1/E_{ox}$, conhecida como curva Fowler-Nordheim, deve ser uma linha reta se a condução através do óxido é puramente por tunelamento Fowler-Nordheim. A interseção com o eixo “y” ($\ln(J_{FN}/E_{ox}^2)$) desta linha reta nos deve dar a constante A e a inclinação da mesma deve ser a constante B [69]. As curvas Fowler-Nordheim requerem o conhecimento da densidade de corrente de porta e do campo elétrico no óxido.

O que é normalmente medido no laboratório é a corrente de porta em função da tensão aplicada. A densidade de corrente é simplesmente a corrente de porta dividida pela área do eletrodo de porta, enquanto o campo elétrico é dado pela expressão 2.23:

$$E_{ox} = \frac{V_{ox}}{t_{ox}} \quad (2.23)$$

2.2.3.2 Tunelamento direto.

O tunelamento direto em memórias de PF-D é o fluxo de elétrons através do óxido de tunelamento com dimensões < 4 nm de espessura, no qual elétrons da banda de condução no semicondutor são transferidos diretamente através do óxido (ou seja, sem alterar a energia) para a banda de condução da porta flutuante. A probabilidade de tunelamento direto tem uma forte dependência da largura da barreira que os elétrons têm que atravessar (espessura do óxido de tunelamento) (Fig. 2-12). A corrente de tunelamento direto (I_{TD}) é dada pela expressão 2.24 [68]:

$$I_{TD} = A_G A E_{ox}^2 \exp\left(\frac{-B[1 - (1 - qV_{ox}/\phi_B)^{1,5}]}{E_{ox}}\right) \quad (2.24)$$

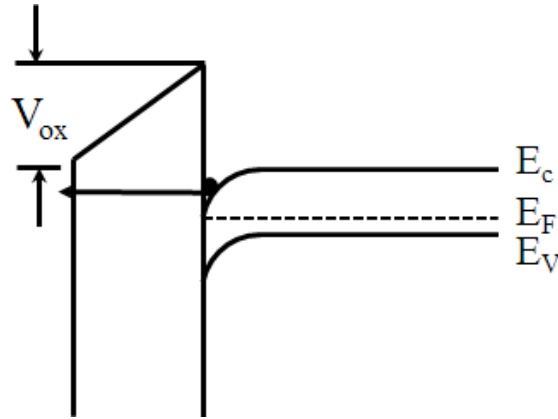


Fig. 2-12: Diagrama de bandas para o tunelamento direto.

2.2.3.3 Modelo de tunelamento Fowler-Nordheim com presença de nanopartículas de Ge no óxido de porta.

Segundo as características dos nossos dispositivos, o tipo de mecanismo de condução que prevalece é o Tunelamento Fowler-Nordheim (F-N). Nesta seção estabelecemos o modelo deste tipo de mecanismo levando em consideração a contribuição das NPs. Para isto, seguimos os modelos de Chakraborty *et al.* [72] onde, a aproximação WKB (Wentzel-Kramer-Brillouin) segundo Litovenchko e Krychenko [73], e Huang [74], foi utilizada para a avaliação da corrente de tunelamento Fowler-Nordheim, e a teoria de Maxwell-Garnett do meio efetivo foi empregada para o cálculo da constante dielétrica efetiva do composto dielétrico ($CD=SiO_2+NPs-Ge$) de porta. Aqui, uma massa efetiva equivalente para os elétrons, bem como um *bandgap* efetivo equivalente para o *CD*, foram considerados. Também, a altura da barreira efetiva do *CD* foi determinada na realização dos cálculos.

A seguir é apresentada a metodologia teórica empregada neste estudo.

Modelo Teórico.

Em memórias do tipo MOS semelhantes à sugerida na nossa pesquisa, o processo de escritura vai depender da injeção de elétrons desde a camada de inversão do substrato de silício, através do óxido de tunelamento, mediante mecanismos de tunelamento F-N.

Em uma estrutura MOS, acontece o tunelamento F-N ao ser aplicado um campo elétrico externo suficientemente intenso para criar um poço quântico perto da superfície do substrato de silício no qual os elétrons ficam presos, (ou seja, $V > [(\phi_{eff} - E_o)/q]$, onde V é a voltagem aplicada, ϕ_{eff} é a altura da barreira do CD e E_o a energia do nível fundamental do poço de potencial) [74]. Portanto, sob a ação desta voltagem aplicada, e deixando de lado a força imagem, o campo efetivo e o campo perto da superfície do silício, decaem $1/\epsilon_{eff}$ e $1/\epsilon_{Si}$ vezes respectivamente, em relação ao vácuo. Então, seguindo a aproximação de potencial linear perto da superfície do silício temos [74]:

$$\epsilon_{Si}F_{Si} = \epsilon_{eff}F_{eff} = F \quad (2.25)$$

onde ϵ_{eff} é a constante dielétrica do CD, ϵ_{Si} é a constante dielétrica do silício, e F_{Si} , F_{eff} e F são o campo na superfície do silício, o campo no interior do CD e o campo no vácuo (campo aplicado) respectivamente. Desta forma, a equação da densidade de elétrons é facilmente obtida sendo dada pela expressão 2.26 [74]:

$$N_s = \frac{\epsilon_o \epsilon_{eff} F_{eff}}{q} = \frac{\epsilon_o F}{q} \quad (2.26)$$

onde N_s é a densidade de elétrons na superfície do silício por unidade de área, ϵ_o é a permissividade elétrica (ou constante dielétrica) no vácuo e q é a carga do elétron.

Assim, os elétrons no poço de potencial tem o movimento na direção normal à interface entre o silício e o dielétrico de porta restrita a uns poucos níveis permitidos, sendo livres de se movimentar na direção paralela a esta interface. A concentração de elétrons na sub-banda pode ser determinada pela expressão [74, 75]:

$$N_n = n_v \left[\frac{m_d^*}{\pi \hbar^2} \right] K_B T \ln \left[1 + \exp \left(\frac{E_F - E_n}{K_B T} \right) \right] = \frac{\varepsilon_o F}{q} \quad (2. 27)$$

onde E_F é o nível de Fermi, $m_d^* = (m_z^* m_y^*)^{1/2}$ é a densidade de estado de massa com m_z^* e m_y^* massas efetivas para o movimento paralelo à interface, n_v a degeneração do vale, K_B constante de Boltzmann, \hbar constante de Planck reduzida (ou constante de Dirac), T temperatura absoluta e E_n os níveis quantizados [76]. Sob a aproximação do potencial linear, a equação para E_n é dada por:

$$E_n = \left(\frac{\hbar^2}{2m_x^*} \right)^{1/3} \left[\frac{3}{2} \pi q F_{Si} \left(n + \frac{3}{4} \right) \right]^{2/3} \quad (2. 28)$$

com $n = 1, 2, 3, \dots$

Por tanto, fazendo $n = 0$, a energia do estado fundamental é dada por:

$$E_o = \left(\frac{\hbar^2}{2m_x^*} \right)^{1/3} \left(\frac{9}{8} \pi q F_{Si} \right)^{2/3} \quad (2. 29)$$

onde m_x^* é a massa efetiva para o movimento normal à interface, ou seja massa efetiva do elétron no silício (m_{Si}^*).

Então, a densidade de elétrons pode ser determinada pela expressão 2.30:

$$N_s = \sum_n N_n \quad (2. 30)$$

Assim, o nível de Fermi pode ser descrito pela equação 2.31 [74]:

$$\sum_n n_v \left[\frac{m_d^*}{\pi \hbar^2} \right] K_B T \ln \left[1 + \exp \left(\frac{E_F - E_n}{K_B T} \right) \right] = \frac{\varepsilon_o F}{q} \quad (2. 31)$$

Novamente, levando em consideração a aproximação de potencial linear, a separação média de elétrons no estado fundamental a partir da interface é dada pela expressão 2.32 [75]:

$$L_o = \frac{2E_o}{3qF_{Si}} \quad (2.32)$$

A densidade de elétrons por unidade de volume no estado fundamental pode ser determinada pela expressão 2.33:

$$N_I = N_o/L_o \quad (2.33)$$

onde N_o representa a densidade de elétrons no estado fundamental

Desta forma, a corrente de tunelamento F-N pode ser estimada da expressão [77]:

$$J_{F-N} = qN_IV_oD(E_o) \quad (2.34)$$

onde $D(E_o)$ é a probabilidade de tunelamento dos elétrons da sub-banda fundamental e V_o a velocidade longitudinal na sub-banda fundamental cuja expressão é [77]:

$$V_o = \left(\frac{2E_o}{m_{Si}^*} \right)^{1/2} \quad (2.35)$$

A expressão da probabilidade de tunelamento $D(E_o)$ de elétrons desde a sub-banda zero do poço (E_o) através da barreira de potencial de altura ϕ_{eff} é dada pelas expressões que são mostradas a seguir, as quais vão depender das condições utilizadas durante a análise [72].

Caso 1:

Quando $qF_{eff}d < (\phi_{eff} - E_o)$ então:

$$D(E_o) = \exp \left\{ -\frac{4\sqrt{2m_{eff}}}{3q\hbar F_{eff}} \left[(\phi_{eff} - E_o)^{3/2} - (\phi_{eff} - E_o - qF_{eff}d)^{3/2} \right] - \frac{4\sqrt{2m}}{3q\hbar F} \left[(\phi_{eff} - E_o - qF_{eff}d)^{3/2} \right] \right\} \quad (2.36)$$

onde m_{eff} é a massa efetiva do elétron no CD , d a espessura do CD e m a massa do elétron.

Caso 2:

Quando $(\phi_{eff} - E_o) < qF_{eff}d < (\phi - E_o)$ então:

$$D(E_o) = \{ \sin^2 \theta_2 \cosh^2(\theta_3 - \theta_1) + \cos^2 \theta_2 \cosh^2(\theta_3 + \theta_1 + \ln(4)) \}^{-1} \quad (2.37)$$

onde θ_i é dado por:

$$\hbar\theta_i = \int_{x_{i-1}}^{x_i} \{ 2m_{Si}^* | [V(x) - E_o] | \}^{1/2} dx \quad (2.38)$$

sendo que $V(x)$ é a energia potencial, e, é determinada pela expressão 2.39:

$$V(x) = \begin{cases} -qF_{Si}x & \forall x < 0 \\ \phi_{eff} - qF_{eff}x & \forall 0 < x < d \\ \phi_{eff} - qF_{eff} - qF(x - d) & \forall x > d \end{cases} \quad (2.39)$$

Caso 3:

Quando $qF_{eff}d > (\phi - E_o)$ então:

$$D(E_o) = \exp \left[-\frac{4\sqrt{2m_{eff}}}{3q\hbar F_{eff}} (\phi_{eff} - E_o)^{3/2} \right] \quad (2.40)$$

Aqui assumimos que a contribuição dominante na corrente de tunelamento provém dos elétrons no estado básico do poço, em comparação com os elétrons das outras sub-bandas, tal e como propõe Weinberg [78]

A Fig. 2-13 apresenta o esquema dos capacitores MOS a serem estudados (Fig. 2-13a) bem como o diagrama de bandas do tunelamento F-N com a representação dos três possíveis casos de tunelamento que foram analisados (Fig. 2-13b).

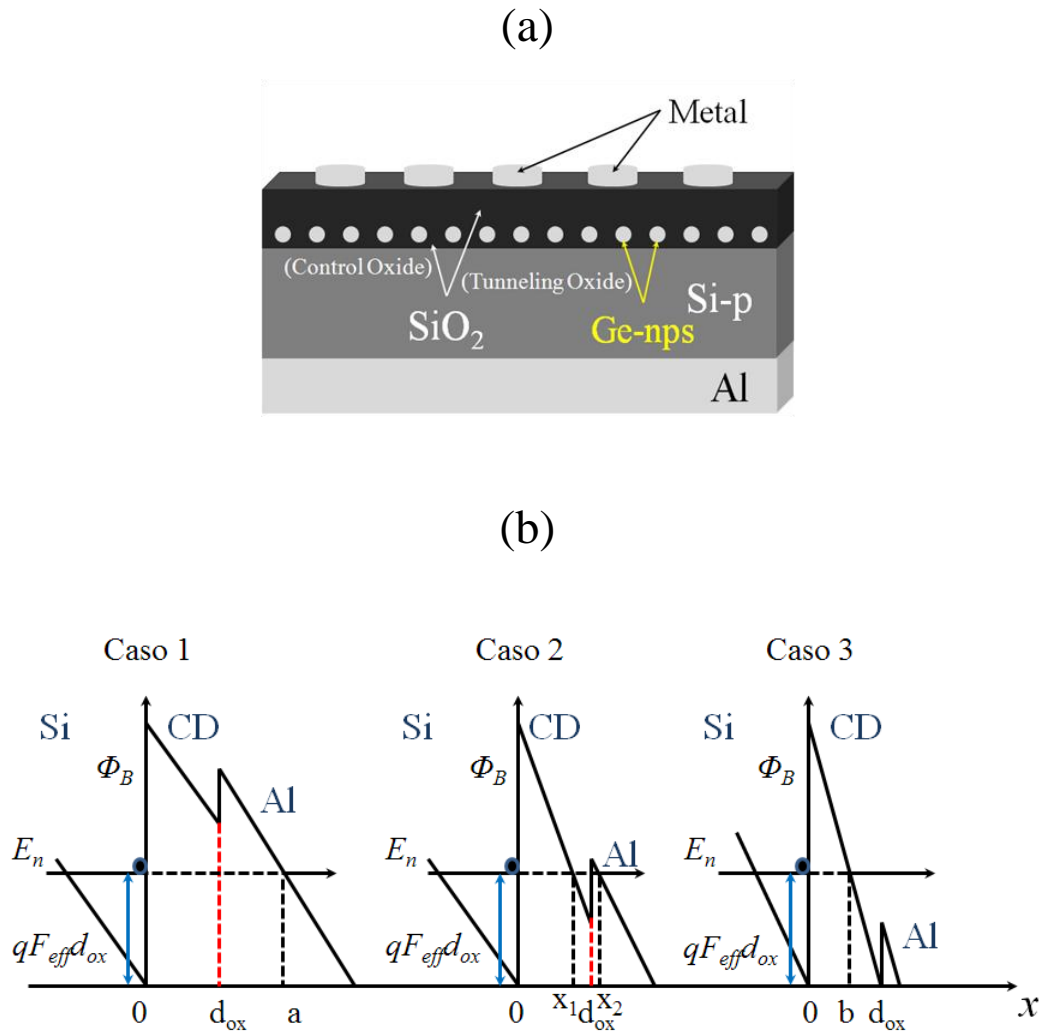


Fig. 2-13: (a) Esquema do capacitor MOS com NPs-Ge enterradas no óxido de porta. (b) Diagrama de bandas do tunelamento F-N para as diferentes condições de tunelamento.

Assim, a densidade de corrente total J_{F-N} é a soma das densidades de corrente correspondentes a cada uma das condições de tunelamento (caso 1, caso 2 e caso 3 correspondentes às equações (2.36), (2.37) e (2.40) respectivamente). Por tanto, a corrente total de porta I é dada pela expressão:

$$I = A_G(J_{F-N}) \quad (2.41)$$

onde A_G é a área do eletrodo de porta.

A fim de avaliar a constante dielétrica efetiva ϵ_{eff} do CD de porta, fazemos uso da expressão da constante dielétrica ϵ_{NPs} das NPs-Ge com diâmetro D_{NPs} , que é dada pela equação 2.42:

$$\epsilon_{NPs} = 1 + \frac{(\epsilon_{Ge} - 1)}{1 + (1.38/D_{NPs})^{1.37}} \quad (2.42)$$

onde ϵ_{Ge} é a permissividade elétrica do Ge *bulk*.

Usando esta expressão e a teoria Maxwell-Garnett do meio efetivo, calculamos ϵ_{eff} considerando a fração volumétrica de NPs presentes no óxido (v) e a constante dielétrica do SiO_2 (ϵ_{SiO_2}) segundo a expressão 2.43 [79]:

$$\epsilon_{eff} = \left[\frac{d_{SiO_2}}{\epsilon_{SiO_2} d} + \left(1 - \frac{d_{SiO_2}}{d} \right) \left(\frac{\epsilon_{NPs} + 2\epsilon_{SiO_2} - v(\epsilon_{NPs} - \epsilon_{SiO_2})}{\epsilon_{SiO_2} \{ 2v(\epsilon_{NPs} - \epsilon_{SiO_2}) + (\epsilon_{NPs} + 2\epsilon_{SiO_2}) \}} \right) \right]^{-1} \quad (2.43)$$

onde d_{SiO_2} é a espessura do SiO_2 puro presente no CD de porta, e d_{CD} é a espessura total do CD ($d_{CD} = d_{SiO_2} + d_{NPs-Ge}$, com d_{NPs-Ge} : espessura da região de NPs-Ge).

A fração volumétrica de NPs-Ge presente no CD foi estimada a partir dos resultados de microscopia de força atômica (MFA) segundo a expressão 2.44:

$$v = \frac{n_{NPs} \cdot V_{Mnp}}{V_{CD}} \quad (2.44)$$

onde n_{NPS} é o número de NPs-Ge, V_{Mnp} é o volume médio das nanopartículas e V_{CD} é o volume da região do *CD*. As NPs foram consideradas esféricas. Os valores de n_{NPS} e V_{Mnp} foram determinados do tratamento estatístico realizado nas imagens de MFA utilizando o software *Image Analysis 2*. V_{CD} foi obtido da expressão 2.45:

$$V_{CD} = A_{MFA} \cdot d_{CD} \quad (2.45)$$

onde A_{MFA} é a área da imagem de MFA e d_{CD} é a espessura do *CD*.

Para avaliar o *bandgap* efetivo ϕ_{eff} levamos em consideração a contribuição do *bandgap* das NPs-Ge $E_{g_{NPS}}$:

$$E_{g_{NPS}} = E_{g_{Ge}} + \frac{\hbar^2 \pi^2}{2R_{NPS}^2} \left(\frac{1}{m_{h_{Ge}}^*} + \frac{1}{m_{e_{Ge}}^*} \right) \quad (2.46)$$

onde $m_{h_{Ge}}^*$ e $m_{e_{Ge}}^*$ são as massas efetivas de buracos e elétrons no Ge, e R_{NPS} é o raio da nanopartícula (novamente considerando a nanopartícula esférica). Assim, o *bandgap* efetivo fica:

$$\phi_{eff} = \frac{1}{2} \left[\frac{E_{g_{SiO_2}}}{2} + \frac{1}{2} [E_{g_{SiO_2}} (1 - \nu) + \nu E_{g_{NPS}}] - E_{g_{Si}} \right] \quad (2.47)$$

onde $E_{g_{SiO_2}}$ e $E_{g_{Si}}$ são os valores de *bandgap* do *SiO₂ bulk* e *Si bulk* respectivamente [79].

O cálculo da massa efetiva das NPs-Ge (m_{NPS}) foi determinada segundo a expressão sugerida por Chakraborty *et al.* [72]:

$$m_{NPS} = 3 \left[\frac{1}{m_L} + \frac{2}{m_\Gamma} \right] \quad (2.48)$$

sendo para o Ge $m_L = 1,64m_e$ e $m_\Gamma = 0,082m_e$. Então $m_{NPS} = 0,12m_e$.

Uma vez estabelecido o valor da massa efetiva para as NPs, podemos determinar a massa efetivo do *CD* segundo a expressão:

$$m_{eff} = \left[\frac{m_{SiO_2} d_{SiO_2}}{d} + \frac{m_{np}(d - d_{SiO_2})}{d} \right] \quad (2.49)$$

com $m_{SiO_2} = 0,58m_e$.

Capítulo 3:
Processo de crescimento LPCVD.
Técnicas de caracterização estrutural.

Capítulo 3: Processo de crescimento LPCVD. Técnicas de caracterização estrutural.

3.1 Processo CVD. Aspectos fundamentais.

A deposição química em fase vapor (*Chemical Vapor Deposition - CVD*) é um método de obtenção de materiais cuja versatilidade lhe permitiu atingir o auge na década dos anos 70. Desde então, vem sendo aplicado na obtenção de materiais de natureza variada como compostos orgânicos, metais, óxidos, semicondutores e isolantes, destacando-se no campo de camadas finas semicondutoras (da ordem dos nanômetros) para dispositivos optoeletrônicos e na produção de nanopartículas [80-82].

Pode-se definir o processo CVD como uma síntese de reações nas quais os compostos químicos reagem na fase vapor sobre uma superfície quente para formar como produto, um composto sólido.

Esta técnica pode ser catalogada atendendo a diferentes critérios, dentre os quais se encontram o tipo de reator, que pode ser horizontal ou vertical, e o método de ativação dos precursores envolvidos na reação. Segundo este último, o processo CVD se divide em três subgrupos:

Os ativados termicamente:

- CVD convencional, também denominado CVD à pressão atmosférica (*Atmospheric Pressure Chemical Vapor Deposition - APCVD*), que é a técnica mais simples na qual se obtêm filmes de espessura considerável, mas as vezes com defeitos devido à alta temperatura e pressão dos gases [83].
- CVD em baixas pressões (*Low Pressure Chemical Vapor Deposition - LPCVD*), com o qual se melhora o CVD convencional, devido à utilização de um reator a baixa pressão, conseguindo deste modo depósitos mais uniformes e de maior integridade estrutural. Esta é a técnica a ser utilizada na presente investigação, e será discutida nos próximos itens [84].

- CVD organometálico (*Metal-Organic Chemical Vapor Deposition - MOCVD*), onde a elevada volatilidade a temperaturas não muito altas e a fácil decomposição dos precursores organometálicos fazem com que a principal característica desta técnica seja sua baixa temperatura de operação [85, 86].
- CVD com filamento quente (*Hot Filament Chemical Vapor Deposition – HFCVD*), onde se produz o aquecimento do substrato mediante um filamento a elevadas temperaturas (2400°C), podendo aumentar a quantidade de material depositado [87, 88].
- CVD por *Pack cementation*, onde um processo de CVD *in situ* ocorre em um substrato sólido fixo no qual os precursores voláteis são gerados ao esquentar, junto com o substrato, uma mistura composta pelos sólidos que serão depositados e os ativadores. Todo o processo ocorre em elevadas temperaturas e extensos tempos [89].

Os ativados por plasma:

- CVD assistida por plasma (*Plasma Enhanced Chemical Vapor Deposition - PECVD*) [90], no qual se gera um plasma dentro da câmara onde ocorrerá a reação responsável pela deposição em temperaturas geralmente baixas (menores de 300°C). Dentro deste tipo de CVD destacam-se duas modalidades:
 - ☞ CVD assistida por plasma e ressonância ciclotrônica dos elétrons (*Electron Cyclotron Resonance - Plasma Enhanced Chemical Vapor Deposition – ECR-PECVD*).
 - ☞ CVD assistida por plasma onde são utilizados tertaetilortosilicatos como reativos (*Tetraethyl Orthosilicate - Plasma Enhanced Chemical Vapor Deposition – TEOS-PECVD*)

Os ativados por fótons:

- CVD Foto-Iniciado (*Photo-initiated Chemical Vapor Deposition – PICVD*), no qual a velocidade de deposição é incrementada ao excitar os precursores gasosos com radiação Ultravioleta [91, 92].

- CVD assistida por laser (*Laser-Excited Chemical Vapor Deposition – LECVD*), onde se utiliza o laser com a finalidade de esquentar seletivamente zonas do substrato para assim incrementar a velocidade de deposição [93, 94].

A principal vantagem do processo CVD frente a outros métodos de deposição é a de permitir controlar, com relativa facilidade, a composição química do material depositado, podendo ser este tanto puro quanto composto, tudo isto garantindo uma reprodutibilidade com qualidade, uniformidade, boa aderência e boa densidade. No entanto, em muitos casos, é difícil fixar a estequiometria do composto, já que em certas ocasiões não é possível evitar que algum dos subprodutos da reação fique incluso no produto final.

Dentro deste contexto, uma análise teórica tanto termodinâmica quanto cinética do processo CVD, permitiria entender os mecanismos de reação envolvidos neste tipo de processo, bem como os parâmetros experimentais mais importantes. Isto possibilitaria a determinação das melhores condições de deposição de modo a garantir até certo ponto, à obtenção de um produto final com as características desejadas.

Uma análise destes aspectos do processo CVD é realizada a seguir, sendo que a intenção não é entrar em detalhe nestas considerações, mas apenas proporcionar uma visão geral dos fundamentos desta técnica.

3.1.1 Termodinâmica do processo CVD.

Em um processo CVD, a reação responsável pela deposição do composto final (reação CVD), é governada por critérios termodinâmicos enquanto os processos controlados pela cinética são os de transporte de massa e a própria velocidade da reação.

Da mesma forma que em qualquer outra reação química, a reação CVD ocorrerá somente se for termodinamicamente favorável, ou seja, se a variação de energia livre de Gibbs (ΔG_r) entre reativos e produtos for menor do que zero [81]. Para determinar esta variação de energia livre, é necessário conhecer as propriedades termodinâmicas de cada componente empregado na reação, em especial, suas energias livres de formação (ΔG_f°), assim como o incremento de energia livre de Gibbs *standard* da reação (ΔG_r°), que é determinada pela equação 3.1 [81]:

$$\Delta G_r^o = \sum \Delta G_{f(\text{produtos})}^o - \sum \Delta G_{f(\text{reagentes})}^o \quad (3.1)$$

Então a variação de energia livre de Gibbs ficará [81]:

$$\Delta G_r = \Delta G_r^o + RT \ln Q \quad (3.2)$$

onde R é a constante dos gases, T a temperatura e o parâmetro $Q = \prod_i a_i^{z_i}$ onde a_i é a atividade das espécies “ i ” e tem valor 1 para sólidos puros e $p_i = x_i P_T$ para gases, com p_i como a pressão parcial das espécies “ i ”, x_i a fração molar das espécies “ i ” e P_T a pressão total.

Considerando que a energia livre de formação não adota um valor fixo, variando em função de parâmetros como o tipo de reagente, a concentração, a pressão ou a temperatura de operação; a expressão para ΔG_r^o será [81, 95]:

$$\Delta G_r^o = \sum_i z_i \cdot \Delta G_{f,i}^o \quad (3.3)$$

com z_i coeficiente estequiométrico das espécies “ i ” na reação CVD (negativos para reagentes e positivo para os produtos) e $\Delta G_{f,i}^o$ energia livre de formação *standard* a uma temperatura T e pressão de 1 atm. Então substituindo (3.3) em (3.2) temos:

$$\Delta G_r = \sum_i z_i \cdot \Delta G_{f,i}^o + RT \ln Q \quad (3.4)$$

Em condições de equilíbrio químico, a variação de energia livre de Gibbs toma o valor zero, de maneira que, a partir dela, pode ser determinado o valor da constante de equilíbrio K como mostra a equação 3.5 [81]:

$$\Delta G = RT \ln K \quad (3.5)$$

Na condição de equilíbrio é que se estuda a composição e a atividade das espécies envolvidas no processo de deposição, a fim de poder obter os valores dos parâmetros a partir dos quais a reação será favorável. Então, da análise termodinâmica pode-se estabelecer uma informação sobre a evolução do sistema durante o processo de deposição, com o intuito de conseguir determinar as condições de temperatura, pressão e fluxo de reagentes mais adequados para a deposição.

3.1.2 Cinética do processo CVD.

Em um processo CVD, além das considerações termodinâmicas, é igualmente importante conhecer em que medida evoluem os processos que favorecem a reação sobre a superfície do substrato, tanto do ponto de vista de transporte de massa quanto da própria cinética da reação química, que gera o produto final [81].

As etapas mais importantes nas quais pode ser dividido o processo CVD são as seguintes [84]:

1. Introdução dos gases reagentes e diluentes no reator a uma dada composição e fluxo.
2. Transporte/movimento das espécies reativas até o substrato.
3. Adsorção das espécies reativas na superfície do substrato.
4. Migração das espécies na superfície e reações químicas de formação do filme.
5. Dessorção dos subprodutos da reação.
6. Transporte dos subprodutos da reação para a região de fluxo principal.
7. Remoção dos subprodutos gasosos e gases não consumidos da câmara de reação.

A Fig. 3-1 mostra um diagrama, ilustrando os passos deste processo CVD num reator vertical semelhante ao utilizado neste trabalho.

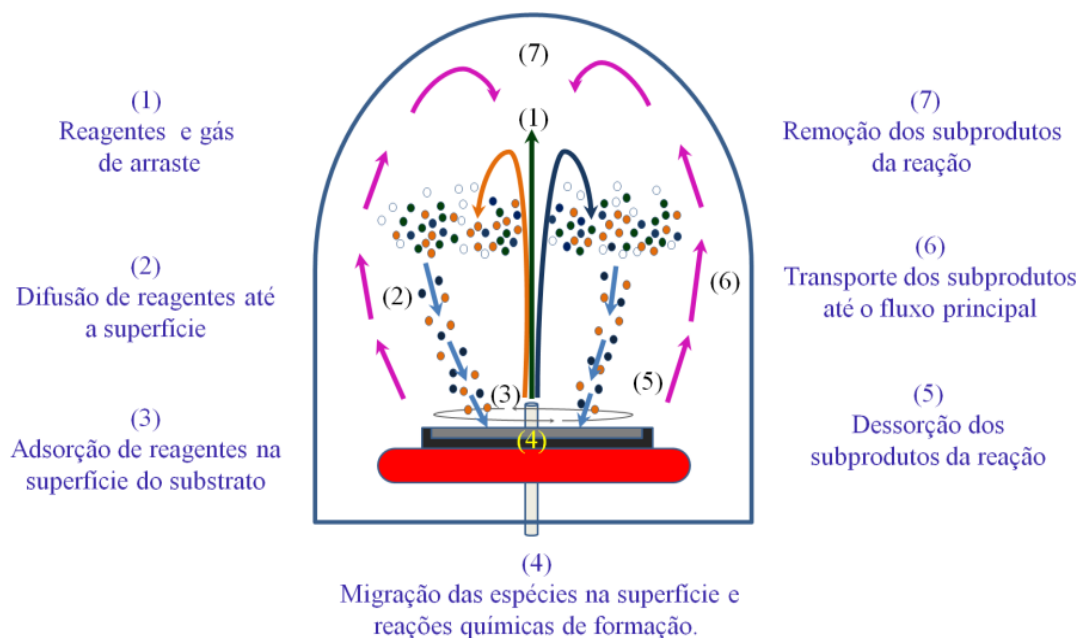


Fig. 3-1: Diagrama de processo CVD em um reator vertical.

Durante o processo de deposição, o fluxo de gases que se movem no interior do reator é complexo, pois no transporte dos gases precursores até a superfície do substrato, influenciam tanto a dinâmica dos fluidos quanto o transporte da matéria segundo a lei de Fick. Como consequência do atrito entre as diferentes camadas do fluido com a superfície do substrato, as camadas mais próximas à superfície experimentarão menores velocidades de deslocamento com relação às restantes, formando-se assim uma espécie de camada limite do fluido em contato com a superfície do substrato e as paredes do reator [96].

Sendo mais rigoroso, para um fluxo laminar, a velocidade de um gás na superfície do substrato é zero, definindo-se a camada limite como a zona na qual a velocidade do gás decresce até zero. Assim, o transporte dos reativos para o substrato no interior do reator se realiza pelo fenômeno de difusão através da camada limite [96]. A Fig. 3-2 ilustra este conceito de camada limite (δ) sendo que, nesta região, a velocidade, a pressão e a temperatura serão diferentes às do resto do fluido.

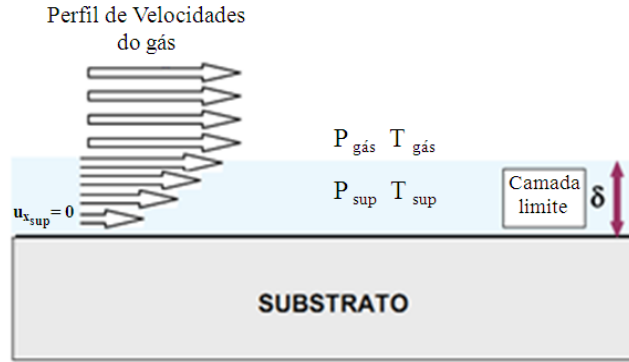


Fig. 3-2: Movimento do gás de reação na região próximo da superfície do substrato com formação de camada limite.

A espessura da camada limite é inversamente proporcional à raiz quadrada do número de Reynolds Re , tal e como mostra a equação 3.6 [96].

$$\delta = \sqrt{\frac{x}{Re}} \quad (3.6)$$

definindo-se Re como:

$$Re = \frac{\rho u_x}{\mu} \quad (3.7)$$

onde ρ é a densidade do gás, u_x componente da velocidade do gás na direção x e μ viscosidade do gás.

As moléculas dos precursores gasosos têm que atravessar a camada limite de modo que nesta, a velocidade de transferência de massa seja diretamente proporcional à diferença de concentração e inversamente proporcional à resistência específica do meio [97]. Portanto, aplicando a Lei de Fick: $N = D_g \cdot \nabla C$ em um sistema com gradiente principal sobre um eixo, e integrando sobre toda a região obtemos:

$$N = \frac{D_g(c_g - c_s)}{\delta} \quad (3.8)$$

sendo D_g o coeficiente de difusão do meio, c_g e c_s as concentrações no gás e na superfície respectivamente, e δ a espessura da camada limite.

Uma vez que as moléculas dos gases precursores chegam ao substrato são adsorvidas sobre a superfície podendo mover-se sobre esta mediante processos de difusão superficial. Tanto a adsorção como a mobilidade superficial são fenômenos lentos e ativados termicamente de maneira que constituem um fator determinante na velocidade de deposição [98].

Na prática, as reações químicas dos gases reagentes para a formação do material sólido podem não acontecer somente na superfície do substrato (reações heterogêneas), mas também na fase gasosa (reações homogêneas). Reações heterogêneas são as desejáveis e ocorrem seletivamente sobre a superfície aquecida produzindo filmes de boa qualidade. Reações homogêneas, por outro lado, formam *clusters* do material depositante na fase gasosa o que conduz a filmes com defeitos, pouca aderência e baixa densidade, de modo que são reações totalmente indesejadas. Além do mais, tais reações consomem reagentes podendo causar decréscimo na taxa de deposição. Assim, durante o processo CVD, é de vital importância o favorecimento das reações heterogêneas sobre as reações na fase gasosa ou homogêneas [81].

As reações químicas são normalmente ativadas termicamente e podem ser representadas pela equação de *Arrhenius* [99], dado por:

$$r_{reaç} = K_C \cdot N_{ads} = k_0 \cdot \exp\left(\frac{-E_a}{R_g T}\right) \cdot N_{ads} \quad (3.9)$$

onde $r_{reaç}$ é a taxa ou velocidade de reação na superfície, K_C é a constante cinética de primeira ordem, N_{ads} é o número de espécies adsorvidas na superfície, k_0 é o fator de frequência, E_a é a energia de ativação, R_g é a constante dos gases e T é a temperatura absoluta do processo.

Desta forma, a velocidade total do processo será controlada pela etapa que se dê com uma maior dificuldade. Geralmente, nos processos CVD, as etapas consideradas no controle do processo são: a reação na superfície e o transporte de matéria através da camada limite. O predomínio de um fator ou outro será afetado pelas condições experimentais do processo, tais como a pressão do reator, a temperatura, o fluxo e proporção dos reativos, a natureza do substrato, a geometria do sistema, etc. [100]. A Fig. 3-3 [100] mostra um esquema da

dependência dos processos de transporte de matéria através da camada limite e de reação na superfície do substrato com a temperatura e a pressão [100].

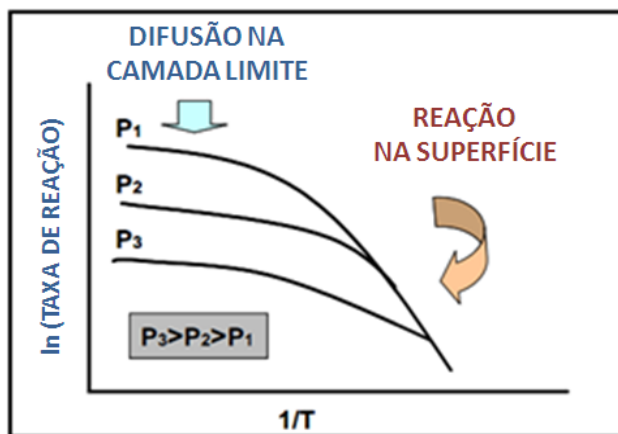


Fig. 3-3: Diagrama de Arrhenius para a velocidade da reação na superfície, em um processo CVD típico.

Nas curvas existem dois trechos bem diferenciados, um relacionado com o controle da reação na superfície (temperaturas baixas) e o outro concernente ao transporte de matéria através da camada limite (temperaturas altas).

A velocidade de reação na superfície é muito influenciada pela temperatura, aumentando exponencialmente com ela. Por outro lado, a difusão de reagentes através da camada limite apresenta uma dependência (geralmente) linear com a temperatura ao mesmo tempo que é afetada pela pressão do sistema, ao contrário da reação química, que pouco é influenciada pela variação deste último parâmetro. Portanto, a influência da pressão só é observada nos trechos da curva que correspondem ao controle da velocidade do processo pelo transporte de matéria através da camada limite, sendo que a velocidade de difusão diminui na medida em que a pressão aumenta.

3.2 Reator vertical PMC 200

O equipamento utilizado para o desenvolvimento deste trabalho é um reator CVD vertical PMC 200 da Phoenix Materials Corporation. Este é composto por três módulos principais:

câmara de reação, que é o reator propriamente dito, *console de controle*, onde estão os sistemas de ajuste de temperatura, pressão e fluxo de gases, e o *sistema de aquecimento*, que fornece a energia necessária para o aquecimento do processo CVD. Completa a montagem experimental o conjunto de *cabines de armazenamento de gases*, um *lavador de gases (scrubber)* para neutralização e evacuação de gases residuais do processo para a atmosfera e o *sistema de vácuo* [84].

A Fig. 3-4 mostra um esquema simplificado da montagem deste Reator Vertical [84]. A Câmara de Reação do reator é constituída por uma redoma de quartzo (*bell jar*) com valores aproximados de diâmetro e altura de 21 cm e 40 cm respectivamente. A sua parede tem 6 mm de espessura, suficiente para suportar as pressões de trabalho e é assentada sobre uma flange metálica, através da qual se faz a entrada e exaustão dos gases para o processo CVD.

A Fig. 3-5 ilustra esquematicamente o arranjo da parte interna da câmara de reação [84]. A energia para o aquecimento é fornecida através do circuito do motor gerador, onde uma corrente elétrica de 10 kHz de frequência passa pela bobina de indução e gera o aquecimento do susceptor de grafite por meio de indução de correntes internas a ele.

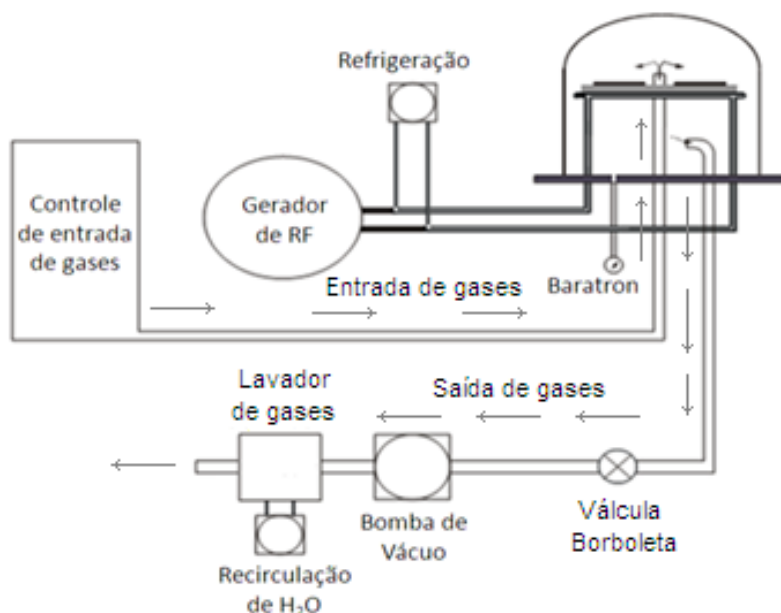


Fig. 3-4: Esquema geral do Reator Vertical PMC 200. A redoma colocada acima à direita representa a câmara de reação e as setas indicam o sentido do fluxo de gases.

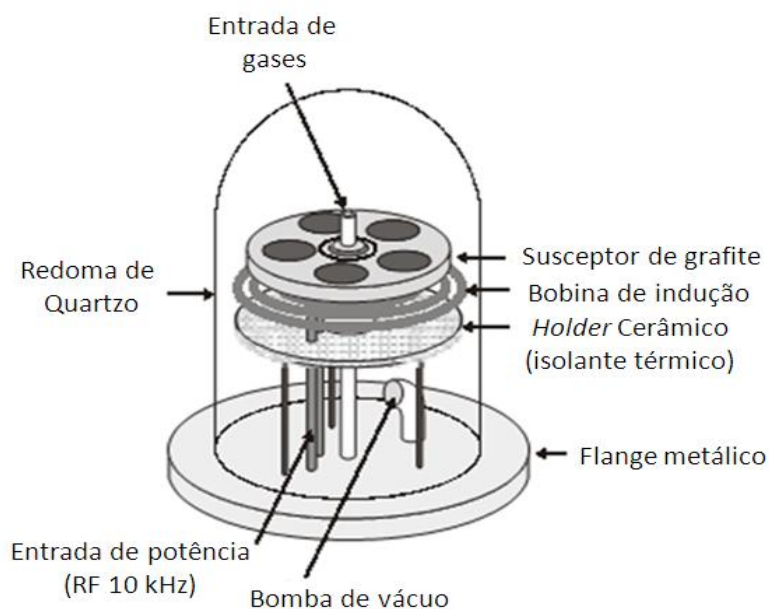


Fig. 3-5: Esquemático da câmara de reação.

O flange metálico e a bobina de indução possuem um sistema de resfriamento a água, cuja temperatura e vazão fazem parte do sistema de segurança do reator vertical, e se encontra interligado aos capacitores. O susceptor está acoplado a um mecanismo de rotação para auxiliar na distribuição uniforme dos gases e temperatura por todo o susceptor. Os fluxos dos gases de silana (SiH_4) e germana (GeH_4) utilizados no processo são regulados através de controladores de fluxo de massa. O fluxo de hidrogênio é ajustado através de um medidor de fluxo tipo rotâmetro. A pressão é medida por um sensor de membrana capacitiva (Baratron) enquanto a temperatura é medida sobre o substrato utilizando um pirômetro de infravermelho [84].

3.3 Método de obtenção de nanopartículas de Ge por LPCVD.

Neste trabalho foi empregada a técnica de CVD em baixas pressões, ou LPCVD, para a obtenção de NPs-Ge sobre SiO_2 . O GeH_4 foi usado como fonte precursora das NPs.

É conhecido que o GeH_4 não reage sobre o SiO_2 , mas apenas sobre uma superfície de silício puro, por conseguinte, não acontecerá o crescimento de NPs-Ge diretamente no SiO_2 [53]. Por outro lado, a molécula de SiH_4 adsorve e se descompõe sobre a superfície de SiO_2 para

formar núcleos de silício e consequentemente uma camada de silício. Baseado neste efeito T. Baron *et. al.* [53] desenvolveram um processo de dois passos para a obtenção de NPs-Ge sobre SiO₂ por CVD. Primeiro, núcleos de silício são depositados sobre a superfície de SiO₂, e seguidamente NPs-Ge são crescidas seletivamente sobre os núcleos de silício, de modo que, o processo de nucleação do silício é determinante no crescimento de NPs-Ge.

Tomando como referência o trabalho de T. Baron *et. al.* [53], Miyazaki *et. al.* [101] realizaram um estudo completo da influência dos parâmetros de deposição no crescimento de núcleos de Si, usando um reator LPCVD. Eles oxidaram um substrato de Si tipo-p em temperaturas de 800-1000°C, em ambiente de 2% de O₂ diluído em N₂. Nesta técnica, as lâminas foram funcionalizadas, mergulhando-as numa solução de HF diluída 0.1%, por 60s para criar ligações Si-OH (silanols). Posteriormente as nanopartículas de silício (NPs-Si) foram crescidas por LPCVD sobre SiO₂ em uma faixa de temperaturas de 560-700°C e pressões entre 0,02-0,2 Torr. Através do gráfico de *Arrhenius*, determinaram a energia de ativação (E_a) para a nucleação das NPs-Si. Os resultados obtidos mostram que a E_a diminui em amostras tratadas com HF. Ou seja, enquanto para amostras sem funcionalizar a E_a foi de 4,8 eV, que os autores atribuíram à energia de dissociação das ligações Si-O na superfície, para as amostras funcionalizadas foi de ~1,75 eV, a qual se associou às ligações de Si-OH. Portanto, segundo estes resultados, nas amostras tratadas, a superfície de SiO₂ se torna mais ativa favorecendo assim a reação química da SiH₄ com a superfície do SiO₂ e com isto à formação de núcleos de silício. A Fig. 3-6 mostra este resultando obtido por Miyazaki *et al.* [101]. Observa-se a dependência da densidade, tamanho e dispersão de tamanhos das NPs-Si como função da integral da intensidade dos picos de absorção infravermelha obtidos por FTIR-ATR⁴ para os grupos silanois (Si-OH) sobre os quais serão sintetizados as NPs-Si a 580°C em um sistema LPCVD de paredes quentes. Desta figura pode-se observar que com o incremento da densidade dos grupos Si-OH na superfície de SiO₂, a densidade de NPs-Si aumenta, ao mesmo tempo que, tanto o tamanho quanto a dispersão de tamanho destes diminui [101]. Por conseguinte, as terminações silanois comportam-se como regiões de nucleação para NPs-Si.

⁴ FTIR-ATR: FTIR Spectroscopy Attenuated Total Reflectance (FTIR: Fourier Transform Infrared).

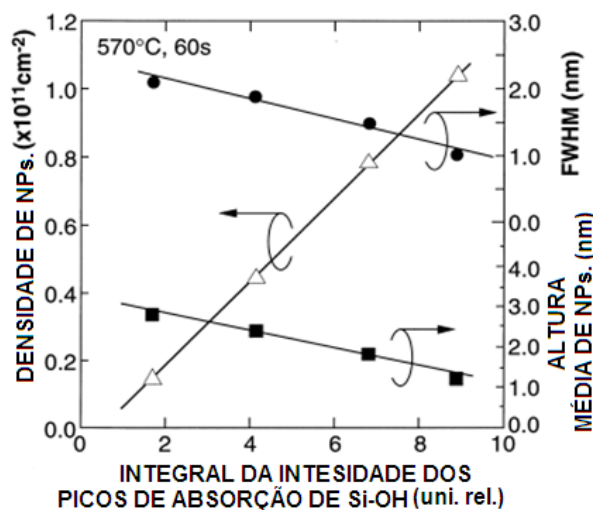


Fig. 3-6: Densidade, tamanho e dispersão de tamanhos de NPs-Si vs. Integral da intensidade dos picos de absorção de grupos Si-OH (Miyazaki *et. al.* [101]).

No trabalho reportado por Miyazaki *et. al.* [101], também foi observado que a densidade de NPs-Si é afetada pela espessura do óxido em uma relação inversamente proporcional, ou seja, a densidade diminui conforme a espessura do óxido aumenta (Fig. 3-7 [101]).

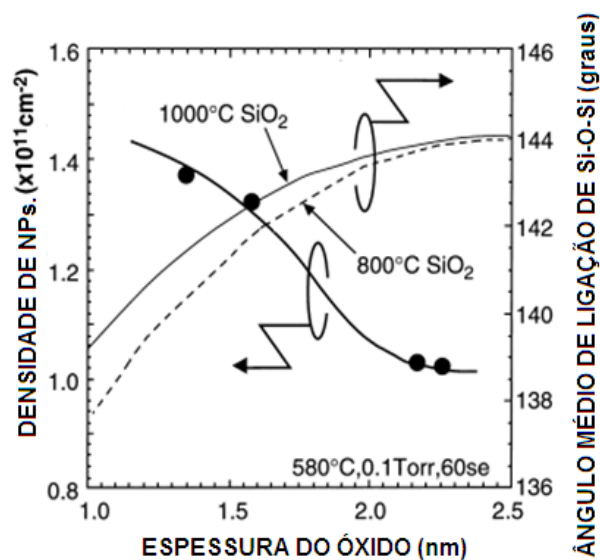


Fig. 3-7: Densidade de NPs-Si e média do ângulo de ligação em grupos siloxano (Si-O-Si) vs. Espessura do óxido (Miyazaki *et. al.* [101]).

Os autores atribuem a correlação da densidade das NPs-Si com a espessura, ao ângulo da ligação Si-O-Si. Aparentemente quanto maior o *stress* intrínseco, ou seja, quanto menor o ângulo de ligação, menor será a espessura e maior será a densidade de NPs-Si. Conclusão similar a esta foi confirmada pelo estudo realizado por Mazen *et al.* [102]. Eles também analisaram o efeito das terminações OH na densidade das NPs-Si, verificando que a formação de núcleos estáveis é auxiliada pela presença destas terminações OH. Isto foi interpretado em termos de energia de ligação. De fato, a energia da ligação O-H é mais fraca (103,5 Kcal/mol) que a energia da ligação Si-O (193,5 Kcal/mol), o que resulta em uma maior facilidade para romper ligações O-H via reação química com as moléculas adsorvidas. Além disso, eles usaram um argumento eletrostático que reforçou tal hipótese. Devido à alta eletronegatividade dos átomos de oxigênio, a densidade eletrônica é mais concentrada sobre este átomo do que sobre os átomos vizinhos. Na molécula de SiH₄, os átomos de hidrogênio são negativamente carregados (δ^-) e o silício central é carregado positivamente (δ^+). Comparando-se a situação de siloxano: Si $^{\delta+}$ - O $^{\delta-}$ - Si $^{\delta+}$, silanol: O $^{\delta-}$ - H $^{\delta+}$ e silana: Si $^{\delta+}$ - H $^{\delta-}$, pode-se ver que a molécula de SiH₄ é mais facilmente atraída pela terminação OH. Com o tratamento da superfície do óxido com HF, Mazen *et al.* [102] conseguiram uma alta densidade de NPs-Si: $1,3 \times 10^{12}$ NPs/cm².

Portanto, levando em consideração o que foi concluído por T Baron *et al.* [53], Miyazaki *et al.* [101], e Mazen *et al.* [102]; no presente trabalho utilizou-se um processo LPCVD na fabricação das NPs-Ge empregando um reator CVD vertical, onde, para garantir a formação destas NPs sobre o SiO₂, seguiu-se uma sequência de dois passos [53]:

- I. Formação de núcleos de Si sobre a superfície do SiO₂ (previamente funcionalizada em HF altamente diluída) a partir da pirólise das moléculas de SiH₄ e;
- II. Crescimento seletivo das NPs-Ge sobre os núcleos de Si a partir de pirólise das moléculas de GeH₄.

O passo I será determinante na densidade e distribuição espacial final das NPs-Ge sobre o SiO₂.

3.4 Técnicas de Caracterizações estruturais.

Durante nossa investigação foram realizados estudos estruturais das NPs através do emprego das técnicas: Difração de Raios X – DRX (*X-Ray Diffraction – XRD*), Elipsometria (*Ellipsometry*), Espectroscopia Raman – SR (*Raman Spectroscopy – RS*), Microscopia de Força Atômica – MFA (*Atomic Force Microscopy – AFM*) e Microscopia Eletrônica de Varredura – MEV (*Scanning Electronic Microscopy – SEM*). Também foram realizadas análises de composição das amostras a partir dos espectros obtidos das medidas de Espectroscopia de Dispersão de Energia de Raios X – EDX (*Energy-dispersive X-ray Spectroscopy – EDS*). Na presente tese utilizaremos a nomenclatura em português para nos referir às mencionadas técnicas de caracterização. A seguir uma breve revisão destas.

3.4.1 Difração de raios X.

A Difração de Raios X (DRX) constitui uma das técnicas de caracterização mais utilizada no estudo de materiais em dimensões nanométrica, e sua base teórica consiste essencialmente no seguinte: Ao fazer incidir um feixe de raios X com ângulo de incidência θ sobre o conjunto de planos cristalinos das NPs cuja distância interplanar é d , os feixes refletidos por dois planos cristalográficos subsequentes, apresentam difração. Quando a diferença entre seus caminhos ópticos for um número inteiro de comprimentos de onda, haverá interferência construtiva e um sinal será observado. Caso contrário, haverá interferência destrutiva onde não se observará qualquer sinal de raios X [103, 104]. A Fig. 3-8 ilustra o esquema do fenômeno de difração [105].

Cada átomo na estrutura cristalina age como espelho refletindo os feixes de raio X. O feixe refletido pode ser descrito pela lei de Bragg, conforme apresentado na equação 4.1:

$$n_d \lambda = 2d \sin \theta \quad (3.9)$$

onde n_d é a ordem da difração, λ o comprimento de onda do raio X, d é o espaçamento entre os planos atômicos na fase cristalina e θ é o ângulo de difração.

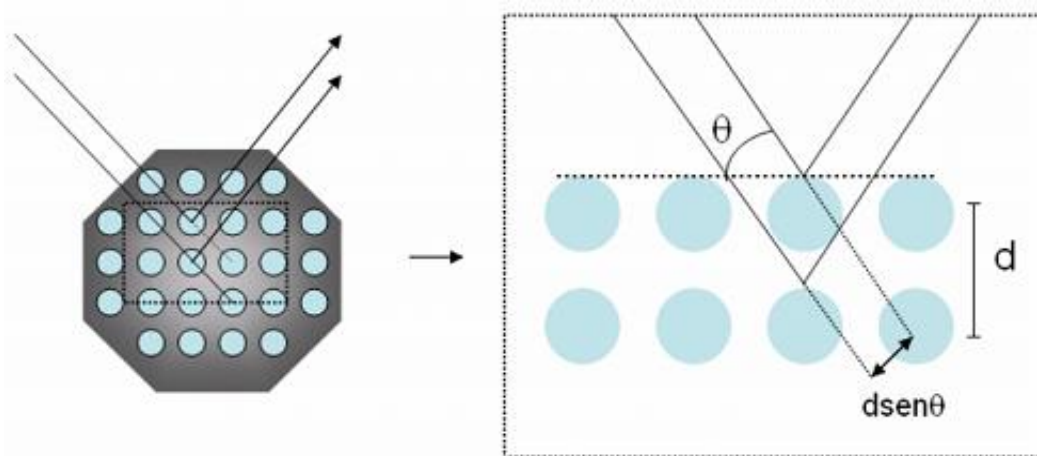


Fig. 3-8: Esquema do fenômeno de difração de raios X.

Na presente tese, a medida de DRX foi realizada na amostra A8 -crescida a 600°C durante 30s- sob as seguintes condições experimentais: um ângulo incidente rasante de 3°, um passo de 0,02° e um tempo de 30 segundos por passo. Para isto se utilizou um difratômetro D8 Advance da empresa Bruker com uma fonte de cobre (Cu k- α : $\lambda=1,54184$ nm).

Tanto a medida quanto o padrão final de difração, foram obtidos por uma cortesia do pesquisador Dr. Rossano Lang Carvalho do grupo de propriedades ópticas (GPO) do Instituto de Física Gleb Wataghin da Unicamp.

A medida foi feita com o único propósito de confirmar a formação de NPs-Ge sobre SiO₂ segundo o procedimento de crescimento proposto na nossa pesquisa.

3.4.2 Elipsometria.

A elipsometria é uma técnica de análise óptica não destrutiva baseada na mudança do estado de polarização da luz que se incide sobre um material.

Esta técnica pode ser utilizada para determinar o índice de refração, o coeficiente de absorção e a espessura de um filme transparente de uma ou mais camadas e de um ou mais materiais sobre um substrato, a partir da mudança das características de polarização da luz refletida por sua superfície [105].

A mudança de estado da polarização da luz depois da reflexão pode ser expressa em função da razão ρ entre os coeficientes de reflexão R^p e R^s para a luz paralela e perpendicular ao plano de incidência, respectivamente. A expressão complexa:

$$\rho = \frac{R^p}{R^s} = \tan \Psi \cdot e^{i\Delta} \quad (3.10)$$

define os dois ângulos elipsométricos Ψ e Δ , que são denominados ângulo azimutal e de diferença de fase, respectivamente. Estes dois ângulos determinam completamente as duas constantes ópticas n (índice de refração) e k (coeficiente de absorção) num meio refletor.

A onda eletromagnética ao incidir em um meio, faz com que os elétrons pertencentes aos átomos deste meio oscilem na frequência da onda. Isto retarda a onda de tal forma que sua velocidade u no meio vai ser diferente da velocidade c no vácuo. O índice de refração do meio é uma medida desta mudança de velocidade ($n = c/u$). Além disso, quando as ondas são de alta frequência, os elétrons podem ser excitados a estados superiores de energia, absorvendo, portanto a radiação. Assim, também se pode medir a absorção característica do meio. Define-se o índice de refração complexo como $\tilde{n} = n + jk$, onde k é a constante de absorção do meio.

As medidas elipsométricas apresentadas nesta pesquisa foram feitas com a finalidade de determinar a espessura e o índice de refração de cada um dos filmes de SiO_2 fabricados tanto por oxidação térmica quanto por *sputtering*. Para isto utilizou-se um equipamento Rudolph modelo Auto-EL NIR 2 [106] com uma fonte de laser He-Ne de comprimento de onda $\lambda = 632,8$ nm e de ângulo de incidência = 70° .

3.4.3 Espectroscopia Raman.

A Espectroscopia Raman (ER) é uma técnica fotônica de alta resolução que pode proporcionar, em poucos segundos, informação química e estrutural de quase qualquer material, composto orgânico ou inorgânico permitindo assim sua identificação.

Sua análise se baseia na luz monocromática de determinada frequência que é espalhada ao incidir sobre o material a ser estudado.

Isto é, quando a radiação passa por um meio transparente, as espécies presentes espalham uma fração do feixe em todas as direções. O comprimento de onda visível de uma pequena fração da radiação espalhada por certas moléculas diferem do feixe incidente, e os deslocamentos do comprimento de onda dependem da estrutura química das moléculas responsáveis pelo espalhamento [107]. A teoria do espalhamento Raman mostra que o fenômeno resulta no mesmo tipo de alterações vibracionais quantizadas que estão presentes na absorção no infravermelho. Há, no entanto, diferenças suficientes nos tipos de grupos que são ativos no infravermelho e no Raman, tornando as técnicas complementares [108].

O efeito Raman ocorre quando um feixe intenso de radiação monocromática atravessa uma amostra que contém moléculas que sofrem uma variação na polarizabilidade enquanto elas vibram.

Para que um modo vibracional torne-se ativo na região do infravermelho, a vibração deve causar um momento de dipolo permanente na molécula. O momento de dipolo é o produto da carga do dipolo e da distância de separação das cargas.

Para uma vibração ser ativa no efeito Raman, a polarizabilidade da molécula deve mudar durante a vibração. Polarizabilidade é o valor do momento de dipolo induzido dividido pela força do campo magnético que induz o momento de dipolo. Em outras palavras, a nuvem de elétrons da molécula deve estar mais deformada em um extremo da vibração do que no outro. O que é um efeito quântico. Desta forma o espalhamento do laser envolve uma distorção momentânea dos elétrons distribuídos em torno de uma ligação na molécula, seguido da reemissão da radiação enquanto a ligação retorna ao seu estado normal [107].

Para a realização das medidas de ER, foi empregado o equipamento modelo NTEGRA Spectra. Os espectros foram adquiridos utilizando um espectrômetro Solar onde um laser de estado sólido marca Cobolt com comprimento de onda de 472,8 nm foi usado como fonte de excitação e a detecção foi feita com um detector Andor CCD.

È conhecido da literatura que o espectro Raman do Ge *bulk* apresenta um pico de ressonância entorno de 300 cm^{-1} [109]. No entanto, o pico de ressonância observado nesta mesma posição para espectros Raman de NPs-Ge crescidas sobre substratos de Si, é muito discutido. Isto se deve ao fato do substrato de Si ter um segundo harmônico nesse comprimento de onda [109] tal e como se pode observar na Fig. 3-9, o qual em muitos casos acaba-se sobrepondo à ressonância do Ge-Ge. No nosso caso, sendo que no espectro Raman do SiO₂/Si

não se observa este pico, tal e como poderá ser observado mais para frente, pareceria que o filme de SiO_2 crescido sobre o substrato de Si, tende a solapar essa ressonância do substrato, fazendo com que aparentemente este, não tenha muita influência sobre os espectros das NPs-Ge/ SiO_2 /Si. Por tal motivo, o espectro Raman do SiO_2 /Si será utilizado como *background* durante a análise análises.

Além do mais, medidas complementares serão realizadas com o propósito de esclarecer as conclusões obtidas do estudo de ER das amostras fabricadas.

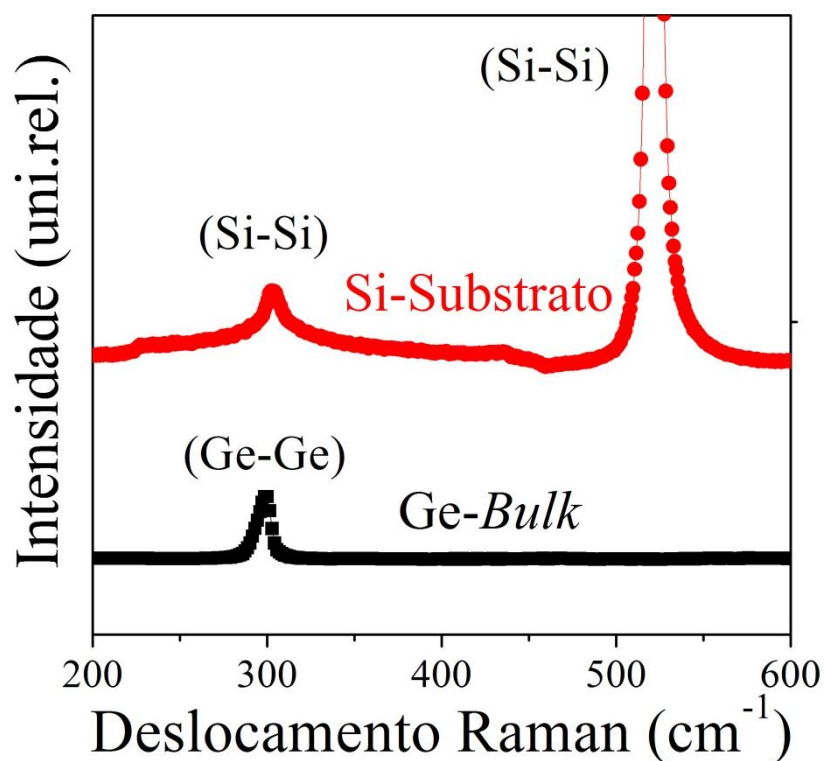


Fig. 3-9: Espectros Raman do Substrato de Si e do Ge Bulk.

3.4.4 Microscopia de Força Atômica.

A Microscopia de Força Atômica (MFA) é uma técnica de análise que consiste na varredura da superfície de uma amostra com uma sonda a fim de obter sua imagem topográfica com resolução atômica, além de mapear certas propriedades mecânicas e físico-químicas dos

materiais que as compõe. Um esquema do funcionamento desta técnica é apresentado na Fig. 3-10 [110].

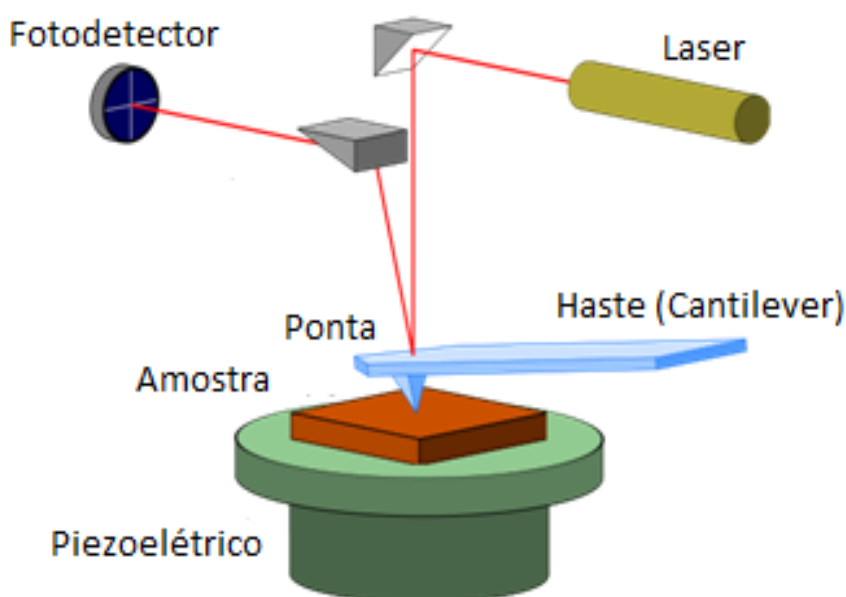


Fig. 3-10: Esquema do funcionamento de um MFA.

Esta técnica, que foi inventada em 1986, pertence ao grupo dos Microscópios de Varredura por Ponta de Prova (MVPP), que são usados para analisar propriedades das superfícies.

Os MVPP são, atualmente, as ferramentas mais poderosas para a análise de superfícies, pois eles podem medir características superficiais com dimensões no intervalo de décimos de milímetros até distâncias interatômicas [111].

O funcionamento do MFA se dá através da detecção de força entre a amostra e a ponta de prova numa escala atômica. Este microscópio pode gerar imagens de amostras condutoras e não condutoras. A operação por detecção de forças pode ser aplicável tanto a forças magnéticas e eletrostáticas como a interação entre a ponta de prova e a amostra. Isso permite uma variedade de aplicações dos MVPP, tais como: MFA, Microscopia de Força Magnética (MFM), Microscopia de Força Elétrica (MFE), Microscopia Capacitiva de Varredura (MCV), Microscopia Térmica de Varredura (MTV) etc.

Independentemente da origem das forças, todos os microscópios por força, têm cinco componentes básicos [111]:

- Uma fina ponta de prova montada num cantilever (haste) flexível;
- Um modo de detectar as deflexões do cantilever;
- Um sistema de retro-alimentação para monitorar e controlar a deflexão;
- Um sistema de varredura mecânico (usualmente piezoeléctrico) que move a amostra com respeito à ponta de prova;
- Um sistema eletrónico que converte os dados medidos em imagens.

As principais vantagens do MFA são sua alta resolução espacial ($\sim 0,1$ nm) e forças ultrabaixas exercidas sobre a superfície (tipicamente no intervalo de 10^{-6} N a 10^{-12} N). A interação (força) entre a ponta de prova e a amostra depende da natureza da amostra, da distância entre a ponta e a amostra, da geometria da ponta e dos contaminantes sobre a superfície da amostra [111].

Para a aquisição das imagens de MFA foi utilizado o equipamento modelo NTEGRA Spectra operando no modo não contato. Com o auxílio do software de manipulação e processamento de imagens *Image Analysis 2*, foi possível obter as imagens bidimensionais e tridimensionais, bem como estimar os tamanhos, distribuições de tamanho e densidades das NPs fabricadas. Para estimar estes parâmetros se prosseguiu da seguinte maneira. Operando o software no modo “estatística de grãos” são utilizadas as imagens em 2D (no tipo superfície plana e horizontal com partículas posicionados localmente) das amostras a serem analisadas. Nestas imagens é estabelecido um plano secante $Z = \text{constante}$ em paralelo ao plano base $Z = 0$ e a uma distância fixa deste. Cada objecto na superfície atravessado por esse plano secante com a secção em forma de um domínio de ligação, é interpretado simplesmente como um grão separado. Os principais parâmetros geométricos são encontrados e calculados para cada grão por separado, dentre os que se incluem a área de grãos, o equivalente à área da secção, o volume de grãos e tamanho máximo, o máximo e alturas médias, o perímetro, etc. Para um maior entendimento destes procedimentos se recomenda consultar o manual do software na referência [112].

3.4.5 Microscopia Eletrônica de Varredura. Espectroscopia de Dispersão de Energia de Raios X.

A Microscopia Eletrônica de Varredura (MEV) é uma das técnicas mais versáteis no estudo e análise das características microestruturais de objetos sólidos. A técnica permite realizar estudos tanto em materiais orgânicos quanto em materiais inorgânicos, sendo sua principal característica, a obtenção de imagens em três dimensões.

O esquema de um MEV é mostrado na Fig. 3-11.

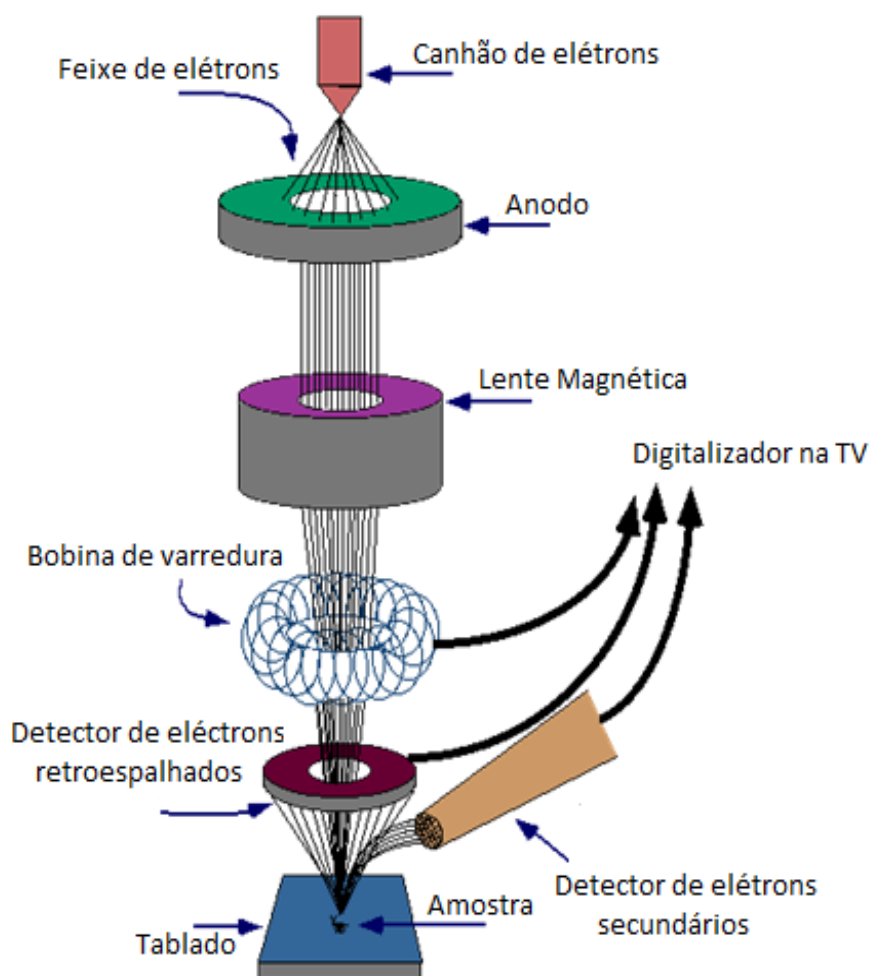


Fig. 3-11: Esquema de funcionamento de um MEV.

O princípio de funcionamento de um MEV consiste em utilizar um feixe de elétrons de diâmetro pequeno para explorar a superfície da amostra, ponto a ponto, por linhas sucessivas, transmitindo-se o sinal do detector a uma tela catódica. O feixe é varrido sobre a superfície da amostra por meio de um sistema de bobinas de deflexão, gerando-se um sinal que é recolhido pelo detector.

O feixe de elétrons incididos gera elétrons secundários e retroespalhados. O primeiro é responsável por fornecer imagens topográficas da superfície do material. O segundo fornece imagem em função do número atômico dos elementos presentes na amostra. Quando amostra não é condutora, esta sofre carregamento do feixe de elétrons, obtendo-se imagens distorcidas. Por isso, se fez necessário utilizar fita adesiva de carbono para fixar as amostras ou recobrimento metálico (feito de ouro). Ambos fazem com que esse efeito seja minimizado.

Nesta pesquisa as micrografias do MEV foram realizadas com o objetivo de avaliar qualitativamente a forma e dimensão das NPs-Ge crescidas sobre SiO₂.

Utilizando a técnica de Espectroscopia de Dispersão de Energia de Raios X (EDX) foi confirmada a formação destas NPs-Ge. Esta é uma técnica que permite a realização de análises químicas qualitativas e quantitativas de praticamente qualquer tipo de amostra.

Espectros de Raios X podem ser obtidos para todos os elementos da tabela periódica, com exceção do hidrogênio. Entretanto, a emissão dos primeiros dez elementos de baixo número atômico consiste de bandas na região de baixa energia onde as perdas por absorção na amostra são grandes. Assim, elementos como carbono, oxigênio e nitrogênio são frequentemente determinados por estequiometria.

A microanálise eletrônica consiste na medida de raios-X característicos emitidos de uma região microscópica da amostra bombardeada por um feixe de elétrons. As linhas de raios-X característicos são específicas do número atômico da amostra e, o seu comprimento de onda ou sua energia podem ser utilizados para identificar o elemento que está emitindo a radiação.

Para a obtenção das imagens de MEV e os espectros de EDX apresentados nesta pesquisa, foi utilizado um sistema FIB/SEM Dual Beam modelo Nova 200 NanoLab. Este sistema combina um Feixe de Íons Focalizados (*FIB*) com um MEV onde a coluna FIB está equipada com uma fonte de Ga⁺ com um diâmetro mínimo de feixe de 7 nm a 30 keV, e a coluna MEV tem uma emissão de campo térmico com uma resolução melhor do que 2 nm através de uma vasta gama de energias.

Capítulo 4:
Procedimento experimental.
Análises dos resultados.

Capítulo 4: Procedimento experimental. Análises dos resultados.

4.1 Processo de obtenção de nanopartículas de Ge por LPCVD.

As etapas de processo envolvidas na obtenção das NPs-Ge são, basicamente, as seguintes:

1. Limpeza do substrato de silício.
2. Obtenção da matriz de SiO_2 por oxidação seca (oxidação térmica).
3. Funcionalização da superfície de SiO_2 com HF altamente diluído.
4. Crescimento dos núcleos de Si utilizando o sistema LPCVD
5. Crescimento seletivos das NPs-Ge sobre os núcleos de Si utilizando o sistema LPCVD.

A seguir são descritas cada uma destas etapas.

4.1.1 Limpeza do substrato de silício.

No processo de fabricação de dispositivos elétricos, é imprescindível realizar uma limpeza eficaz do substrato (Si) onde os mesmos vão ser fabricados. Assim, todos nossos substratos foram submetidos a uma limpeza do tipo RCA [113] antes de iniciar qualquer tipo de processo de fabricação. A sequência de passos, seguida na realização desta limpeza foi a seguinte⁵:

- a. $\text{H}_2\text{SO}_4 + \text{H}_2\text{O}_2$ em 80°C por 10 min (“solução piranha”) numa proporção 4:1,
- onde serão removidas principalmente impurezas orgânicas (gordura) presentes na superfície das lâminas de Si;
- b. $\text{HF} + \text{H}_2\text{O}$ numa proporção 1:10 em temperatura ambiente por 10s,
- onde será removido o óxido de silício (SiO_2) nativo presente na superfície do Si;
- c. $\text{NH}_4\text{OH} + \text{H}_2\text{O}_2 + \text{H}_2\text{O}$ numa proporção 1:1:5 em 80°C por 10 min,

⁵ Receita padrão utilizada no CCS-Unicamp.

- onde serão removidos compostos orgânicos e íons alcalinos e hidróxidos de Fe^{3+} , Al^{3+} , Mg^{3+} ;
- d. $\text{HCl} + \text{H}_2\text{O}_2 + \text{H}_2\text{O}$ numa proporção de 1:1:5 em 80°C por 10min,
 - onde serão removidos metais do grupo IB e IIIB (Cu, Ag, Zn, Cd);
- e. $\text{HF} + \text{H}_2\text{O}$ numa proporção de 1:10,
 - Onde será removido o óxido nativo/químico das lâminas.

Os reagentes empregados neste processo de limpeza são de alto grau de pureza. Antes de passar de um passo ao outro, as lâminas foram lavadas em água D.I (deionizada: $18\text{ M}\Omega\cdot\text{cm}$) por 3 min e depois deixadas por mais 3 min dentro de um béquer com, novamente, água DI. Uma vez finalizada a limpeza, as lâminas foram secas com nitrogênio ultra puro (99,999 %) e ultra seco, para posteriormente serem guardadas em recipientes limpos e apropriados para o transporte.

4.1.2 Obtenção da matriz de SiO_2 por oxidação seca.

Em processos de fabricação de dispositivos semicondutores, é muito comum a terminologia: “óxido seco”, que é muito utilizada para se referir ao óxido de silício (SiO_2) obtido a partir da oxidação de um substrato de Si num ambiente de O_2 ultra puro, em altas temperaturas ($\sim 1000^\circ\text{C}$ segundo a receita utilizada no CCS-Unicamp) [114].

Este tipo de óxido é de alta qualidade com baixa densidade de cargas móveis e excelentes propriedades como isolante. É muito utilizado a fim de reduzir a possibilidade de ruptura do dielétrico bem como a fuga de cargas por imperfeições no óxido. Normalmente é empregado como óxido de controle nos transistores CMOS ou capacitores MOS.

Nesta primeira parte do trabalho, foram crescidos filmes de SiO_2 de ($\sim 62\text{ nm}$) por oxidação térmica, na temperatura de 1000°C em ambiente de O_2 ultrapuro por $\sim 50\text{ min}$.

É importante esclarecer que, unicamente nesta primeira etapa da pesquisa, foram utilizados óxidos de espessuras tão grandes. A intenção com isto, foi facilitar a procura pelos melhores parâmetros de crescimento garantindo a formação de NPs-Ge sobre os núcleos de Si formados no óxido.

4.1.3 Funcionalização da superfície de SiO₂ com HF altamente diluído.

No intuito de fazer a superfície de SiO₂ altamente reativa para o processo de formação dos núcleos de Si, as lâminas foram funcionalizadas. Filmes finos de SiO₂ (~ 62 nm) foram submetidas a um tratamento na superfície, com uma solução de HF altamente diluída em H₂O na proporção de 1:1000, por um tempo de funcionalização de 120s. Para a escolha destas condições de funcionalização, foram utilizados como referência os resultados já obtidos anteriormente pelo aluno Emilio Marins de nosso grupo de trabalho no CCS-Unicamp [115].

Finalizada a funcionalização, as lâminas foram secas com um jato de nitrogênio ultra puro (99,99 %) e ultra seco, e colocadas dentro da câmara de reação do LPCVD, para proceder com o processo de nucleação do Si seguido pelo o crescimento das NPs-Ge. Este processo de dois passos é ilustrado na Fig. 4-1.

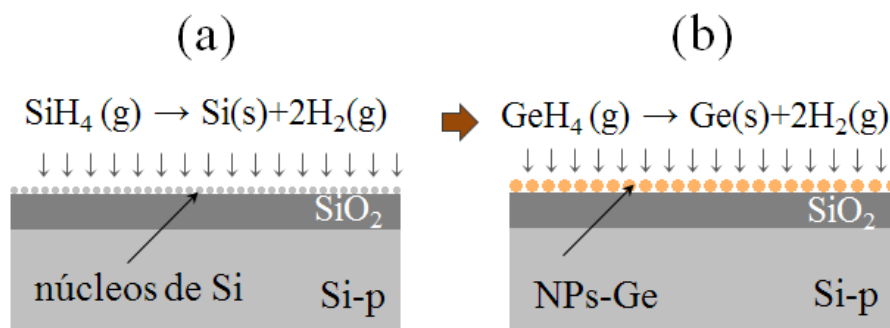
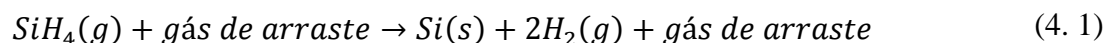


Fig. 4-1: Esquema dos processos envolvidos no crescimento de NPs-Ge por LPCVD. (a) Formação dos núcleos de Si (pirólises do SiH₄), (b) Crescimento seletivo das NPs-Ge sobre os núcleos de Si (pirólises do GeH₄).

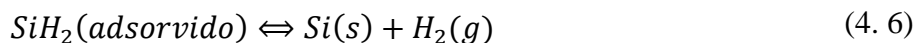
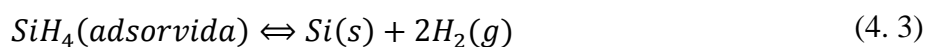
4.1.4 Crescimento dos núcleos de Si utilizando o sistema LPCVD.

A formação de núcleos de silício a partir da decomposição térmica (pirólise) da silana pode ser descrita pela equação 4.1 [115]:



tendo a temperatura como a responsável pela reação direta desta equação. A reação reversa é desprezada na prática, pois nem o gás de arraste nem o hidrogênio gerado possuem energia suficiente para retirar os átomos de silício já incorporados ao substrato [116]. A temperatura também é responsável pela liberação do hidrogênio resultante da reação e/ou adsorvido na superfície, devolvendo-o à fase gasosa.

No processo de formação dos núcleos de Si por LPCVD, um número muito grande de possíveis reações acontece. No entanto, estas podem ser reduzidas a um número bem menor para interesses da cinética química do processo de deposição [84] tal e como se apresenta a seguir:



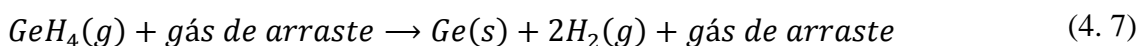
Quando a silana é altamente diluída em H_2 , o equilíbrio representado pelas reações 4.4 a 4.6 é deslocado para a formação de silana fazendo com que a contribuição de silileno (SiH_2) na deposição de silício se torne desprezível. Neste caso, o mecanismo de dissociação de silana é dado pelas reações 4.2 e 4.3 [116]. Quando o mecanismo com silileno intermediário contribui de forma significativa para a deposição de silício, a taxa de nucleação é bem maior, pois o silileno é altamente reativo quando comparado com a silana pura. Isto pode explicar porque a taxa de deposição de silício é consideravelmente reduzida quando a silana é altamente diluída em H_2 [89].

Após o passo de nucleação de silício, o fluxo de silana é interrompido e efetuado a purga dos gases residuais da câmara através da circulação de H_2 sem que os núcleos de silício sejam oxidados.

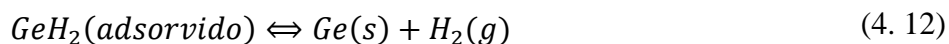
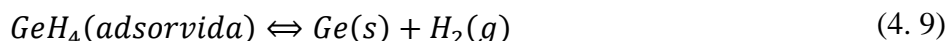
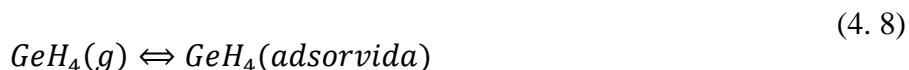
4.1.5 Crescimento de nanopartículas de Ge utilizando o sistema LPCVD.

Uma vez concluída esta etapa de purga, a germana diluída em H_2 é introduzida para realizar o crescimento das NPs-Ge, o que acontecerá seletivamente sobre os núcleos de silício.

As reações envolvidas na decomposição térmica da germana (pirólises) são basicamente as mesmas que foram descritas para a silana, com a diferença que no caso da germana, os sítios de decomposição são os núcleos de silício [115]. Logo, o conjunto de equações envolvidas no processo de crescimento de NPs-Ge sobre núcleos de Si são:



que representa a reação química geral.



que constituem o conjunto de reações que acontecem durante o processo de crescimento das NPs-Ge.

4.2 Parte experimental.

Tendo como ponto de partida o trabalho desenvolvido pelo aluno Emilio Marins em nosso grupo de pesquisa do CCS-Unicamp [115], na presente tese foram realizados um conjunto de estudos, no intuito de compreender a influencia dos parâmetros de processo nas características estruturais das NPs-Ge, e destas nas propriedades de memória presentes nos nossos dispositivos (capacitores MOS de PF-D).

Na Tabela 4.1 são apresentadas as condições de processo empregadas tanto na funcionalização do SiO_2 , quanto na nucleação de Si sobre SiO_2 e o crescimento seletivo de NPs-Ge sobre Si.

Na Tabela 4.2 é apresentado mais explicitamente o conjunto de amostras (A) realizadas.

Tabela 4.1: Parâmetros de processo para obtenção de NPs-Ge.

PROCESSO DE FUNCIONALIZAÇÃO DO ÓXIDO DE SILÍCIO.	
Tempo de funcionalização	120s.
PROCESSO DE NUCLEAÇÃO DO SILÍCIO.	
Temperatura.	600°C.
Pressão.	5 Torr.
Vazão de gases.	4800 sccm para H_2 . 10 sccm para SiH_4 .
Tempo de formação de núcleos.	10s.
PROCESSO DE CRESCIMENTO SELETIVO DAS NPs-Ge.	
Temperaturas.	550°C, 600°C, 650°C.
Pressão.	5Torr.
Vazão de gases.	4800 sccm para H_2 . 5 sccm para GeH_4 .
Tempos de crescimentos.	20s, 25s, 30s.

Para realizar este estudo, foram preparadas 9 amostras com as seguintes características:

Tabela 4.2: Resumo das amostras realizadas.

TEMPOS DE CRESCIMENTO (t_c)	TEMPERATURA DE CRESCIMENTO (T_c)		
	550°C	600°C	650°C
20s	A1	A2	A3
25s	A4	A5	A6
30s	A7	A8	A9

Os substratos utilizados neste experimento foram lâminas de Si com dopagem tipo p, 3 polegadas de diâmetro, orientação cristalográfica <100> e valores de resistividade entre 1 e 10Ω.cm.

Antes de cada uma das deposições, a Câmara de Reação e as linhas de gás foram limpas por uma evacuação completa do sistema durante 10 min seguidos por fluxo contínuo de nitrogênio e nova etapa de vácuo durante 20 min cada um.

4.3 Análise dos resultados.

A seguir se apresenta a discussão dos resultados obtidos das caracterizações realizadas durante esta etapa da pesquisa.

Caracterizações ópticas de elipsometria foram realizadas sobre filmes de SiO₂, no intuito de determinar a espessura e o índice de refração. Destas medidas são obtidos os ângulos Δ e ψ que serão convertidos em valores de espessura e índice de refração utilizando o programa DAFIBM. Para verificar a aferição do equipamento, mede-se uma mostra padrão de SiO₂/Si de espessura (113,6±0.3) nm e índice de refração de (1,464±0.02). As medidas nas amostras foram feitas utilizando-se a maior quantidade de pontos possível com a finalidade de ter uma informação mais precisa sobre a uniformidade dos filmes. A Tabela 4.3 apresenta os resultados destas medidas.

Tabela 4.3: Resultados das caracterizações de elipsometria realizadas nos filmes de SiO₂.

SUBSTRATO [Subst]	Δ	ψ	ESPESSURA [$t_{h_{ox}}$] (nm)	ÍNDICE DE REFRAÇÃO [n]
Subst-S1 ⁶	79,44	30,12	(62,3±0,1)	(1,472±0,02)
Subst-S2 ⁷	79,60	29,84	(61,2±0,1)	(1,476±0,02)
Subst-S3 ⁸	79,68	29,88	(61,5±0,1)	(1,473±0,02)

Pode-se concluir que os filmes de SiO₂ obtidos por oxidação térmica apresentam espessuras entre 61 e 62 nm com um grau de incerteza de ~0,2%.

⁶ S1: Substrato correspondente às amostras crescidas em 20s.

⁷ S2: Substrato correspondente às amostras crescidas em 25s.

⁸ S3: Substrato correspondente às amostras crescidas em 30s.

Depois de finalizado o processo de crescimento das NPs-Ge seguindo as condições de fabricação descritas na Tabela 4.1, caracterizações composicionais, estruturais e morfológicas foram feitas em cada uma das amostras obtidas. A seguir se apresentam esses resultados

Na Fig. 4-2 observam-se os espectros Raman das nove amostras fabricadas ({A1, A2, A3,...A9}) bem como os do SiO₂/Si, do substrato de Si e do Ge *bulk* [109, 117]. Estes dois últimos serão utilizados como referência na análise dos resultados obtidos. Nesta figura pode-se observar para todos nossos espectros, uma banda com um pico máximo de espalhamento bem definido entorno do número de onda de 521 cm⁻¹, característica do modo óptico transversal/óptico longitudinal (TO/LO) dos fônons correspondentes ao substrato de Si, bem como uma segunda banda na região do espectro entre 250-350 cm⁻¹, com um pico máximo entorno de 300 cm⁻¹, o qual atribuímos ao modo óptico transversal (TO) de fônons no Ge [118-120].

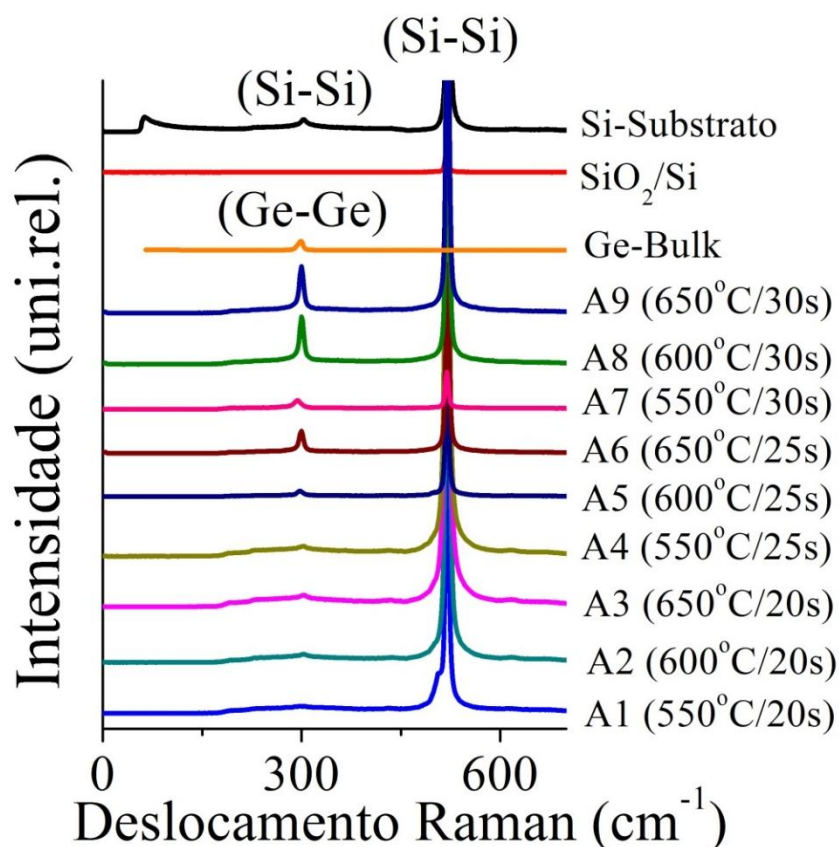


Fig. 4-2: Espectros Raman das 9 amostras crescidas bem como do SiO₂/Si, do substrato de Si e do Ge *bulk*.

Esta afirmação parte do fato de que, tal e como foi comentado no item 3.4.3, no nosso caso, o pico correspondente ao segundo harmônico do Si não é observado no espectro Raman da camada SiO₂/Si, (ver Fig. 4-2), o que nos permite acreditar que para as espessuras dos nossos óxidos (entre 61 e 62nm) a interferência do substrato nesta região do espectro pode ser desprezada. Além do mais, para os espectros correspondentes às amostras estudadas, uma evolução deste pico (entorno de 300 cm⁻¹) com a taxa de deposição (tempo de crescimento) como função da temperatura é observada, o que não aconteceria se o pico fosse proveniente do substrato.

Outra medida realizada para corroborar ainda mais a nossa conjectura foi a de DRX feita na amostra A8 crescida a 600°C durante 30s. A Fig. 4-3 apresenta este padrão de DRX após o refinamento *Rietveld*. Neste espectro podemos observar o típico padrão de difração do Ge cristalino com picos associados aos planos cristalográficos (111), (220) e (311) [31, 120-122].

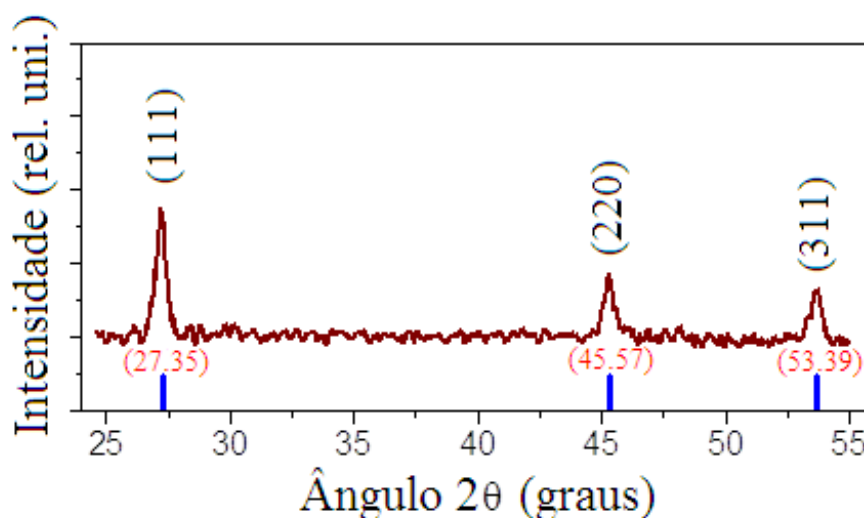


Fig. 4-3: Padrão de difração da amostra A8 (crescida em 600°C durante 30s).

O método de refinamento de *Rietveld* baseia-se na simulação teórica do espectro completo de DRX a partir de um modelo onde se assume a estrutura cristalina e as espécies atômicas que ocupam os sítios da rede [123]. O espectro simulado é ajustado ao espectro experimental num procedimento numérico onde são refinados vários parâmetros estruturais (parâmetro de rede;

orientação preferencial; fator de temperatura) além de parâmetros que refletem as condições experimentais (geometria utilizada, posicionamento incorreto da amostra, etc.) [123].

Da Fig. 4-3 também se pode observar que a posição dos picos correspondentes aos planos (111), (220) e (311), encontra-se nos ângulos de Bragg: 27,35°, 45,57° e 53,39° respectivamente. Estas posições coincidem com as reportadas por Zhang *et al.* [122] para NPs-Ge obtidas por implantação de íons sobre filmes de SiO₂ (~200nm) à energia de 120 KeV com uma dose de 1×10¹⁷ cm⁻². Outro trabalho com resultados similares ao nosso é o reportado por Yang *et al.* [121] para NPs-Ge fabricadas mediante o método de sol-gel usando CL₃-Ge-C₂H₄-CO₂H e TEOS (Si (OC₂H₅)₄) como materiais precursores. A Tabela 4.4 apresenta a comparação entre estes resultados da literatura e os obtidos na nossa pesquisa.

Tabela 4.4: Posição angular dos picos de difração reportados na literatura para o Ge cristalino.

Planos cristalinos	Zhang <i>et al.</i> [122]	Yang <i>et al.</i> [121]	Este trabalho
(111)	27,32°	27,1°	27,35°
(220)	45,40°	45,2°	45,57°
(311)	53,50°	53,3°	53,39°

NPs-Ge cristalinas obtidas mediante um processo LPCVD, já foram reportadas com anterioridade no nosso grupo de trabalho para NPs fabricadas no nosso mesmo reator a uma temperatura de 500°C e um tempo de crescimento de 60s, a partir de estudos de TEM e HRTEM [115].

Outro resultado obtido do padrão de raios X (Fig. 4-3) foi a estimativa qualitativa do diâmetro médio de NPs-Ge mediante a formula de Scherrer [124] (equação 4.13)

$$\bar{t}_{hkl} = \frac{0,9 \cdot \lambda}{B_{hkl} \cos(\theta_{hkl})} \quad (4.13)$$

onde, \bar{t}_{hkl} é a espessura (diâmetro médio) na direção perpendicular ao plano que origina a difração, B_{hkl} é a largura à media altura da máxima intensidade medido em radianos, λ é o comprimento de onda dos raios X (radiação K α do cobre) e θ_{hkl} é a posição angular do pico máximo de difração. A Tabela 4.5 apresenta os parâmetros utilizados na realização deste cálculo.

Tabela 4.5: Dados usados para estimar o diâmetro médio de NPs-Ge pela equação de Scherrer (amostra A8).

2θ [plano (111)]	θ	λ	B	B (radiais)
$27,35^\circ$	$13,675^\circ$	0,1542 nm	$0,13^\circ$	0,0023

De aqui, o diâmetro médio estimado para a amostra A8 foi de 62,3 nm. Este resultado está em concordância com o obtido por MFA para esta amostra, tal e como será visto mais adiante.

Medidas de EDX também foram feitas em duas amostras: A8 e A9. Os resultados são apresentados na Fig. 4-4 onde ambos os espectros mostram um pico de energia entorno de 1,2 KeV.

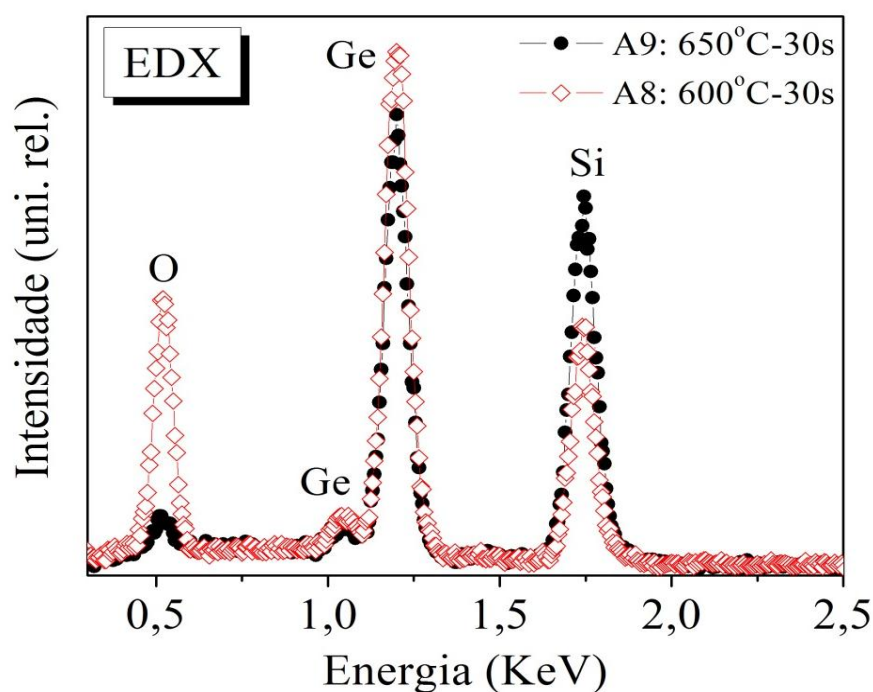


Fig. 4-4: Espectros de EDX para as amostras A8 e A9.

A presença deste pico confirma novamente a existência de NPs-Ge. Resultados semelhantes foram reportados na literatura (Yang *et. al.* [121]). A partir destes espectros, pode ser observado que o pico de energia do Ge (1,2 KeV) da amostra A9 é mais intenso que o da amostra A8 sendo tomados como referência os demais picos do espectro. Uma possível explicação para este resultado é que as NPs-Ge da amostra A9 tenham crescido mais do que as

amostra A8 por terem sido obtidas na temperatura mais elevada (650°C), fazendo com que a sua contribuição no espectro de EDX, seja mais significativa. Esta conjectura faz sentido partido do fato que, em um processo LPCVD a temperatura é o parâmetro responsável tanto pela nucleação de Si (pirólises do SiH_4) quanto pelo crescimento de NPs-Ge (pirólises do GeH_4) que são os dois processos que levam à obtenção das NPs. Por tanto, é de se esperar que temperaturas mais elevadas de crescimento façam com que estas reações aconteçam em maior grau o que, unido a tempos de crescimentos mais longos, vai propiciar a formação de NPs de maior tamanho.

Por tanto, os resultados até aqui analisados nos levam a confirmar a formação de NPs-Ge cristalinas sobre SiO_2/Si durante nosso processo de fabricação.

Voltando às análises dos espectros de Raman temos que, segundo a Fig. 4-2 e tomando como referência o espectro do Ge *bulk*, um pequeno deslocamento ao vermelho dos valores de pico máximo nos espectros das amostras de A1 até A6 é observado com o aumento da temperatura de crescimento independentemente do tempo de crescimento (que neste caso foram de 20s e 25s). Entretanto para as amostras de A7 até A9, crescidas em 30s, se apresenta um deslocamento para o azul com o aumento da temperatura de crescimento.

No momento não fica do todo claro a origem destes deslocamentos. No entanto, podem ser vários os fatores responsáveis deste comportamento. Entre eles se encontram: efeitos isotópicos, confinamento de fônons, efeitos de estresse da matriz de óxido sobre as NPs-Ge, etc. [125]. No nosso caso, acreditamos que este deslocamento, esteja associado com efeitos de confinamento de fônons [31, 118].

Quando efeitos de tamanho finito estão presentes como é o caso de sistemas nanométricos, os fônons estão confinados espacialmente, o que leva à ruptura da regra de seleção do momento $q \approx 0$, (válido para sistemas ordenados) permitindo que fônons ópticos sobre a zona de Brillouin contribuam no espectro Raman de primeira ordem. A porcentagem de fônons excêntricos (fora do centro) aumenta com a diminuição do tamanho das nanoestruturas provocando um aumento na dispersão de ditos fônons, o que conduz ao aumento assimétrico da largura do pico e ao deslocamento na posição do mesmo [125].

Novas caracterizações precisaram ser feitas para poder identificar realmente estes fatores e explicar estes deslocamentos.

No intuito de obter uma melhor precisão tanto na identificação da posição dos picos máximos dos espectros Raman quanto no deslocamento destes, calculamos a derivada de cada

um dos espectros das nove amostras ($\{A1, A2, A3, \dots, A9\}$) e determinamos os respectivos zeros das funções. Os resultados são mostrados nas Fig. 4-5 a, Fig. 4-5 b e Fig. 4-5 c. Destas figuras pode-se observar com maior clareza, como o aumento da temperatura de crescimento desloca os valores de pico máximo para maiores comprimentos de onda (vermelho) no caso de tempos de crescimento de 20s e 25s, e para menores comprimentos de onda (azul) nas amostras crescidas em 30s, tomando como referência a derivada do espectro do Ge *bulk*.

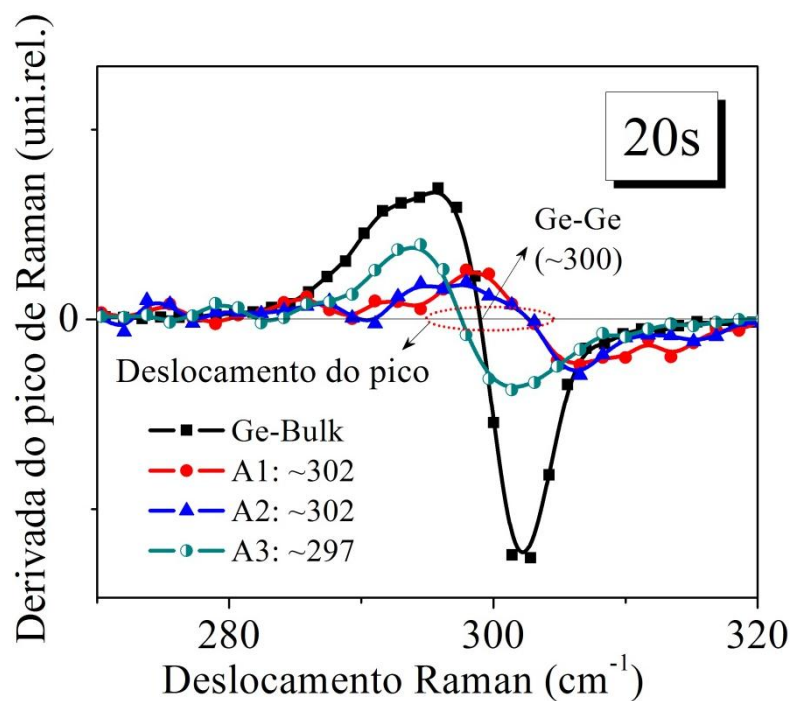


Fig. 4-5 a: Derivada do espectro de Raman para as amostras crescidas durante 20s nas temperaturas de 550°C, 600°C e 650°C (A1, A2 e A3).

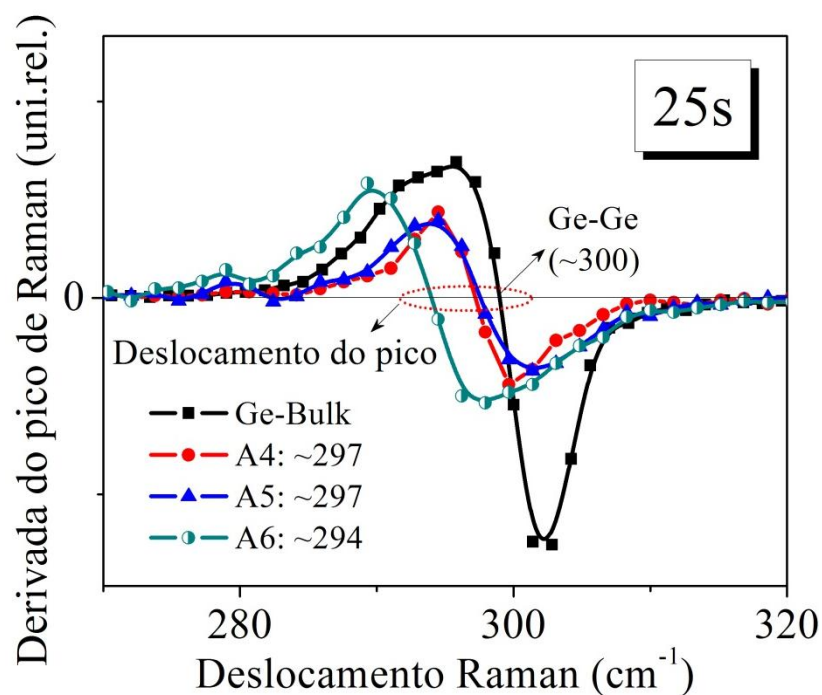


Fig. 4-5 b: Derivada do espectro de Raman para as amostras crescidas durante 25s nas temperaturas de 550°C, 600°C e 650°C (A4, A5 e A6).

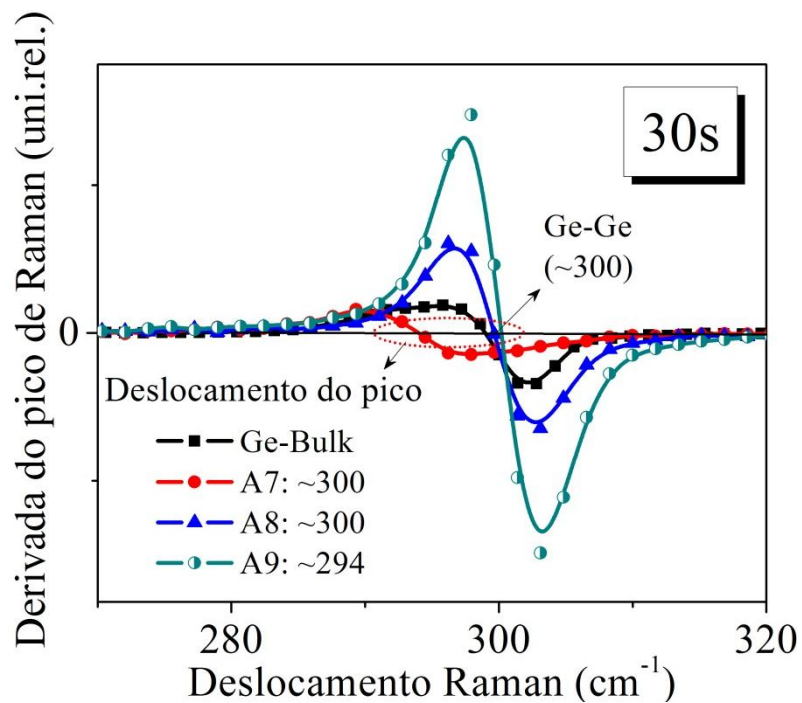


Fig. 4-5 c: Derivada do espectro de Raman para as amostras crescidas durante 30s nas temperaturas de 550°C, 600°C e 650°C (A7, A8 e A9).

Bottani *et. al.* [126] observam este mesmo comportamento das bandas de espectroscopia Raman para NPs-Ge obtidas pela técnica de evaporação/condensação auto organizada. Segundo eles, tais comportamentos são atribuídos a efeitos de confinamento de fônons presentes nas nanoestruturas de Ge. Para chegar a tal conclusão, fazem simulações da evolução das formas das bandas a partir do modelo de confinamento de fônons, mas levando em consideração também a distribuição de tamanho presente nas NPs-Ge. As simulações estão em perfeita concordância com os resultados experimentais obtidos.

Os resultados de posição e largura de banda dos espectros Raman vs. Tamanho de NPs são apresentados nas Fig. 4-6 a, Fig. 4-6 b e Fig. 4-6 c. Pode-se observar que com o incremento do tamanho de NPs, as bandas de Raman tornam-se mais estreitas e se deslocam para o azul, tal e como prediz o modelo de confinamento de fônons.

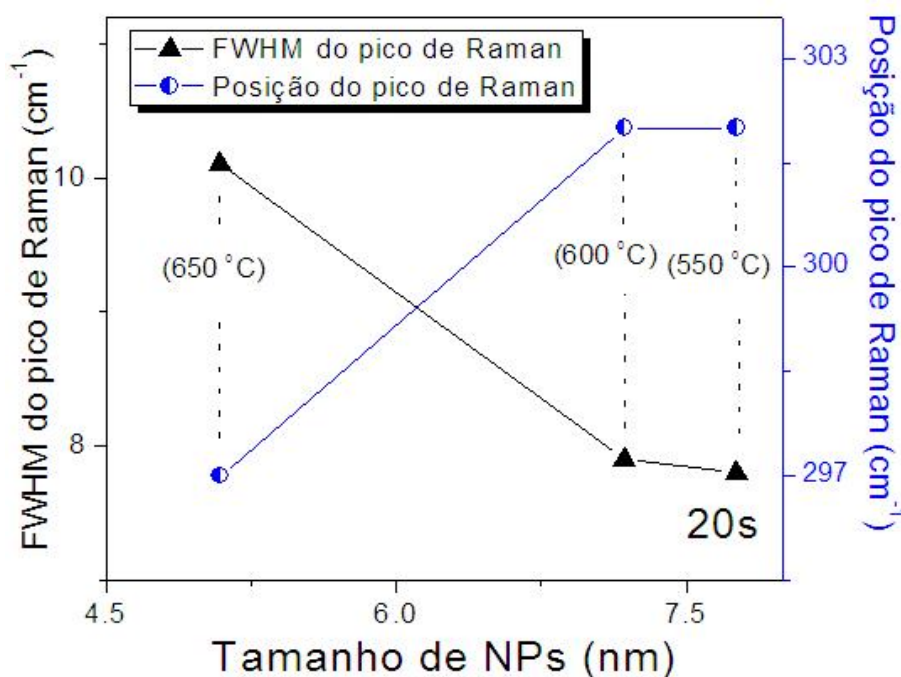


Fig. 4-6 a: Dependência da largura do pico Raman (FWHM) e da posição das bandas com o Tamanho das NPs crescidas durante 20s.

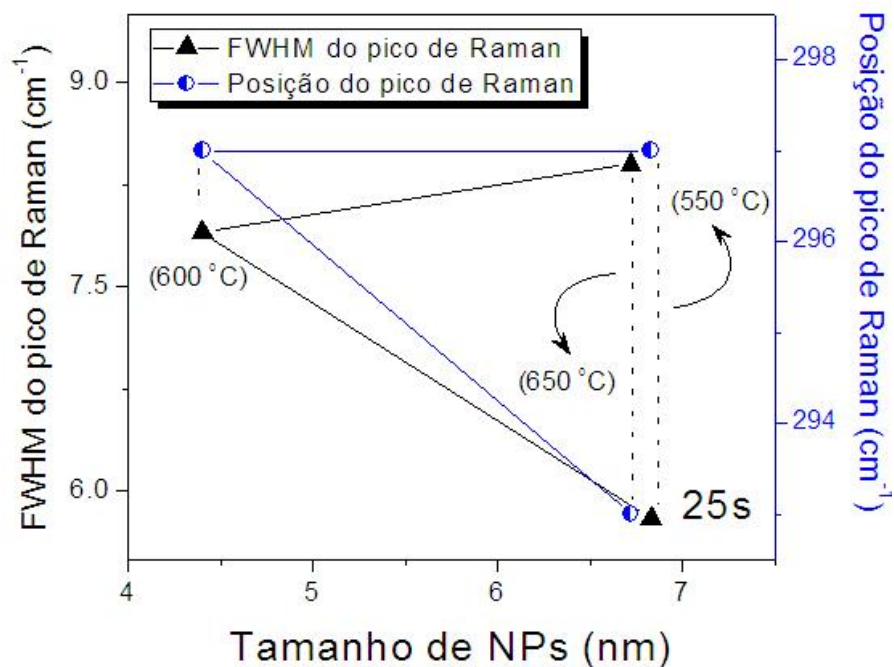


Fig. 4-6 b: Dependência da largura do pico Raman (FWHM) e da posição das bandas com o Tamanho das NPs crescidas durante 25s.

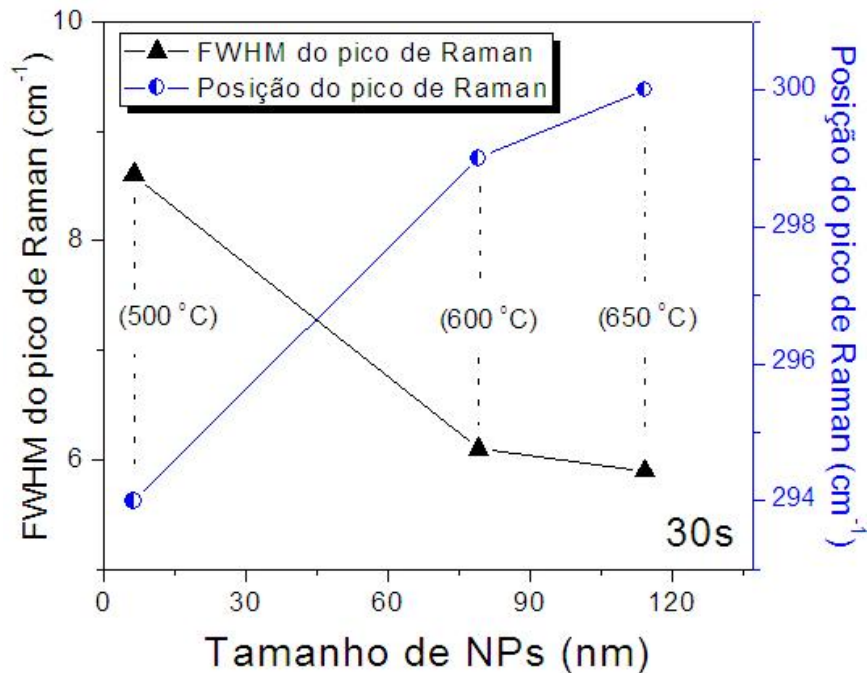


Fig. 4-6 c: Dependência da largura do pico Raman (FWHM) e da posição das bandas com o Tamanho das NPs crescidas durante 30s.

A Fig. 4-7: (a) mostra imagens de microscopia eletrônica de varredura (MEV), realizadas nas amostras A8 e A9, que foram as obtidas no maior tempo de crescimento ($t_c = 30s$) e nas temperaturas de $600^\circ C$ e $650^\circ C$, respectivamente. Segundo estas imagens, para prolongados tempos de crescimento, o incremento na temperatura de crescimento tende a produzir efeitos de coalescência nas NPs-Ge. Portanto, este efeito é mais pronunciado na amostra A9, que foi a obtida na maior temperatura (Ver Fig. 4-7: (a)). Este resultado guarda concordância com a conjectura feita durante a análises dos resultados de espectroscopia EDX, confirmando que para maiores tamanhos das NPs-Ge o pico de energia é mais intenso.

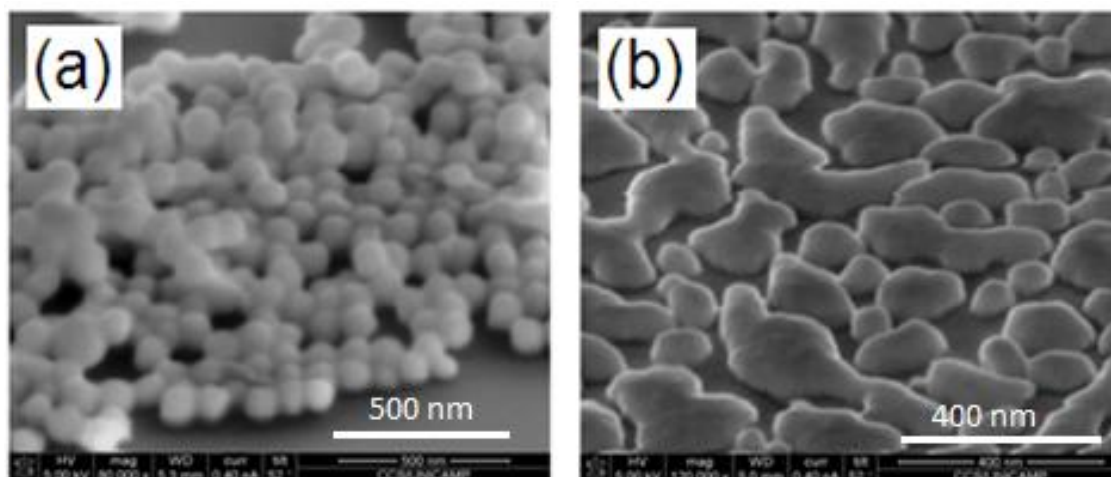


Fig. 4-7: (a) Micrografias MEV das amostras A8 e (b) A9 crescidas nas temperaturas: $600^\circ C$ e $650^\circ C$ respectivamente, para um tempo de crescimento de 30s.

Medidas de microscopia de força atômica (MFA) foram realizadas em todas as amostras. As Fig. 4-8 a, Fig. 4-8 b e Fig. 4-8 c mostram (a) os histogramas de distribuição de tamanho e (b) as imagens da morfologia das superfícies das amostras contendo as NPs-Ge, ({A1, A2, A3,..., A9}). Nestas figuras também são apresentadas os parâmetros: h_m - tamanho médio das NPs, $FWHM$ - largura à media altura determinada dos ajustes gaussianos feitos nos histogramas (linha continua) e d - densidade de NPs-Ge. Estes parâmetros foram determinados da análise estatística feita com o software *Image Analysis 2* nas imagens de MFA. É importante assinalar que para a

determinação destes parâmetros foi utilizado todo o campo das amostras e reportado a média do estudo.

Segundo estes resultados, pode-se observar que os conjuntos de amostras obtidas no mesmo tempo de crescimento, apresentam comportamentos diversos para as diferentes temperaturas de crescimento.

Para as amostras de A1 até A6, que foram fabricadas nos tempos de crescimentos mais baixos (20s {A1, A2, A3} e 25s {A4, A5, A6}), com o aumento da temperatura de crescimento, a densidade de NPs-Ge aumenta. Já para o conjunto de amostras fabricadas no tempo de crescimento mais prolongado (30s {A7, A8, A9}), se observa um comportamento contrário, ou seja, com o incremento da temperatura de crescimento a densidade de NPs-Ge tende a diminuir.

Tais resultados são de se esperar partindo do concluído na análise dos espectros de EDX e das micrografias MEV, onde, para tempos de crescimento maiores, o aumento da temperatura de crescimento leva ao surgimento de efeitos de coalescência nas NPs-Ge e com isto, á queda na densidade de NPs.

Portanto, até aqui podemos concluir que, tanto a temperatura quanto o tempo de crescimento, têm um comportamento diretamente proporcional com a densidade de NPs-Ge para o caso das amostras fabricadas nos tempos de crescimentos de 20s e 25s ({A1, A2,..., A6}), enquanto para as amostras crescidas durante 30s, esta proporcionalidade com a temperatura é inversa.

Outro resultado a ser observado nas Fig. 4-8 a, Fig. 4-8 b e Fig. 4-8 c é que para as amostras crescidas durante 20s ({A1, A2, A3}), um aumento na temperatura de crescimento conduz a uma diminuição tanto do tamanho de NPs quanto da dispersão de tamanhos destas. Este comportamento se repete para as amostra crescidas durante 25s, mas só até a temperatura de 600°C (amostras A4 e A5) sendo que para o caso da amostra crescida em 650°C (A6), observou-se um leve aumento tanto no tamanho médio quanto na distribuição de tamanhos, embora a densidade tenha manifestado um incremento de duas ordens de magnitude com relação à amostra crescida em 600°C (A5). Para as amostras crescidas em 30s ({A7, A8 e A9}) acontece um comportamento oposto, ou seja, com o aumento da temperatura, observa-se um aumento tanto no tamanho de NPs quanto na distribuição de tamanhos. Novamente, este comportamento esta em total correspondência com o fato de que em um processo LPCVD, a temperatura é o parâmetro responsável pela ativação das reações químicas que levam à formação das NPs.

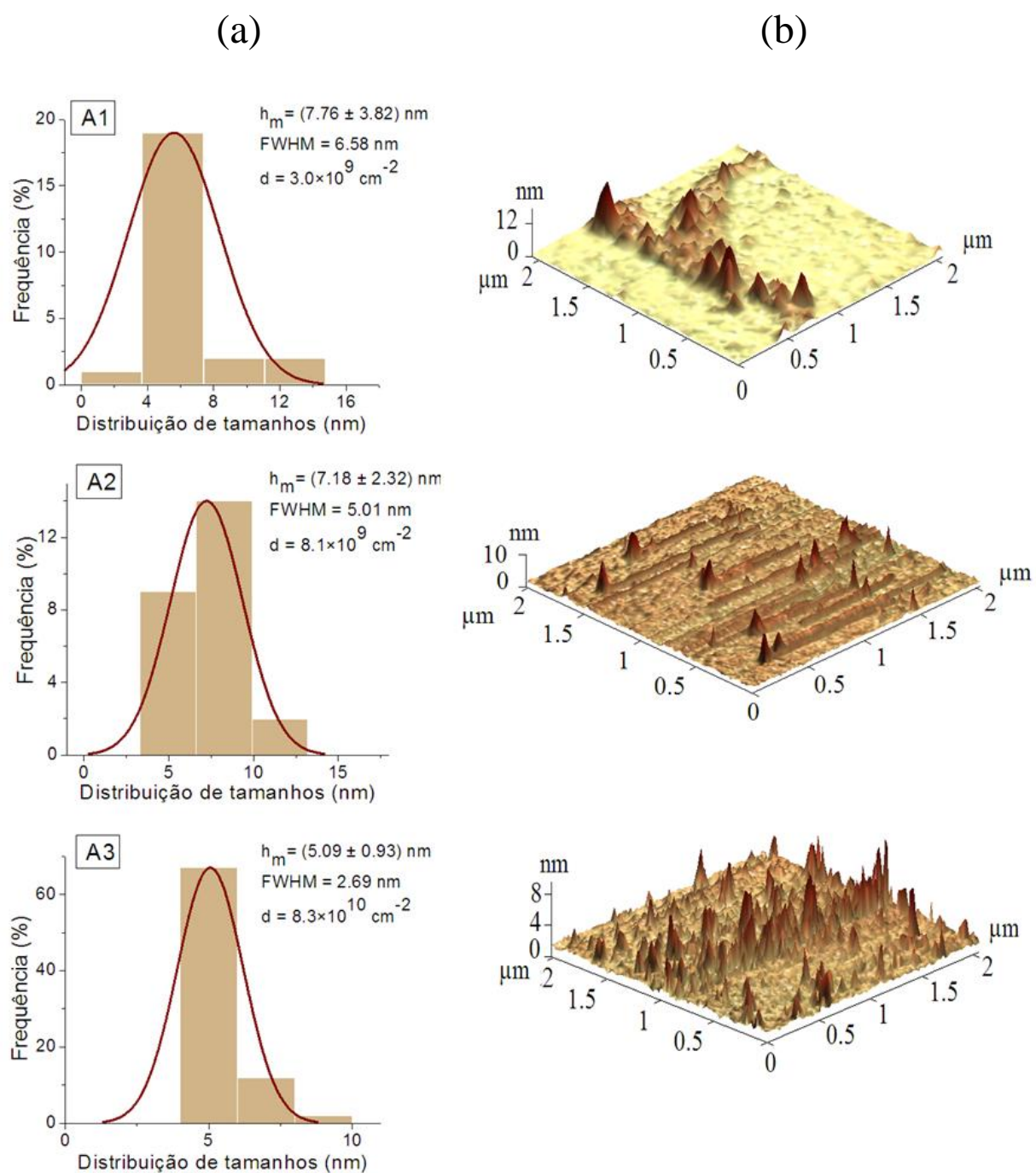


Fig. 4-8 a: (a) Histogramas de distribuição de tamanho e (b) imagens AFM, das amostras obtidas durante 20s nas temperaturas 550°C, 600°C e 650°C

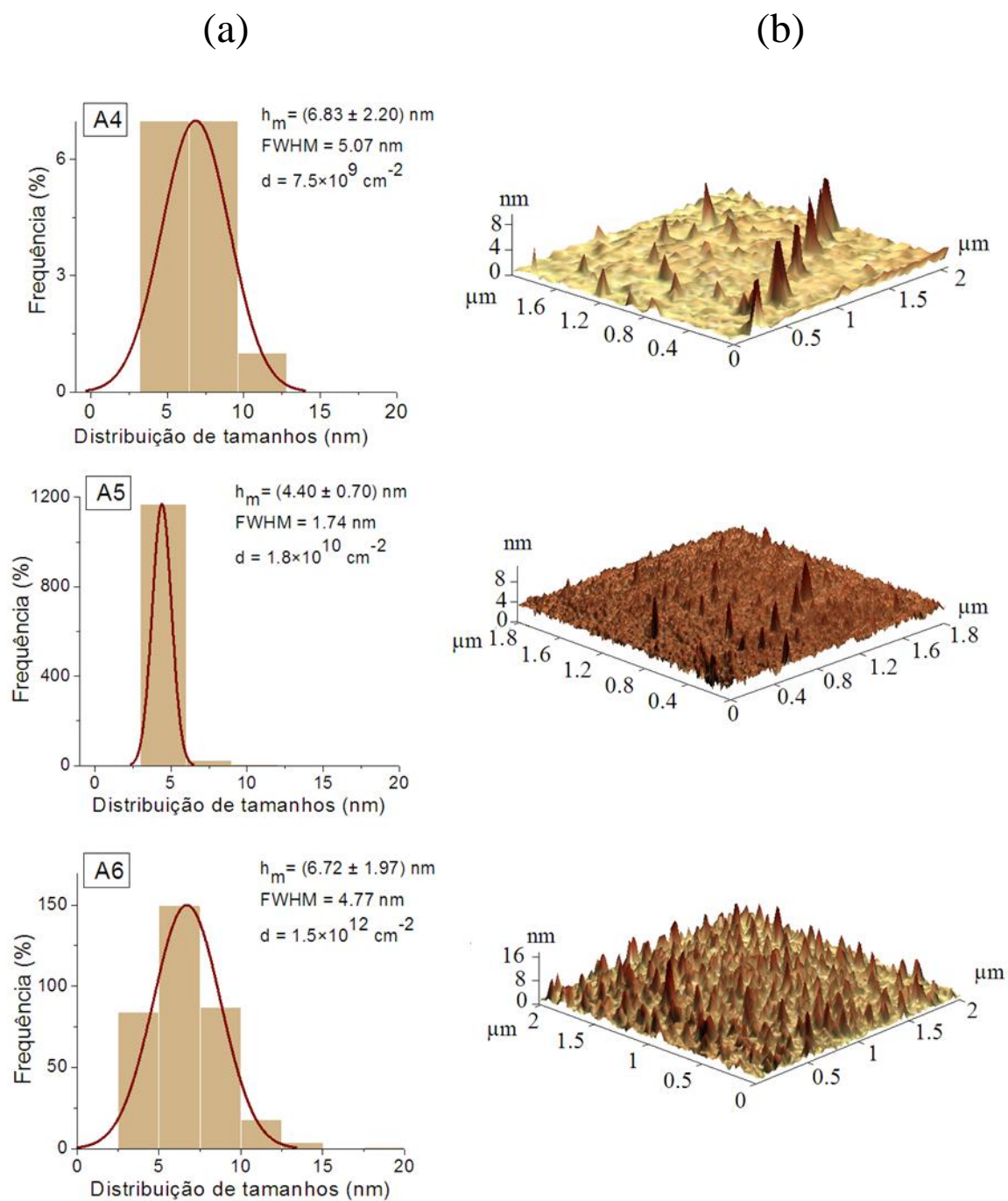
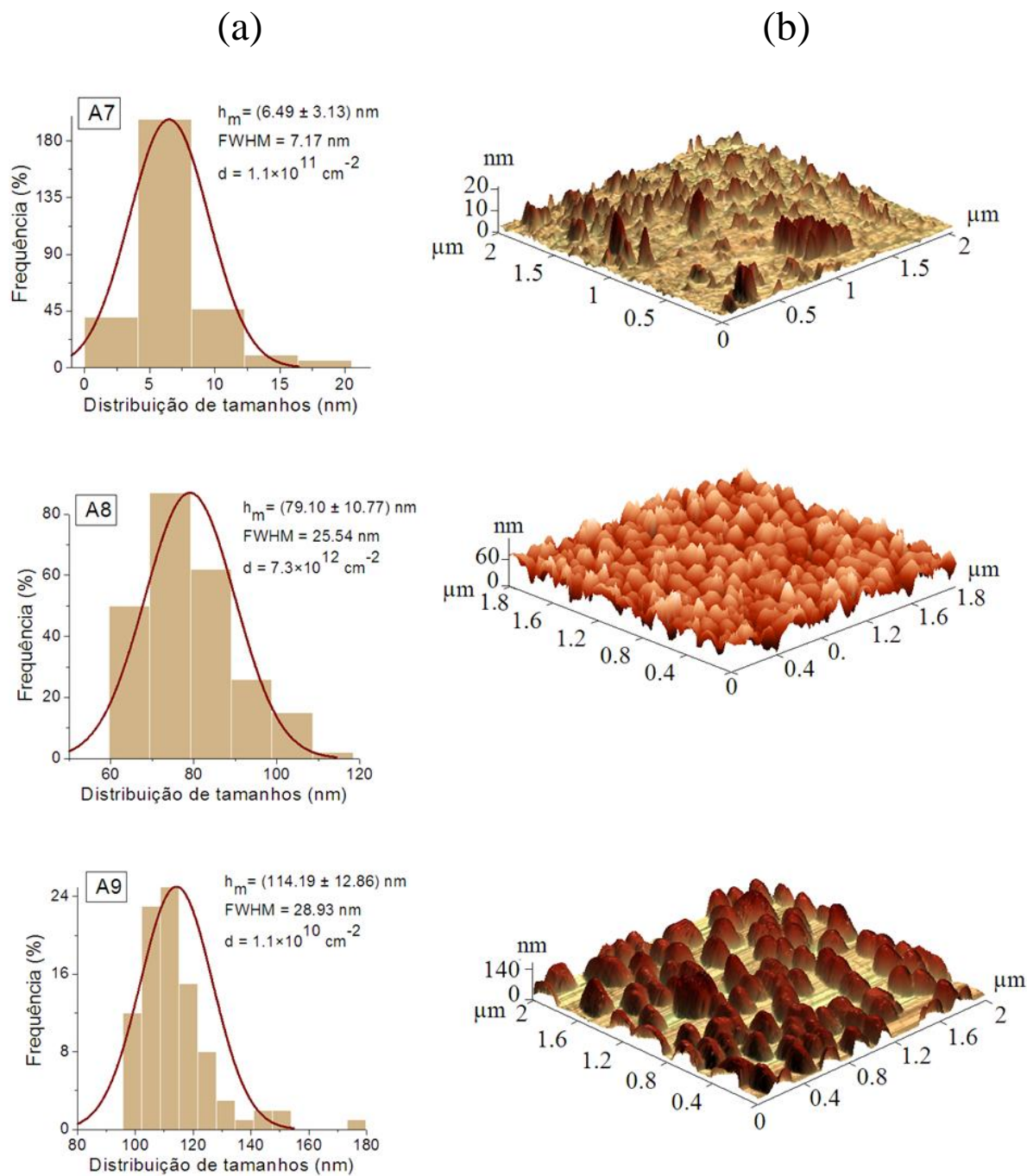


Fig. 4-8 b: (a) Histogramas de distribuição de tamanho e (b) imagens AFM, das amostras obtidas durante 25s nas temperaturas 550°C, 600°C e 650°C



Para uma melhor visualização destes resultados as Fig. 4-9 a, Fig. 4-9 b e Fig. 4-9 c apresentam os gráficos de densidade de NPs e Tamanho de NPs vs. Tempo de crescimento. Aqui, para a menor temperatura utilizada que foi de 550°C ({A1, A4 e A7}), o incremento do tempo de crescimento provoca uma evolução das características das NPs diminuindo o tamanho médio em 1,27 nm e aumentando a densidade em um ordem de magnitude. Para a temperatura de 650°C ({A3, A6 e A9}), o incremento no tempo de crescimento, termina induzindo efeitos de coalescência, levando ao aumento no tamanho das NPs e a uma diminuição na densidade. De modo que, é para o tempo intermediário (25s) que se reporta o melhor resultado.

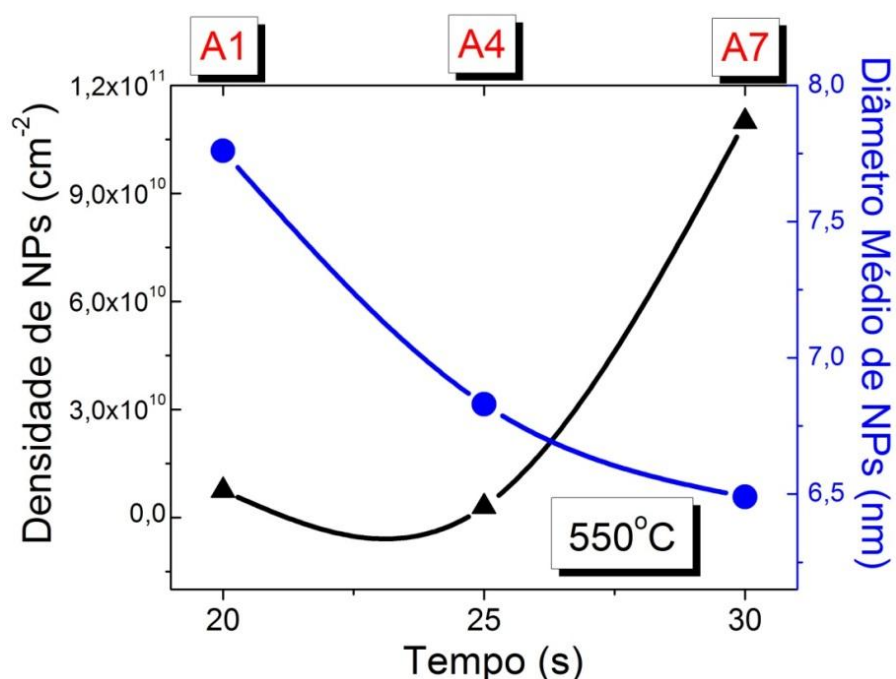


Fig. 4-9 a: Dependência tanto da densidade quanto do Tamanho de NPs com o Tempo de crescimento para amostras crescidas em 550°C.

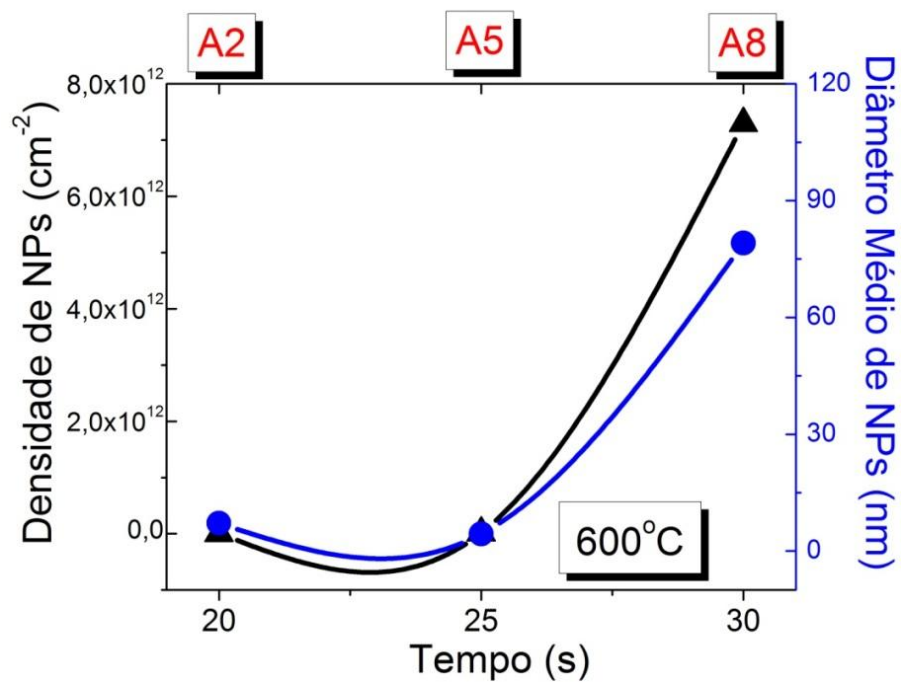


Fig. 4-9 b: Dependência tanto da densidade quanto do Tamanho de NPs com o Tempo de crescimento para amostras crescidas em 600°C.

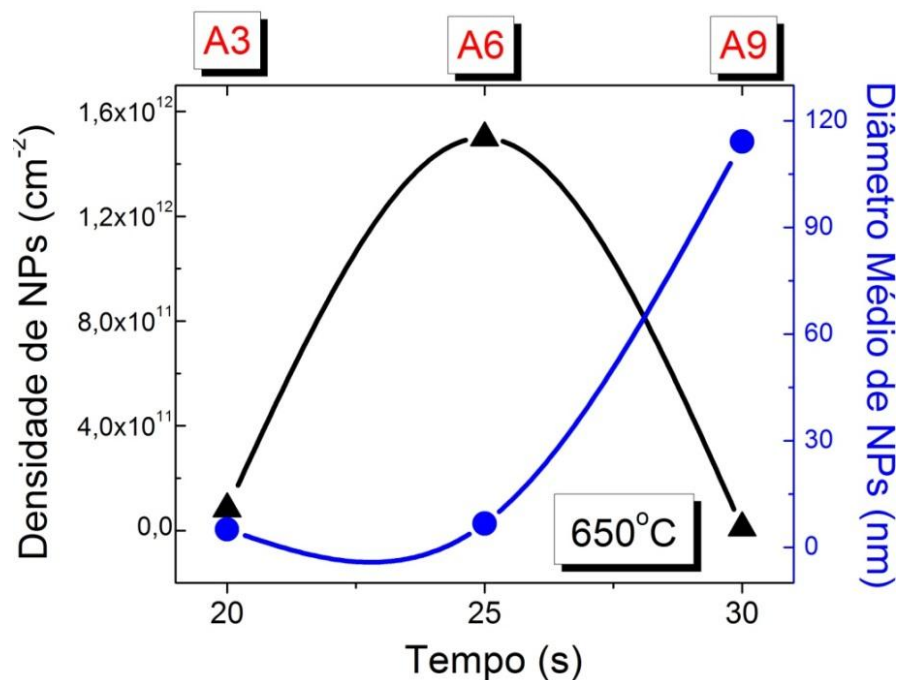


Fig. 4-9 c: Dependência tanto da densidade quanto do Tamanho de NPs com o Tempo de crescimento para amostras crescidas em 650°C.

Portanto, deste estudo obtivemos os resultados que são resumidos na Tabela 4.6.

Tabela 4.6: Resumo dos resultados experimentais obtidos das caracterizações estruturais.

A	Tempo de funcionalização t_f (s)	Tempo de nucleação t_N (s)	Temperatura de nucleação T_N (°C)	Tempo de crescimento t_c (s)	Temperatura de crescimento T_c (°C)	Densidade de NPs-Ge (# NPs-Ge /cm ²)	Tamanho médio de NPs-Ge (nm)
A1	120	10	600	20	550°C	$3,0 \times 10^9$	$7,7 \pm 3,8$
A2	120	10	600	20	600°C	$8,1 \times 10^9$	$7,2 \pm 2,3$
A3	120	10	600	20	650°C	$8,3 \times 10^{10}$	$5,1 \pm 1,0$
A4	120	10	600	25	550°C	$7,5 \times 10^9$	$6,8 \pm 2,2$
A5	120	10	600	25	600°C	$1,8 \times 10^{10}$	$4,4 \pm 1,0$
A6	120	10	600	25	650°C	$1,5 \times 10^{12}$	$6,7 \pm 2,0$
A7	120	10	600	30	550°C	$1,1 \times 10^{11}$	$6,5 \pm 3,1$
A8	120	10	600	30	600°C	$7,3 \times 10^{12}$	$79,1 \pm 10,8$
A9	120	10	600	30	650°C	$1,1 \times 10^{10}$	$114,2 \pm 13$

Do exposto na Tabela 4.6 podemos ver claramente que o melhor resultado foi o obtido para a mostra A6. A Tabela 4.7 resume este resultado.

Tabela 4.7: Melhores resultados obtidos das caracterizações estruturais.

MELHOR RESULTADO ALCANZADO			
A	Densidade de NPs	Tamanho de NPs	Dispersão de tamanhos
A6	$1,5 \times 10^{12} \text{ cm}^{-2}$	$(6,72 \pm 1,97) \text{ nm}$	4,77 nm
CONDIÇÕES DE PROCESSO			
Funcionalização do SiO ₂		120s	
Nucleação de Si		$T_N = 600^\circ\text{C}$, $t_N = 10\text{s}$	
Crescimento de NPs-Ge sobre núcleos de Si		$T_c = 650^\circ\text{C}$, $t_c = 25\text{s}$	

Este resultado superara o obtido anteriormente pelo nosso grupo de trabalho do CCS que reportou uma densidade de NPs-Ge de $3,8 \times 10^{10} \text{ cm}^{-2}$ e uma tamanho médio de 19 nm [115].

4.3.1 Análises das melhores condições de crescimento, para espessura de um óxido de tunelamento.

Os resultados até aqui reportados foram obtidos do estudo de NPs-Ge crescidas sobre óxidos com espessuras de ~62 nm, no entanto, para a fabricação dos dispositivos, as NPs-Ge serão crescidas sobre óxidos de tunelamento (óxidos de ~8 nm), de aí que, cabe-nos perguntar se o modo em que influenciam os parâmetros de crescimento em um processo LPVCD vai mudar como consequência da redução da espessura do óxido.

Levando em consideração o trabalho de Miyazaki [101], o qual reporta que a densidade e o tamanho das NPs-Si crescidas sobre SiO₂, mudam tanto com a espessura do óxido quanto com a densidade de grupos silanol (Si-OH) presentes na superfície do SiO₂, é que foi realizado o estudo da influencia destes parâmetros nas propriedades finais das NPs-Ge crescidas sobre óxidos de tunelamento. Assim, partindo da melhor condição encontrada para as NPs-Ge crescidas sobre óxidos de 62 nm, se fez o estudo variando o tempo de funcionalização em os valores 30s, 90s e 120s, e mantido fixo os seguintes parâmetros:

Espessura do SiO₂ de tunelamento = 8 nm; Pressão = 5Torr; Tempo de nucleação = 10s (pirólises de SiH₄); Temperatura de crescimento = 650°C; Tempo de crescimento das NPs-Ge = 25s (pirólises de GeH₄), e razão de fluxo SiH₄/GeH₄ = 2.

A Tabela 4.8 apresenta o resumo das amostras analisadas.

Tabela 4.8: Resumo de amostras a serem empregadas no estudo de diferentes tempos de funcionalização.

A	Tempo de funcionalização
F1	30s
F2	60s
F3	120s

Para estas análises foram feitas medias de ER, MEV, EDX (onde foram medidos três pontos diferentes na amostra) e MFA.

A seguir apresenta-se a discussão dos resultados.

A Fig. 4-10 mostra os espectros Raman para cada um dos tempos de funcionalização estudados (30s, 60s e 120s). Nestes espectros se observam duas bandas com picos máximos bem definidos: a ressonância em $\sim 300\text{ cm}^{-1}$ associada à vibração Ge-Ge [31, 120], e o pico em $\sim 520\text{ cm}^{-1}$ correspondente à vibração do Si-Si do substrato de Si [31]. Nestes espectros observamos que com o incremento do tempo de funcionalização, a intensidade das bandas associadas ao Ge aumentam. Este resultado é de se esperar, dado que a intenção da funcionalização do SiO_2 com HF diluído é justamente tornar propícia a superfície do óxido para a formação de grupos silanols (Si-OH) com a finalidade de proporcionar regiões de nucleação para NPs-Si. Com isto se garante a formação de altas densidades de núcleos de Si e assim lograr altas densidades de crescimento seletivo das NPs-Ge.

Por outro lado, a forma bem definida dos picos Raman, e a largura estreita da largura à meia altura (FWHM) nos mostra uma clara evidência da forma de, novamente, NPs cristalinas de Ge [118-120].

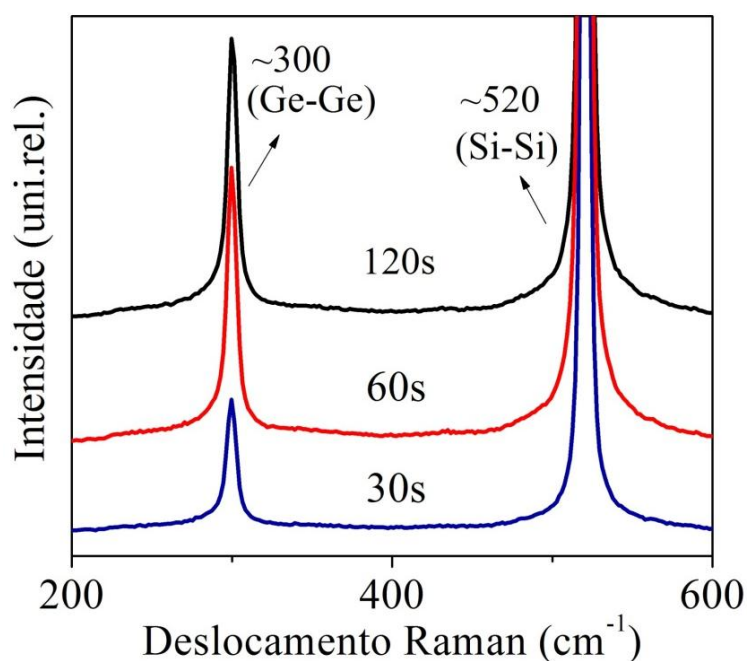


Fig 4-10: Espectros Raman para cada um dos tempos de funcionalização utilizados.

As Fig. 4-11 a, Fig. 4-11 b e Fig. 4-11 c apresentam as imagens de microscopia MEV e espectros EDX para cada uma das amostras estudadas. Destas figuras pode-se observar a grande densidade das NPs-Ge presente nas amostras, bem como a tendência ao aumento no tamanho com o incremento do tempo de funcionalização. Portanto para as nossas condições de processo, o aumento no tempo de funcionalização conduz a um incremento tanto no tamanho quanto na densidade das NPs-Ge [101].

Dos espectros de EDX destas figuras podemos observar também que com o incremento do tempo de funcionalização, há uma tendência à redução do SiO_2 exposto (diminuição na intensidade do pico de oxigênio), o que confirma novamente a nossa conjectura do que o aumento no tempo de funcionalização leva ao incremento tanto na densidade quanto no tamanho das NPs. Também, das micrografias MEV pode-se observar que, segundo o contraste apresentado pelas figuras, a amostra F1 (funcionalizada durante 30s) evidência uma melhor distribuição de tamanhos se comparamos com as amostras F2 e F3 (funcionalizadas durante 60 e 120s respectivamente).

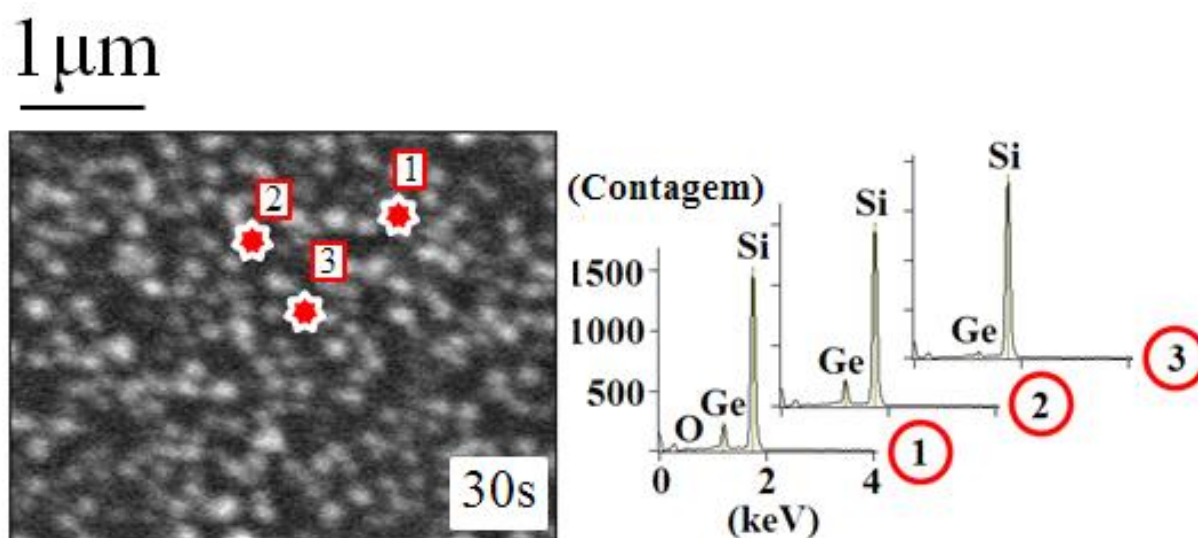


Fig. 4-11 a: Imagem MEV e espectro de EDX da amostra funcionalizada durante 30s.

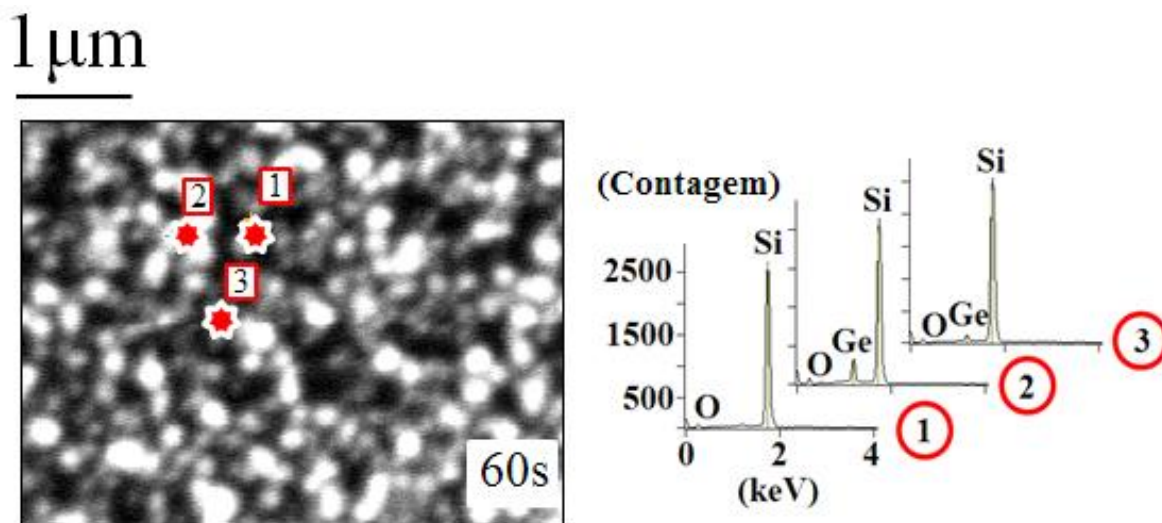


Fig. 4-11 b: Imagem MEV e espectro de EDX da amostra funcionalizada durante 60s.

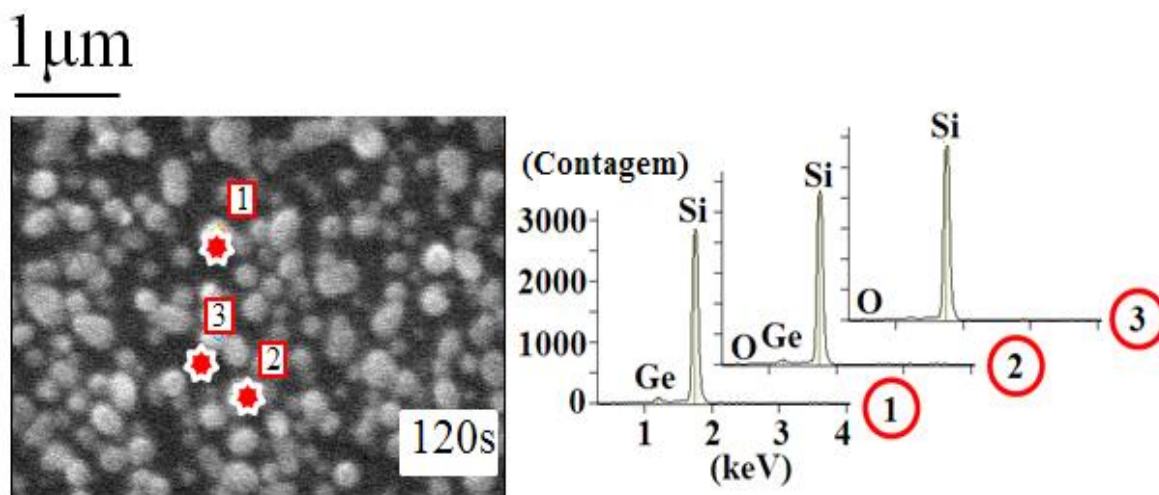


Fig. 4-11 c: Imagem MEV e espectro de EDX da amostra funcionalizada durante 120s.

Os resultados mostrados nas Fig. 4-12 a, Fig. 4-12 b e Fig. 4-12 c das caracterizações de MFA das NPs-Ge funcionalizadas em diferentes tempos (30s, 60s e 120s), reafirmam o concluído das medidas de MEV e EDX. Destas imagens, podemos observar que, para um mesmo campo de análise ($2\mu\text{m} \times 2\mu\text{m}$), na medida em que aumenta o tempo de funcionalização, aumenta a densidade de Nps-Ge, bem como o tamanho médio (nas Fig. 4-12 a, Fig. 4-12 b e Fig. 4-12 c, a

escala das alturas foi considerada diferente para apreciar o crescimento das NPs). O resumo desta análise é apresentado na Tabela 4.9.

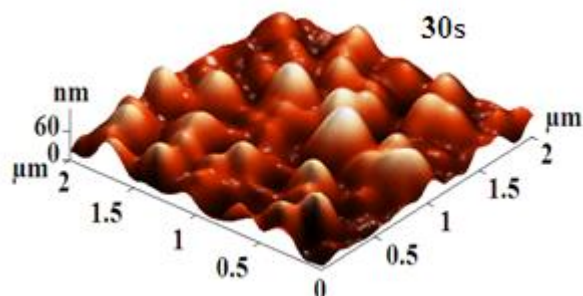


Fig. 4-12 a: Imagem MFA da amostra funcionalizada durante 30s.

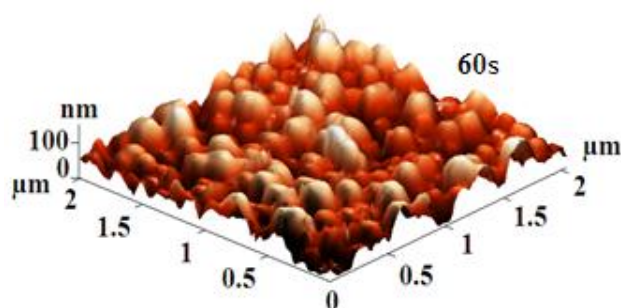


Fig. 4-12 b: Imagem MFA da amostra funcionalizada durante 60s.

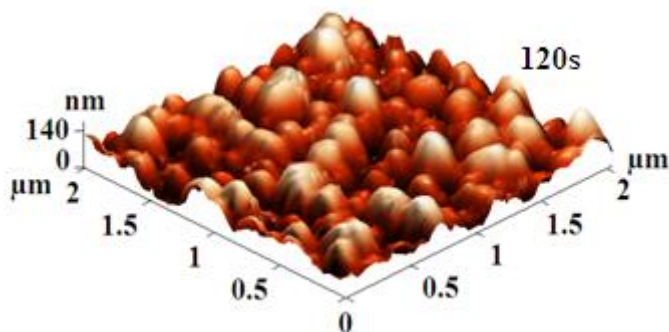


Fig. 4-12 c: Imagem MFA da amostra funcionalizada durante 120s.

Tabela 4.9: Resultados de Densidade de NPs e Tamanho médio, em função do tempo de funcionalização.

A	Tempo de Funcionalização (s)	Tamanho médio de NPs. (nm)	Densidade de NPs (cm^{-2})
F1	30	45	$3,0 \times 10^{12}$
F2	60	75	$7,0 \times 10^{12}$
F3	120	90	$7,5 \times 10^{12}$

Na Tabela 4.10 apresenta-se o resumo dos resultados obtidos neste estudo para NPs-Ge crescidas sobre óxidos de ~8 nm (óxidos de tunelamento).

Tabela 4.10: Resultados experimentais obtidos do estudo de NP-Ge crescidas sobre oxido de tunelamento para diferentes tempos de funcionalização.

A	Tempo de funcionalização t_f (s)	Tempo de nucleação t_N (s)	Temperatura de nucleação T_N ($^{\circ}\text{C}$)	Tempo de Crescimento t_c (s)	Temperatura de crescimento T_C ($^{\circ}\text{C}$)	Densidade de NPs-Ge (cm^{-2})	Tamanho médio de NPs-Ge (nm)
F1	30	10	600	25	650	$3,0 \times 10^{12}$	45
F2	60	10	600	25	650	$7,0 \times 10^{12}$	75
F3	120	10	600	25	650	$7,5 \times 10^{12}$	90

4.3.2 Comparação entre resultados obtidos para óxidos de 62 nm e 8 nm.

Dos resultados apresentados nas Tabela 4.6 (para o estudo de NPs-Ge crescidas sobre óxidos de ~62 nm) e Tabela 4.10 (para o estudo de NPs-Ge crescidas sobre óxidos de 8 nm) temos que as amostras A6 e F3 foram obtidas baixo os mesmos parâmetros de processo, só mudando a espessura do óxido. A comparação entre estes resultados é apresentada a seguir:

- $\text{SiO}_2 = 60 \text{ nm}$

$$\text{Densidade de NPs-Ge} = 1,5 \times 10^{12} \text{ cm}^{-2}$$

$$\text{Tamanho médio de NPs-Ge} = 6,7 \text{ nm}$$

- $\text{SiO}_2 = 8 \text{ nm}$
Densidade de NPs-Ge = $7 \times 10^{12} \text{ cm}^{-2}$
Diâmetro médio de NPs-Ge = 90 nm.

De aqui se pode concluir que as NPs-Ge da amostra A6 que apresentaram os melhores resultados, quando são crescidas sobre óxidos de 8nm, a sua densidade aumenta em 22%, mais o tamanho médio de NPs aumenta em mais de 1200% (resultados esperados segundo o estudo de Miyazaki [101]). Portanto, neste tipo de processo de obtenção de NPs (LPCVD), a espessura do óxido de tunelamento e sobre tudo a temperatura, são parâmetros críticos para a densidade e o tamanho final das NPs-Ge. Portanto, a partir dos melhores resultados obtidos para as temperaturas de 550°C e 600°C, no estudo de NPs-Ge crescidas sobre 60 nm de óxido, é que decidimos optar pela temperatura de $T=600^\circ\text{C}$, mantendo os melhores parâmetros encontrados para a amostra A6. Além destes parâmetros e com a finalidade de obter um resultado mais completo no estudo dos dispositivos, variamos os tempos de funcionalização nos valores de 30s e 60s, sendo que foram estes os que levaram aos menores tamanhos de NPs no estudo realizado em NPs-Ge crescida sobre óxidos de 8 nm. Os parâmetros de processo a serem utilizados na fabricação de capacitores (com óxido de tunelamento de 8nm) são apresentados na Tabela 4.11.

Tabela 4.11: Parâmetros de processo a serem utilizados na fabricação dos capacitores com NPs-Ge enterradas no óxido de porta.

PROCESSO DE FUNCIONALIZAÇÃO DO ÓXIDO DE SILÍCIO.	
Tempos de funcionalização	30s e 60s.
PROCESSO DE NUCLEAÇÃO DO SILÍCIO.	
Temperatura.	600°C.
Pressão.	5 Torr.
Vazão de gases.	4800 sccm para H ₂ . 10 sccm para SiH ₄ .
Tempo de formação de núcleos.	10s
PROCESSO DE CRESCIMENTO SELETIVO DE NPs DE GERMÂNIO.	
Temperatura.	600°C,.
Pressão.	5Torr.
Vazão de gases.	4800 sccm para H ₂ . 5 sccm para GeH ₄ .
Tempos de crescimentos.	25s e 30s

4.4 Conclusões do capítulo.

Do estudo até aqui realizado podemos concluir o seguinte:

- A partir de um processo LPCVD, obteve-se a formação de NPs-Ge cristalinas sobre SiO₂, para os parâmetros de processos escolhidos.
- Para as NPs crescidas sobre óxidos de ~62 nm, o melhor resultado foi obtido para a amostra A6, crescida a 650°C durante 25s, a qual alcançou valores de densidade de $1,5 \times 10^{12} \text{ cm}^{-2}$, tamanho médio de 6,7 nm e uma distribuição de tamanhos de $\pm 4,77 \text{ nm}$. Estes resultados superaram os alcançados por nosso grupo de trabalho em pesquisas anteriores realizadas em condições experimentais semelhantes as nossos.
- As NPs obtidas sobre óxidos de ~8 nm para as mesmas condições de crescimento da amostra A6, apresentaram melhores densidades de NPs, porém com tamanhos maiores.

Isto está em concordância com o reportado pela literatura (Miyazaki *et. al.* [101]) onde para um processo LPCVD, com a diminuição da espessura do óxido, a densidade de NPs aumenta.

- Do estudo experimental se concluiu que para as nossas condições experimentais de crescimento, os parâmetros que mais influenciam nas propriedades finais das NPs são a temperatura e a espessura do óxido.

***Capitulo5:
Capacitores MOS com nanopartículas de
Ge como nano-portas flutuantes.***

Capítulo 5: Capacitores MOS com nanopartículas de Ge como nano-portas flutuantes.

No presente capítulo será descrito o processo de fabricação de capacitores MOS com NPs-Ge como nano-portas flutuantes dentro do óxido de porta onde, a partir da análise das caracterizações elétricas, serão determinadas as propriedades de memória, estabelecidos os mecanismos de programação e estimados os tempos de descargas apresentados pelos dispositivos.

Neste trabalho foram fabricados capacitores MOS circulares de 200 μm de diâmetro. A fabricação dos dispositivos se realizou seguindo os processos MOS convencionais desenvolvidos no CCS [127]. A Fig. 5-1 mostra uma vista superior (a) e uma seção transversal (b) destes dispositivos.

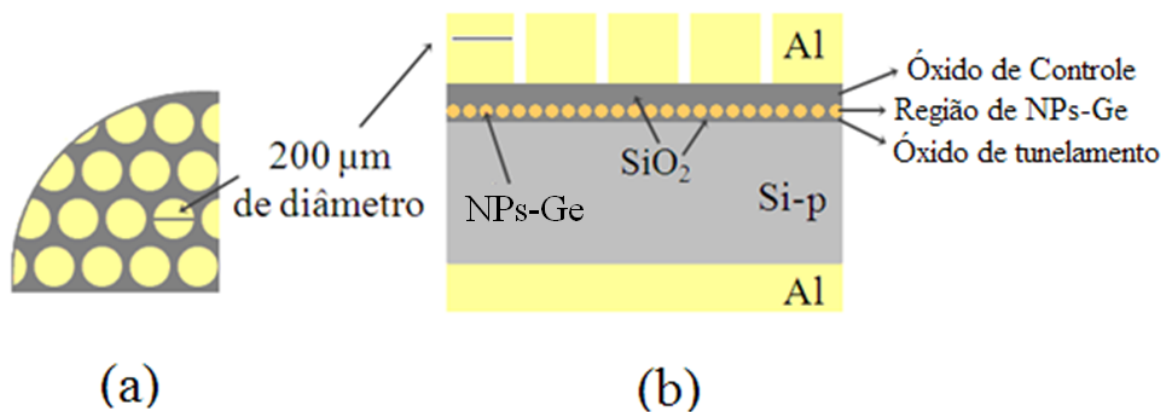


Fig. 5-1: Representação esquemática dos capacitores MOS fabricados nesta pesquisa.

Do estudo realizado no Capítulo 4, os parâmetros de processo fixos a serem utilizados na fabricação das NPs-Ge que serão empregadas nos dispositivos (capacitores MOS) foram estabelecidos como apresentado na Tabela 5.1.

Na Tabela 5.2 são apresentados os parâmetros de crescimentos a serem variados durante o processo de fabricação das NPs-Ge que serão utilizadas nos dispositivos, onde t_f é o tempo de funcionalização, t_c é o tempo de crescimento e T_c é a temperatura de crescimento.

Tabela 5.1: Parâmetros de processo fixos, para obtenção de NPs-Ge a serem utilizadas como nano-portas flutuantes nos capacitores MOS.

PROCESSO DE FUNCIONALIZAÇÃO DO ÓXIDO DE SILÍCIO	
Tempo de funcionalização	30s, 60s
PROCESSO DE NUCLEAÇÃO DO SILÍCIO.	
Temperatura.	600°C.
Pressão.	5 Torr.
Vazão de gases.	4800 sccm para H ₂ . 10 sccm para SiH ₄ .
Tempo de formação de núcleos.	10s.
PROCESSO DE CRESCIMENTO SELETIVO DE NPs DE GERMÂNIO.	
Temperatura.	600°C.
Pressão.	5Torr.
Vazão de gases.	4800 sccm para H ₂ . 5 sccm para GeH ₄ .
Tempos de crescimentos.	25s, 30s.

Tabela 5.2: Parâmetros de processo a serem variados, para obtenção de NPs-Ge a serem utilizadas como nano-portas flutuantes nos capacitores MOS.

Capacitor	t_f (s) do SiO ₂	t_c (s) das NPs-Ge	T_c (°C) das NPs-Ge
3B	60	25	600
2B	30	25	600
3D	60	30	600
2F	30	30	600

Após a fabricação, os capacitores foram submetidos a uma série de pós-*annealing* (em total 3 processos de pós-*annealing*) na temperatura de 450°C por 10 min, em atmosfera de gás verde (*forming gas*) com a finalidade de melhorar os contatos nas interfaces presentes no dispositivo, bem como diminuir as imperfeições que pudessem apresentar.

Das experiências de trabalhos dos pesquisadores do CCS-Unicamp com dispositivos capacitores, o processo de pós-*annealing* (ou cura), tem uma forte influência sobre a performance final dos dispositivos semicondutores. Um estudo da influência dos processos de pós-*annealing* realizados no desempenho dos capacitores MOS, foi feito ao avaliar as medidas de: Capacitância vs. tensão (C-V), Corrente vs. tensão (I-V) e nas medidas de tempo de descarga.

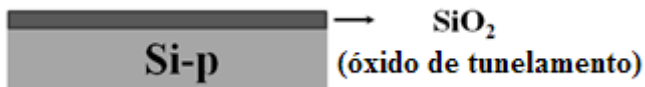
A seguir, mostramos a sequência dos passos envolvidos no processo de fabricação dos capacitores de porta flutuante discreta.

5.1 Etapas de fabricação dos capacitores MOS com nanopartículas de Ge como nano-portas flutuantes.

1. Limpeza RCA do substrato de silício (2 polegadas).



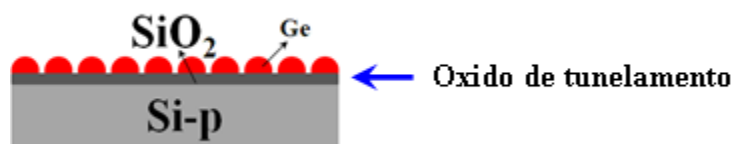
2. Crescimento de SiO₂ (óxido de tunelamento de ~8nm de espessura) por oxidação seca.



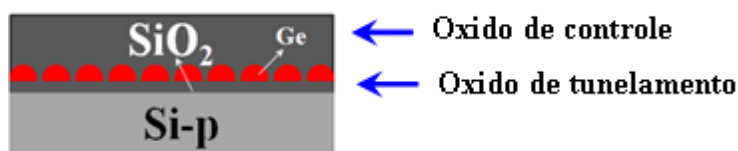
3. Funcionalização do SiO₂ durante 30s e 60s em HF diluído na proporção 1:1000. Após este passo, foram feitas caracterizações ópticas de elipsometria a fim de determinar tanto a espessura quanto o índice de refração dos óxidos de tunelamento.



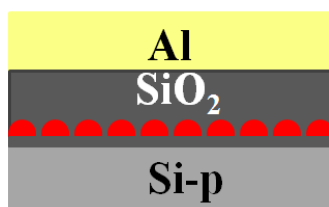
4. Crescimento das NPs-Ge por LPCVD segundo o mecanismo descrito no Capítulo 4. Os parâmetros utilizados na fabricação dos dispositivos são mostrados na Tabela 5.2. Após a obtenção das NPs nas diferentes condições de crescimento, medidas de MFA foram feitas para determinar a sua densidade e tamanho.



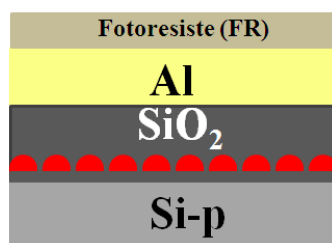
5. Deposição de SiO₂ (óxido de controle de ~40nm de espessura) por *Sputtering*. Aqui as NPs-Ge ficam enterradas no óxido fazendo função de nano-portas flutuantes. Em seguida, medidas de elipsometria novamente são feitas para determinar a espessura e o índice de refração dos óxidos de controle depositados.



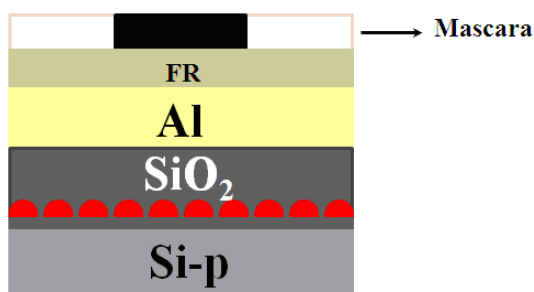
6. Deposição de Alumínio (Al) na porta de ~300 nm, por Sputtering.



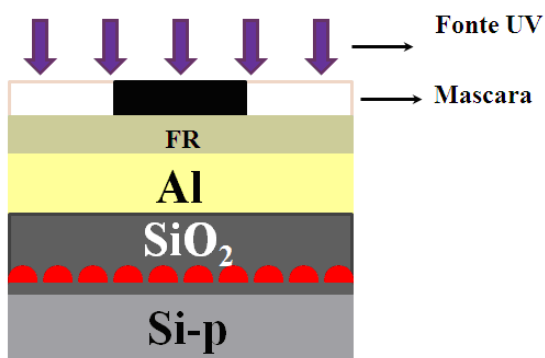
7. Deposição de uma camada de fotorresiste (AZ5214) sobre a superfície do Al, utilizando o sistema *spinner*. Velocidade de rotação do *spinner*: 4000 RPM durante 40s e pré *bake* em um prato quente (*hot plate*) na temperatura de 90°C por 4 min para a evaporação do solvente e secagem do fotorresiste.



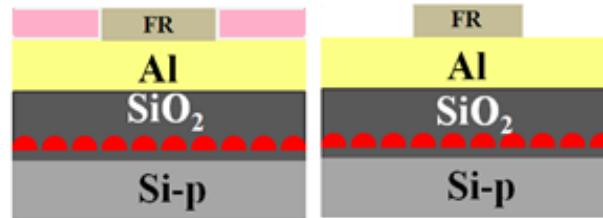
8. Transferência do padrão dos eletrodos superiores, usando a tecnica de fotolitografia:
Paso 1.- Alinhamento de máscaras usando a fotoainhadora Karl Zuss – MJB3, com resolução de até 1 µm.



Paso 2.- Exposição do fotorresiste à fonte de luz ultravioleta (UV).

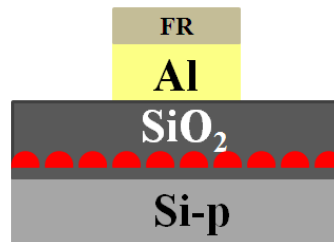


Paso 3.- Revelação do fotorresiste: remoção por diluição das partes expostas ao UV seguido de um pós *baker* na temperatura de 110°C por 20 min.

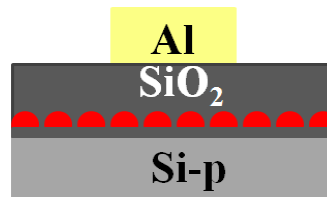


9. Corrosão química do Al com HNO₃.

Utilizando corrosão química do Al com HNO₃, transferimos o padrão da máscara de para o metal (Al).

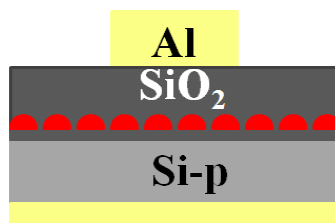


10. Remoção do fotorresiste com acetona.



11. Limpeza orgânica, remoção do óxido das costas (com HF) e novamente limpeza orgânica.

12. Metalização das costas: deposição de Al (~500 nm) por *Sputtering*.



13. Limpeza orgânica.

Uma vez fabricados os capacitores no intuito de melhorar as interfaces e diminuir os defeitos no óxido, foram realizadas três processos de *annealing*: 1A, 2A e 3A, cada um deles feito em gás verde por 10min na temperatura de 450°C. Após cada rodada de *annealing*, se realizaram as caracterizações elétricas como se descreve a seguir.

5.2 Caracterizações elétricas.

Nesta seção, é apresentado um breve resumo sobre os métodos de caracterização elétrica utilizados no estudo dos capacitores MOS.

5.2.1 Curvas C-V: Caracterizações de memória.

As curvas de histerese C-V dos capacitores foram realizadas utilizando o equipamento Keithley Serie 590 existente nos laboratórios do CCS-Unicamp. Este equipamento mede a capacitância em alta frequência gerando uma tensão alternada de ~ 10mV de amplitude, com uma frequência de 1MHz sobreposta a uma rampa de tensão contínua programável. O que é medido é a capacitância do dispositivo.

Durante as medidas, os capacitores foram submetidos a uma varredura de tensão de -10 V até 40 V (acumulação-inversão) e em seguida de 40 V até -10 V (inversão-acumulação), permitindo obter a curva de histerese.

A partir da curva de histereses C-V, é determinado a janela de memória ΔV_{fb} , na condição de banda plana. Esta janela de memória representa a capacidade de armazenamento dos capacitores, bem como a densidade de carga elétrica armazenada.

5.2.2 Curvas I-V: Mecanismos de transporte.

As características I-V dos nossos dispositivos foram realizadas no equipamento analisador de parâmetros Keithley Serie 4200 – SCS dos laboratórios do CCS-Unicamp, que permite aplicar tensões de até um máximo de ± 100 V e medir correntes na faixa entre 10^{-12} A e 10^{-2} A. Para a realização destas medidas procedemos como mostrado a seguir:

Primeiramente foi medido o comportamento da corrente como resultado da aplicação de uma varredura de voltagem para cada um dos capacitores estudados. Estas medidas reportaram valores de correntes da ordem dos 10^{-10} A, pelo que, em princípio, os nossos dispositivos não apresentaram correntes de fugas muito significativas. A Fig. 5-2 mostra um gráfico representativo desta medida para o capacitor 3B após o *annealing* 1A.

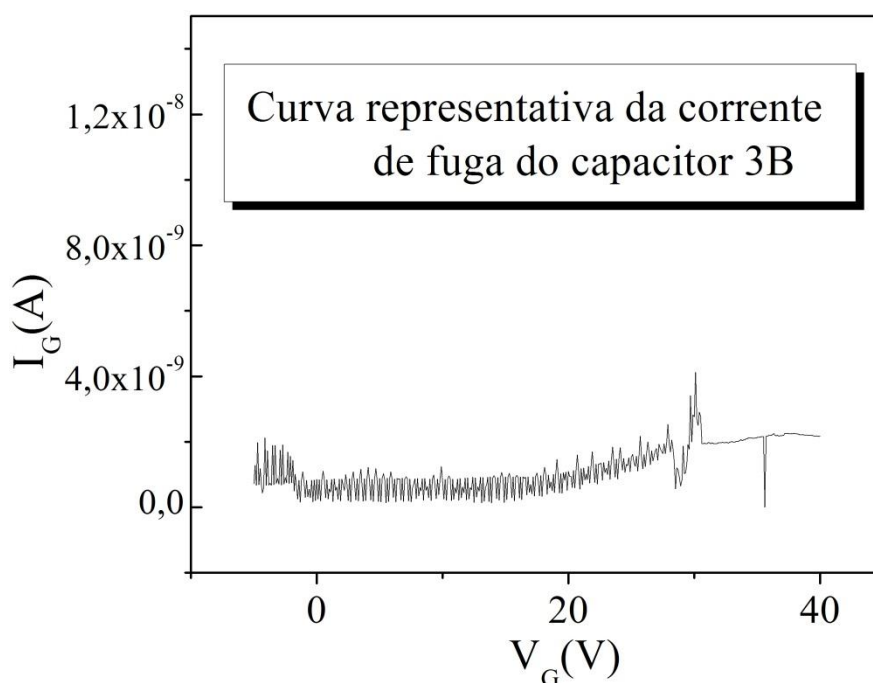


Fig. 5-2: Corrente de fuga do capacitor 3B.

A seguir foi aplicado um pulso de voltagem de 20 V com uma corrente de 3 μ A, com a intenção de carregar os capacitores. Após o pulso, foi medida a tensão nos capacitores em função do tempo para comprovar o carregamento destes, bem como para verificar a retenção da carga. A

Fig. 5-3 apresenta este resultado para o capacitor 3B após o *annealing* 1A onde se pode observar que aparentemente os nossos dispositivos exibem uma boa retenção de carga. Uma vez carregados os capacitores foram feitas as medidas I-V aplicando uma varredura de voltagem dentre -10 V e 40 V. Destas curvas foram estimados os mecanismos de transportes de carga presentes nos nossos dispositivos.

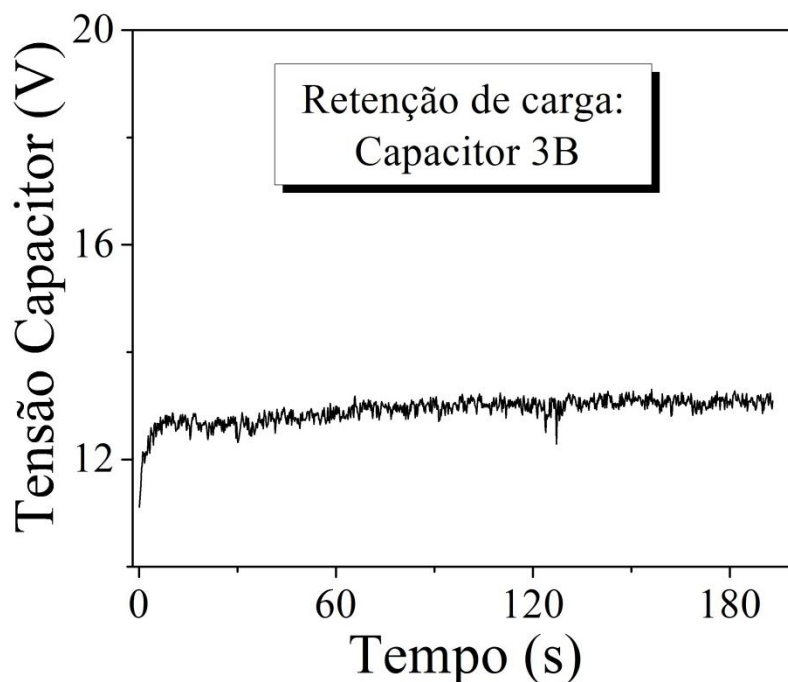


Fig. 5-3: Medida de retenção de carga do capacitor 3B.

5.2.3 Curvas V-t: Tempo de descarga dos capacitores.

As medidas V-t foram obtidas a partir de um circuito RC em série, cujo esquema da montagem experimental é mostrado na Fig. 5-4. Neste circuito foram utilizados: um gerador de funções 8116A de 50 MHz Hewlett Packard para gerar pulsos quadrados de tensão; um osciloscópio digital Tektronix TDS 3012 para a visualização e coleta dos dados; uma resistência externa e uma estação de ponteiros por meio da qual, escolhemos o capacitor fabricado a ser caracterizado. Destas curvas foi estimado qualitativamente o tempo de descarga dos capacitores a partir das equações teóricas. Estas medidas foram realizadas, no intuito de ter uma ideia dos

tempos de descargas dos nossos dispositivos. Esses tempos estão diretamente relacionados com os tempos de acesso que terão os nossos dispositivos atuando como memórias.

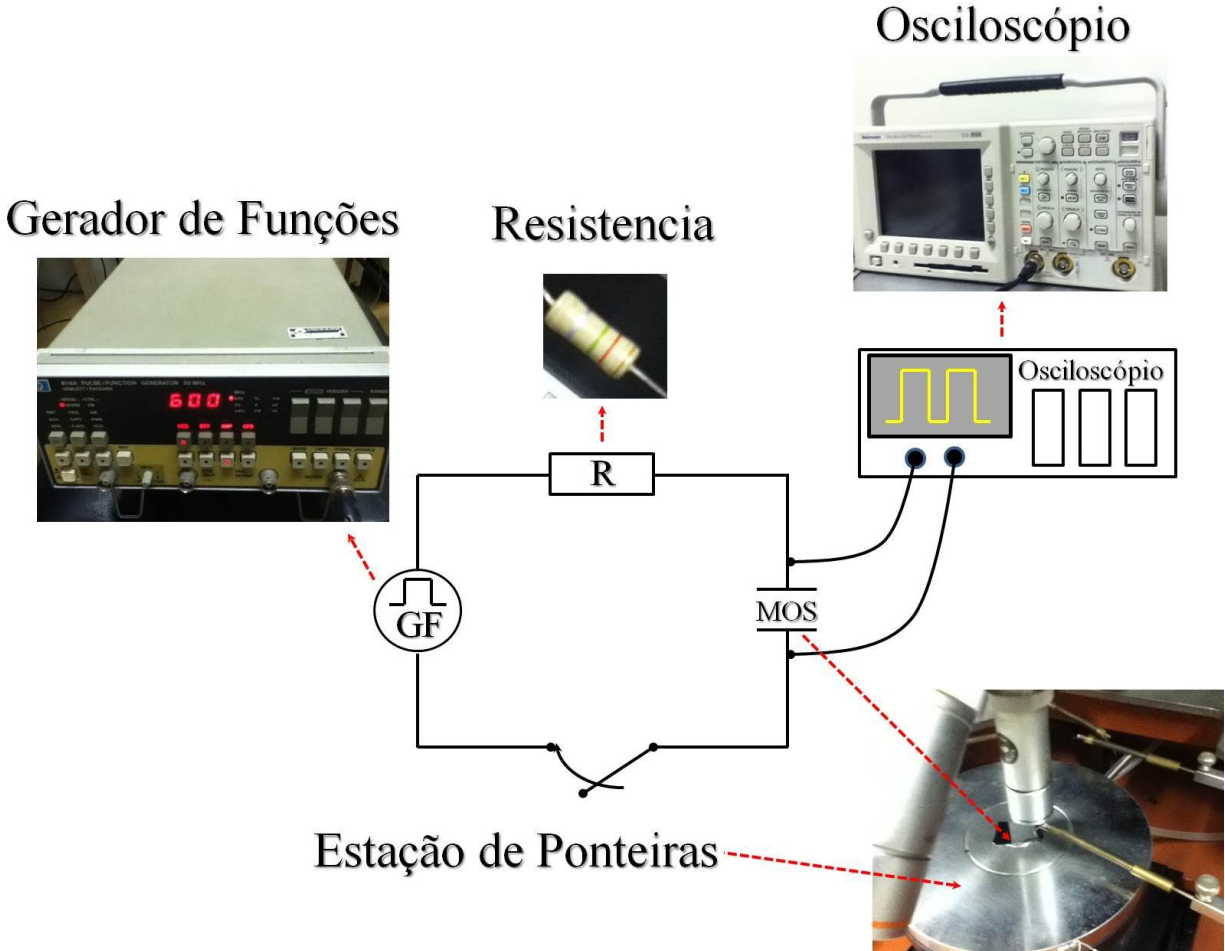


Fig. 5-4: Montagem do circuito RC em série utilizado nas medidas V-t.

Modelo do Circuito RC em série.

O uso do simples modelo de um circuito RC vai nos permitir ter uma noção do tempo de descarga dos capacitores fabricados. Na Fig. 5-5 é apresentado este circuito RC onde: V é a tensão aplicada, R resistor e C_T é a capacitância equivalente das capacitâncias em paralelo do capacitor MOS com NPs-Ge enterradas no óxido ($C_{MOS_{NPs-Ge}}$) e do osciloscópio (C_{osc}).

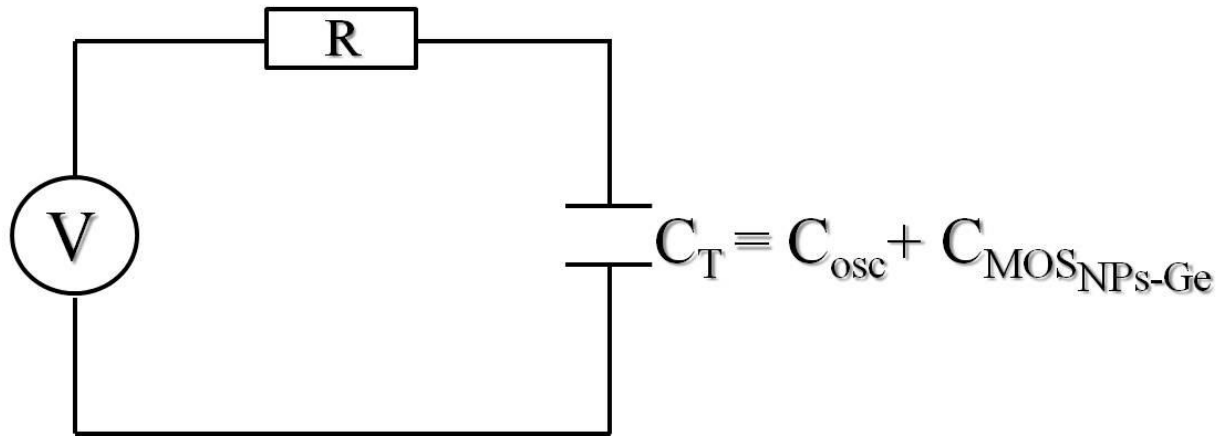
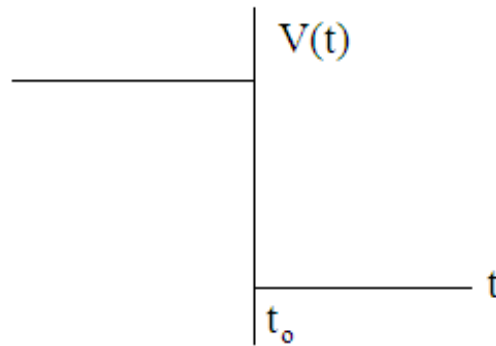


Fig. 5-5: Circuito equivalente. V: Tensão, R: Resistência e C_T : Capacitância total.

Para nossos cálculos, vamos assumir que a tensão da fonte são pulsos com a seguinte configuração:

$$V(t) = \begin{cases} 1 & \text{para } t < t_o \\ 0 & \text{para } t \geq t_o \end{cases} \quad (5.1)$$



Da equação de nós temos:

$$I_R = I_C = C \frac{dV_c}{dt} \quad (5.2)$$

Da equação das malhas temos:

$$V_R + V_C = 0 \Rightarrow RI_R + V_C = 0 \quad (5.3)$$

Por tanto a equação diferencial fica:

$$RC \frac{dV_C}{dt} + V_C = 0 \Rightarrow \frac{dV_C}{dt} + \frac{1}{RC} V_C = 0 \quad (5.4)$$

Então integrando entre t e t_0 obtemos:

$$V_C(t) = V_{C_0} \cdot e^{-\frac{1}{RC}(t)} \quad (5.5)$$

A equação 5.5 é a expressão de descarga do capacitor que foi utilizada na realização dos cálculos. Desta equação temos também que: para $t = 0$, $V_C = V_{C_0}$; para $t \rightarrow \infty$, $V_C \rightarrow 0$ e para $t = \tau = RC$, $V_C = 0,37V_{C_0}$ (ou seja, o capacitor conserva o 63% da carga inicial) onde τ é a denominada constante de tempo do circuito. Portanto, consideraremos o capacitor totalmente descarregado para $t = 5\tau$ que corresponde ao tempo no qual o capacitor perdeu o 99,3% da carga inicial.

Para a realização destas medidas utilizou-se uma resistência externa de $1,35 \Omega$ e um pulso quadrado de 8 V com uma frequência de 900 Hz.

5.3 Análises dos resultados de MFA e elipsometria.

Resultados de MFA das quatro amostras citadas na Tabela 5.2 (2B, 3B, 2F e 3D) são apresentados na Fig. 5-6. Segundo estes dados, podemos observar claramente que para um mesmo campo de análise ($2 \times 2 \mu\text{m}$), mantendo fixo o tempo de crescimento (25s) e aumentando o tempo de funcionalização, aumenta a densidade de NPs-Ge ($\sim 100\%$). Entretanto este fato não é observado para maiores tempos de crescimento (30s).

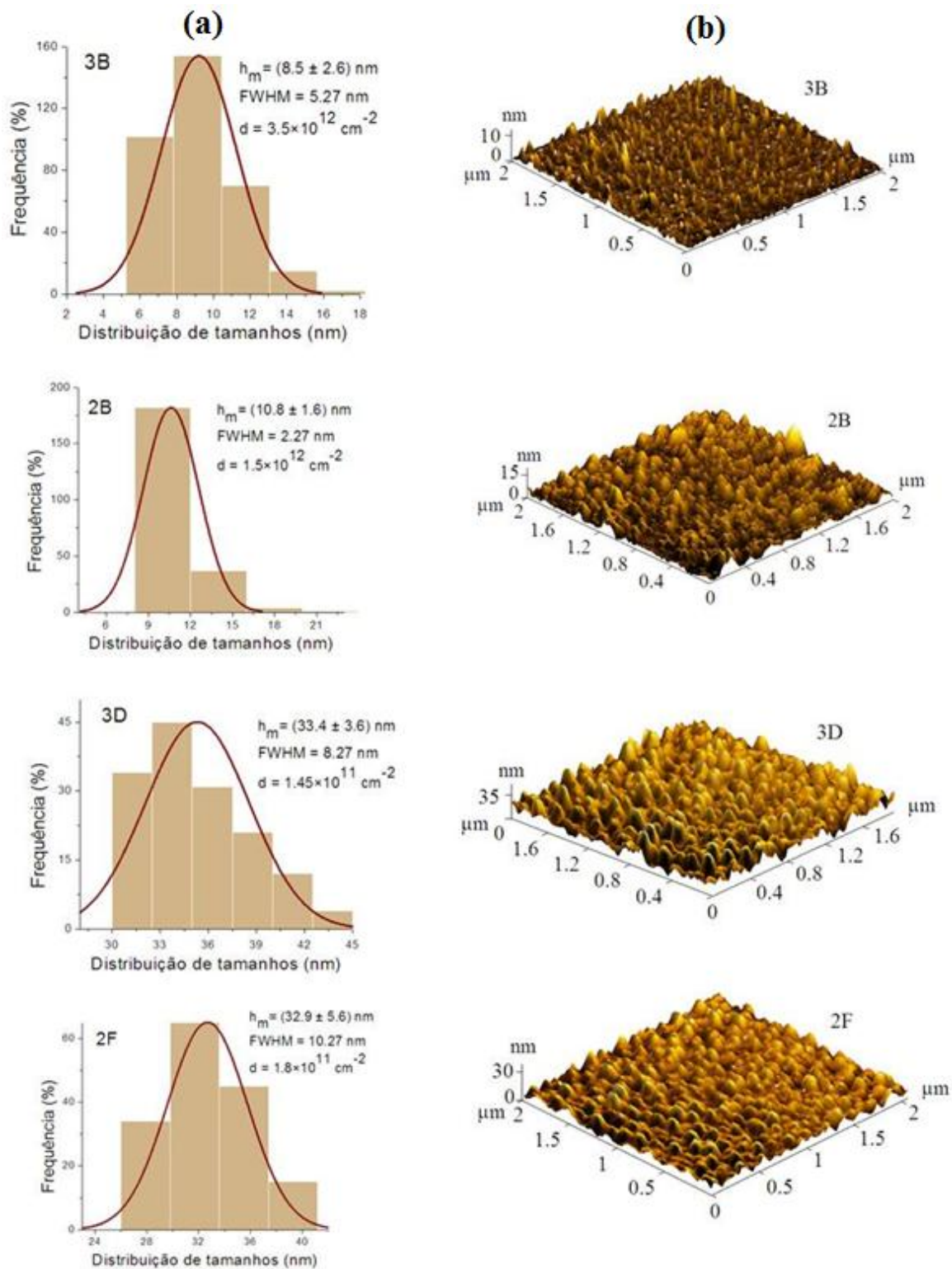


Fig. 5-6: Resultados de microscopia MFA, para as amostras da tabela 5-2: (a) Distribuição de tamanhos, (b) Morfologia da superfície.

Uma possível explicação para isto é que aumentando o tempo de funcionalização, espera-se aumentar o numero de núcleo e aumentando o tempo de crescimento, aumenta a probabilidade de coalescência, portanto, a combinação de ambos os efeitos resulta em uma leve queda da densidade de NPs-Ge acompanhado de um leve aumento no diâmetro médio de NPs.

Na Tabela 5.3 são mostrados os resultados obtidos nas medidas de elipsometria e MFA para estas amostras (ver Tabela 5.2) onde t_f : tempo de funcionalização, t_c : tempo de crescimento, th_{ox_T} : espessura do óxido de tunelamento, $n_{(ox_T)}$: índice de refração do óxido de tunelamento, D_{NPs} : diâmetro médio das NPs-Ge, $n_{(NPs-Ge)}$: índice de refração das NPs-Ge, th_{ox_C} : espessura do óxido de controle, $n_{(ox_C)}$: índice de refração do óxido de controle, T_{CD} : espessura total do dielétrico de porta e d_{NPsMFA} : densidade de NPs-Ge a partir dos análises de MFA.

Tabela 5.3: Resultados dos parâmetros de fabricação dos capacitores MOS de porta flutuante discreta.

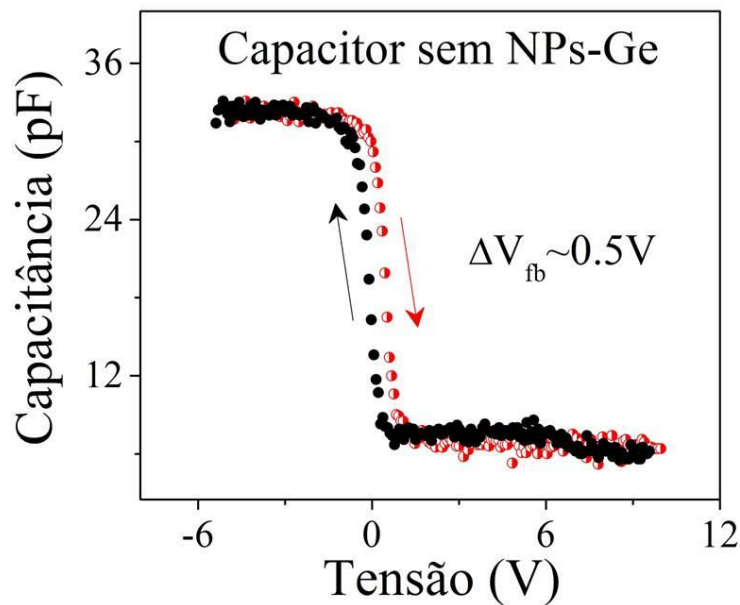
Capacitores	t_f (s)	t_c (s)	th_{ox_T} (nm)	$n_{(ox_T)}$	D_{NPs} (nm)	$n_{(NPs-Ge)}$	th_{ox_C} (nm)	$n_{(ox_C)}$	T_{CD} (nm)	d_{NPsMFA} (cm ⁻²)
3B	60	25	8,5	1,453	8.5	2,212	40,98	1,467	57,98	$3,50 \times 10^{12}$
2B	30	25	8,8	1,476	10.8	2,233	44,03	1,488	63,63	$1,50 \times 10^{12}$
3D	60	30	8,7	1,467	33.4	2,695	37,81	1,452	76,91	$1,45 \times 10^{11}$
2F	30	30	8,9	1,479	32.9	2,431	41,82	1,461	83,62	$1,80 \times 10^{11}$

Destes resultados podemos observar que as maiores densidades de NPs-Ge, foram obtidas para $t_c = 25s$, independentemente do t_f . Para este $t_c = 25s$ também se obteve o menor diâmetro de NPs com valor de $D_{NPs} = 8,5$ nm.

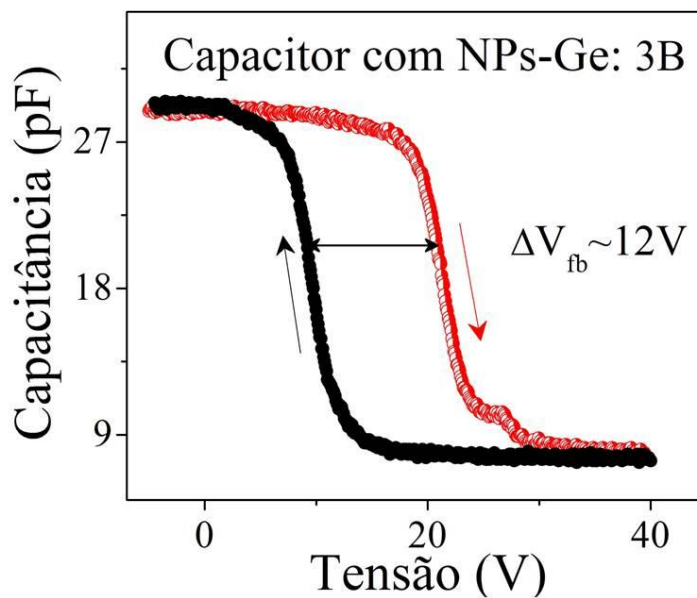
5.4 Análises das caracterizações elétricas C-V.

A Fig. 5-7 apresenta a comparação entre (a) um capacitor MOS convencional (MOS sem NPs) e (b) um capacitor MOS contendo NPs-Ge como nano-portas flutuantes. Desta figura pode-se assumir que a contribuição fundamental nas propriedades de memória do capacitor provem das NPs-Ge enterradas no dielétrico de porta, sendo que para o capacitor sem NPs apenas se evidencia histerese na medida C-V, e esta é referida à presença de uma pequena porcentagem de

carga no óxido. Kanoun *et. al.* [128] chegam a esta mesma conclusão na análise dos seus resultados.



(a)



(b)

Fig. 5-7: Contribuição da presença de NPs-Ge, nas características de memória dos capacitores MOS fabricados. (a) Capacitor sem NPs, (b) Capacitor com NPs.

Após cada rodada de processos de *annealing*, foram feitas medidas C-V com a finalidade de pesquisar a influência que cada um destes processos tem nas propriedades de memória dos nossos dispositivos. As Fig. 5-8 a, Fig. 5-8 b, Fig. 5-8 c e Fig. 5-8 d apresentam estas curvas C-V para cada um dos capacitores (3B, 2B, 3D, 2F) mostrados na Tabela 5.3, avaliando o número de rodadas de *annealing*.

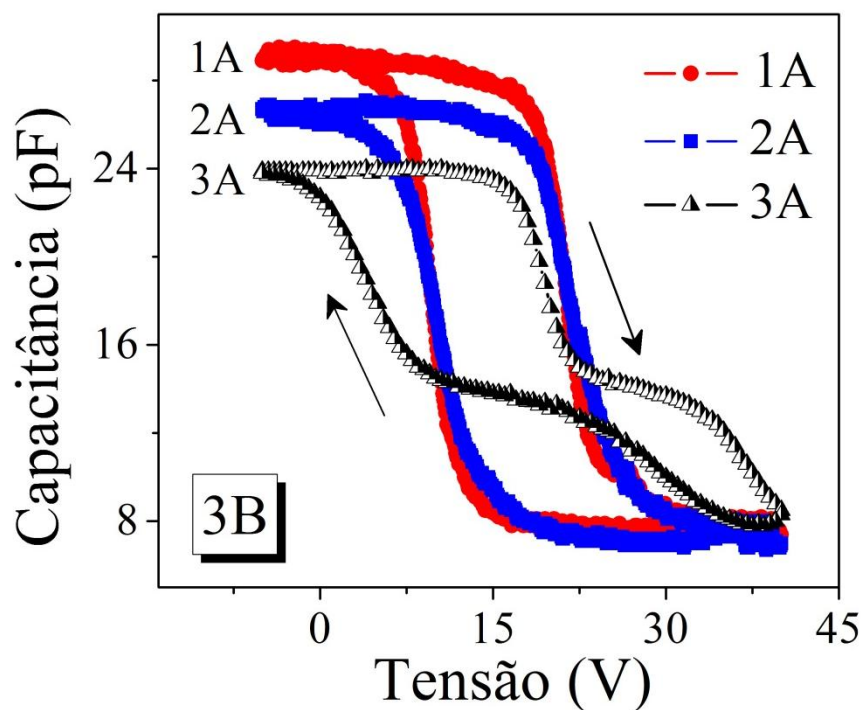


Fig. 5-8 a: Curva C-V do capacitor 3B (t_f : 60s, t_c : 25s) avaliando o numero de rodadas de *annealing*.

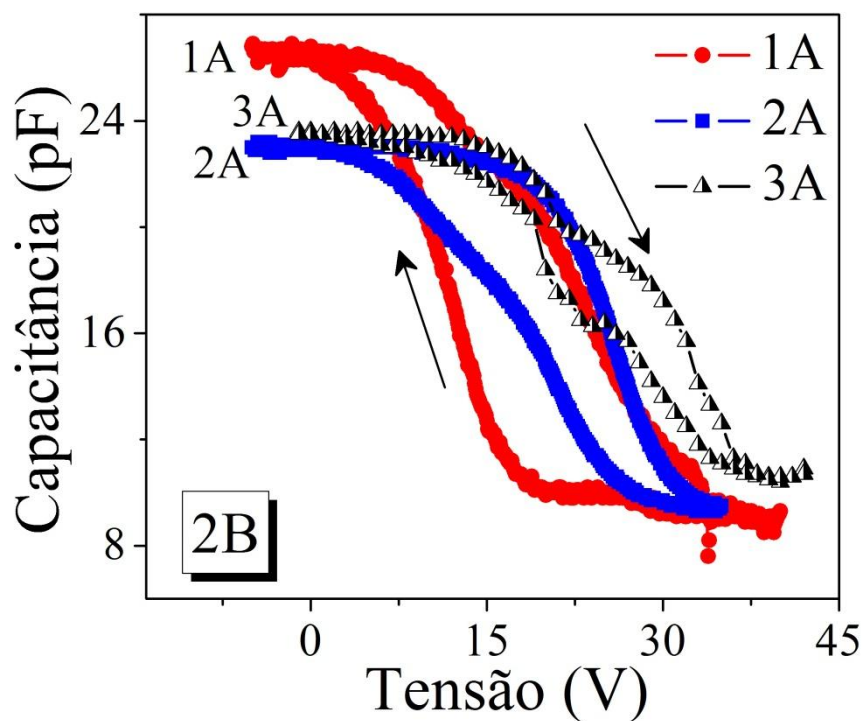


Fig. 5-8 b: Curva C-V do capacitor 2B (t_f : 60s, t_c : 25s) avaliando o numero de rodadas de *annealing*.

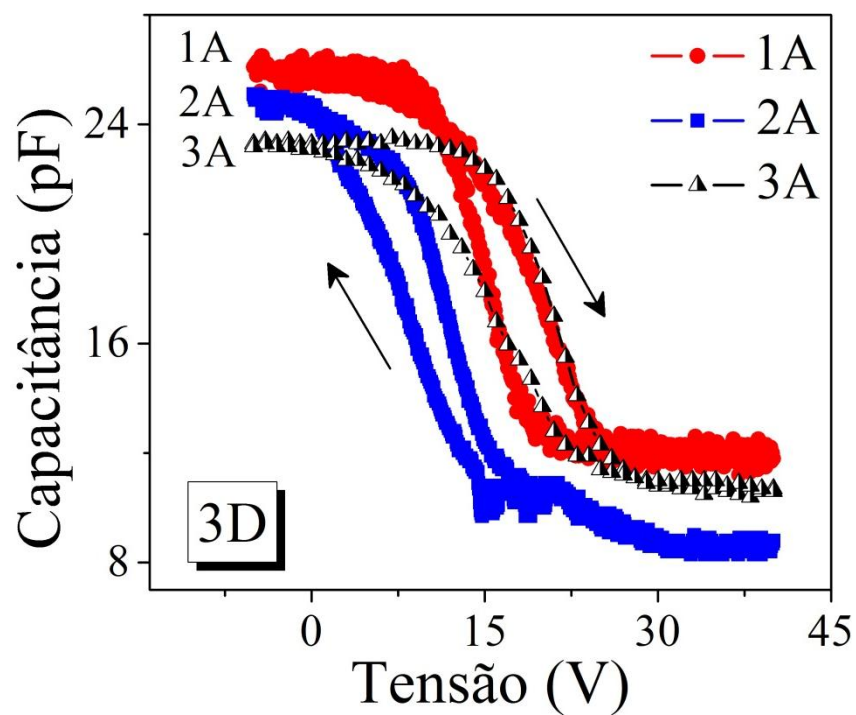


Fig. 5-8 c: Curva C-V do capacitor 3D (t_f : 60s, t_c : 25s) avaliando o numero de rodadas de *annealing*.

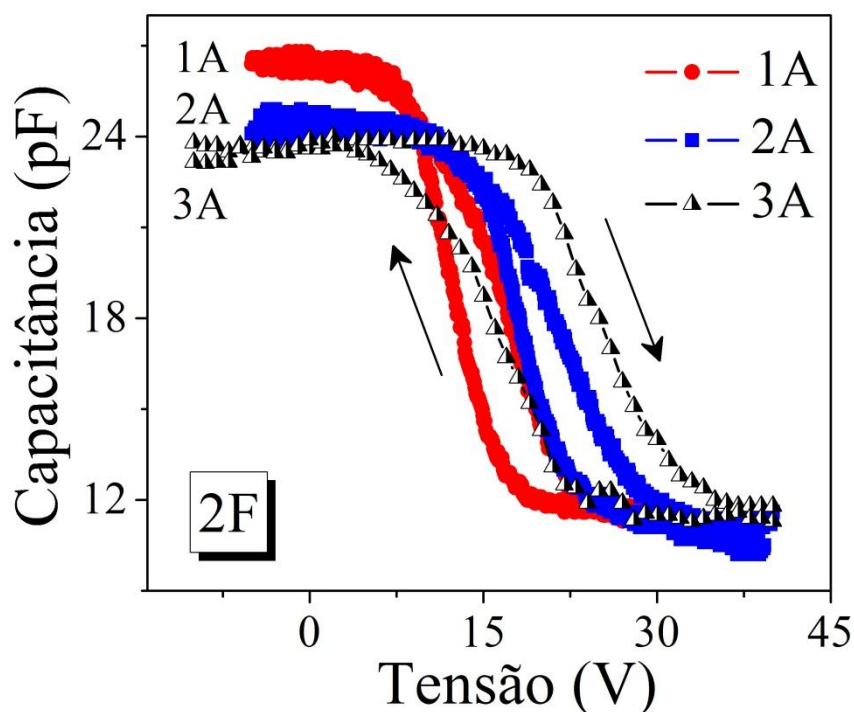


Fig. 5-8 d: Curva C-V do capacitor 2F (t_f : 60s, t_c : 25s) avaliando o numero de rodadas de *annealing*.

A Tabela 5.4 apresenta os resultados de largura da janela de memória (ΔV_{fb}) e densidade elétrica total armazenada no óxido (Q_{eff}/q) obtidos da análise feita nas curvas C-V para as diferentes rodadas de *annealing*,

Tabela 5.4: Resultados das curvas C-V nos diferentes processos de *annealing* (1A, 2A e 3A) para cada um dos capacitores estudados. ΔV_{fb} : janela de memória e Q_{eff}/q : densidade elétrica total armazenada no óxido.

Capacitores	1A		2A		3A	
	ΔV_{fb} (V)	Q_{eff}/q (cm ⁻²)	ΔV_{fb} (V)	Q_{eff}/q (cm ⁻²)	ΔV_{fb} (V)	Q_{eff}/q (cm ⁻²)
3B	11,92	$6,61 \times 10^{12}$	11,28	$6,12 \times 10^{12}$	17,9	$3,02 \times 10^{12}$
2B	9,58	$5,16 \times 10^{12}$	8,13	$4,60 \times 10^{12}$	1,64	$1,09 \times 10^{12}$
3D	2,81	$1,10 \times 10^{12}$	2,43	$1,94 \times 10^{12}$	4,65	$3,10 \times 10^{12}$
2F	2,07	$1,05 \times 10^{12}$	0,75	$5,08 \times 10^{12}$	9,89	$4,73 \times 10^{12}$

A partir dos resultados da Tabela 5.4 podemos dizer que:

- Até a rodada de *annealing* 2A - Os capacitores 2B e 3B apresentaram uma pequena diminuição tanto na largura da janela de memória como na densidade de carga. Este fato é decorrente da passivação/neutralização de cargas existentes no óxido e na interface dielétrico semiconductor. Estes resultados estão de acordo com os reportados por Duguay *et. al.* [129], para o caso de NPs-Ge obtidas por implantação de íons. Segundo este trabalho observa-se uma diminuição no ΔV_{fb} com o aumento do número de rodadas de *annealing* realizados.

Entretanto, no caso dos capacitores 3D e 2F, se observa que com o aumento no número de rodadas de *annealing*, provoca-se uma diminuição no ΔV_{fb} , e aumenta-se a densidade de carga. Este comportamento é típico de capacitores MOS convencionais tal e como prediz a teoria [54]. Uma possível explicação é que nestas condições, o aumento no número de rodadas de *annealing* com caráter acumulativo, estaria provocando um efeito de coalescência das NPs-Ge, sendo que em algumas regiões das portas, as NPs-Ge tenham formado ilhas, ou seja não se comportam como nano-portas flutuantes discretas.

- Na rodada de *annealing* 3A - Observam-se evidências da degradação dos dispositivos com a distorção das curvas C-V, principalmente nos capacitores 3B e 2B onde a carga armazenada diminui, sendo que no caso específico do capacitor 3B, um efeito de depleção é observado. Levichev *et. al.* [130] observaram estes comportamentos em dispositivos com nanopartículas de SiGe obtidas por *sputtering* RF-magnetron e enterradas em uma matriz de alumínio, onde atribuem esta degradação à migração do Ge como consequência do aumento da temperatura de *annealing*. No nosso caso, pode ter ocorrido efeitos acumulativos destes processos de *annealing*, fazendo com que NPs-Ge difundam para a interface causando a degradação.
- Da análise feita até aqui, os melhores resultados obtidos foram para a rodada de *annealing* 1A, onde se obteve a melhor combinação dos parâmetros largura de janela de memória e densidade de carga armazenada. Levando em consideração os resultados deste *annealing* 1A, foi determinado o número de carga armazenado por NPs (obtido dividindo-se a densidade de carga das medidas C-V, pela

densidade de NPs das medidas MFA), e comparado com o valor teórico obtido das expressões 5.6 e 5.7 [15, 128]:

$$\Delta V_{fb} = \frac{-q \cdot n_{q/NPs} \cdot d_{NPs}}{\epsilon_{ox}} \left(th_{oxc} + \frac{1}{2} \cdot \frac{\epsilon_{ox}}{\epsilon_{Ge}} \cdot D_{NPs} \right) \quad (5.6)$$

$$\Rightarrow n_{q/NPs} = \left(\frac{\Delta V_{fb} \cdot \epsilon_{ox}}{-q \cdot d_{NPs}} \right) / \left(th_{oxc} + \frac{1}{2} \cdot \frac{\epsilon_{ox}}{\epsilon_{Ge}} \cdot D_{NPs} \right) \quad (5.7)$$

onde q : carga do elétron, $n_{q/NPs}$: numero de cargas por NPs, d_{NPs} : densidade de NPs, D_{NPs} : diâmetro médio das NPs e ϵ_{ox} e ϵ_{Ge} constate dielétrica do oxido e das NPs respectivamente.

A Tabela 5.5 apresenta estes resultados.

Tabela 5.5: Valores experimental e teórico obtidos para $n_{q/NPs}$ a partir dos resultados de MFA e C-V do *annealing* 1A e da equação 5.7 respectivamente.

Capacitores	ΔV_{fb} (V)	d_{NPsMFA} (cm ⁻²)	d_{C-V} (cm ⁻²)	$n_{q/NPs}$ (Exp)	$n_{q/NPs}$ (Teo)
3B	11,92	$3,5 \times 10^{12}$	$6,61 \times 10^{12}$	1,8	1,4
2B	9,58	$1,5 \times 10^{12}$	$5,16 \times 10^{12}$	3,4	5,6
3D	2,81	$1,45 \times 10^{11}$	$1,10 \times 10^{12}$	7,6	17,2
2F	2,07	$1,8 \times 10^{11}$	$1,05 \times 10^{12}$	5,8	8,7

Dos resultados na Tabela 5.5 podemos concluir que para o caso dos capacitores 3B e 2B, tal e como se tinha assumido, a maior contribuição nas propriedades de memória provem das NPs-Ge. Na literatura reportam-se resultados similares para NPs menores que 9nm [15, 31, 128]. Já no caso de Levichev *et. al.* [130], utilizaram estes resultados para determinar a densidade de carga elétrica armazenada em armadilhas. Este poderia ser o caso dos capacitores 3D e 2F onde a diferença entre o número de cargas armazenadas nas NPs experimental e teórico, seria atribuída a cargas móveis presentes no óxido ou a imperfeições significativas, resultado do diâmetro das NPs.

O capacitor com melhores resultados foi o 3B, no qual as NPs-Ge foram crescidas à temperatura de 600°C durante 25s. Para estas condições de processo, as NPs apresentaram o menor diâmetro (8,5nm) e a maior densidade ($3,5 \times 10^{12} \text{ cm}^{-2}$); enquanto o dispositivo final apresentou a maior janela de memória ($\Delta V_{fb} = 11,92 \text{ V}$) com a maior densidade de carga armazenada ($6,61 \times 10^{12} \text{ cm}^{-2}$). Estes resultados são superiores aos obtidos anteriormente por nosso grupo de trabalho no CCS [115], o que evidencia que a escolha nos parâmetros de processo foi bastante acertada, embora tenhamos que trabalhar para tentar diminuir as tensões de trabalho dos dispositivos. A Fig. 5-9 apresenta a comparação entre as características C-V obtida após o *annealing* 1A para todos os capacitores fabricados.

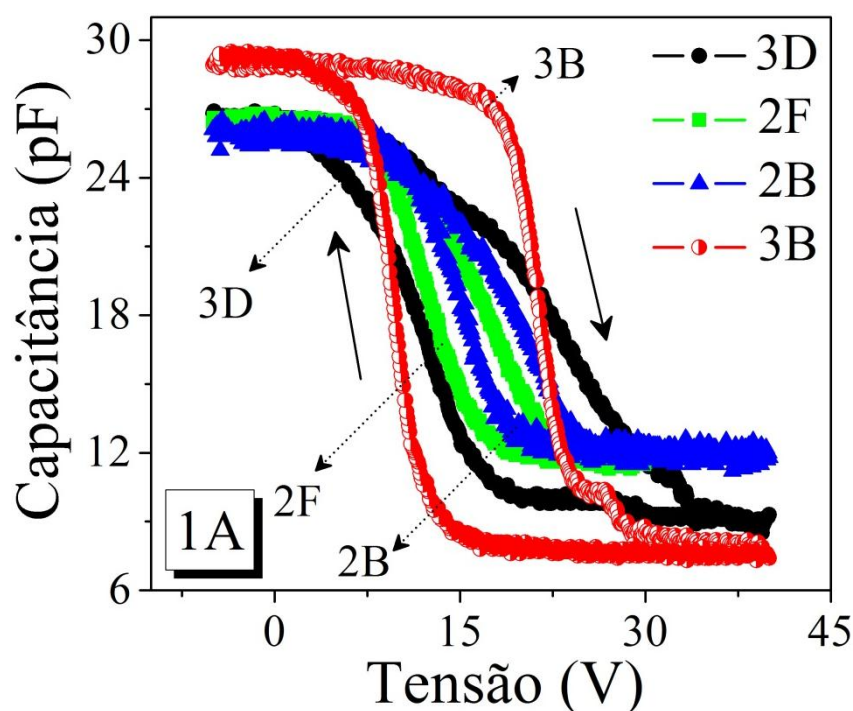


Fig. 5-9 : Curva C-V dos capacitores estudados, obtidos após o *annealing* 1A.

5.5 Análise das caracterizações elétricas I-V.

As curvas I-V para os três *annealing* (1A, 2A e 3A) são apresentadas nas Fig. 5-10 a, Fig. 5-10 b e Fig. 5-10 c. A análise destas curvas se apresenta a seguir.

- Com o aumento de rodadas dos processos de *annealing*, observa-se em geral, um incremento nas correntes de carga presente nos nossos capacitores, sendo este comportamento mais evidente para as curvas I-V obtidas após os *annealing* 2A e 3A. Esse resultado está em concordância com o obtido da análise das curvas C-V e se deve justamente à diminuição das imperfeições na interface óxido/substrato como resultada dos tratamentos térmicos realizados. Este fato, conjuntamente com as elevadas tensões de porta aplicadas, faz com que elétrons provenientes da região de inversão do substrato adquiram a energia suficiente para se conduzir através da barreira de potencial do óxido de tunelamento.
- Pela forma das curvas I-V (Fig. 5-10 a, Fig. 5-10 b e Fig. 5-10 c), pode-se observar que o transporte de carga acontece para polarização positiva de porta, o que sugere que a corrente de transporte está dominada por elétrons [130].
- Os melhores resultados foram obtidos após o *annealing* 1A onde, segundo aos valores de tensão no qual acontece a condução, pode-se assumir como mecanismo de transporte predominante o tunelamento Fowler-Nordheim [19, 130, 131]. Este resultado é de se esperar devido a que as espessuras dos nossos óxidos de tunelamento são da ordem dos 8nm, e na literatura só se reporta condução por tunelamento direto para espessuras menores que 5 nm [132]. Para as curvas I-V obtidas após os *annealing* 2A e 3A, a abrupta subida das correntes de fuga para relativamente baixas tensões de porta aplicadas, pode-se dever a efeitos de deterioro do óxido devido aos *annealing* realizados, embora possam sugerir efeitos de ruptura dielétrica. No nosso caso, as curvas de C-V obtidas após esses processos de *annealing* desmentem a possibilidade de uma ruptura do dielétrico.

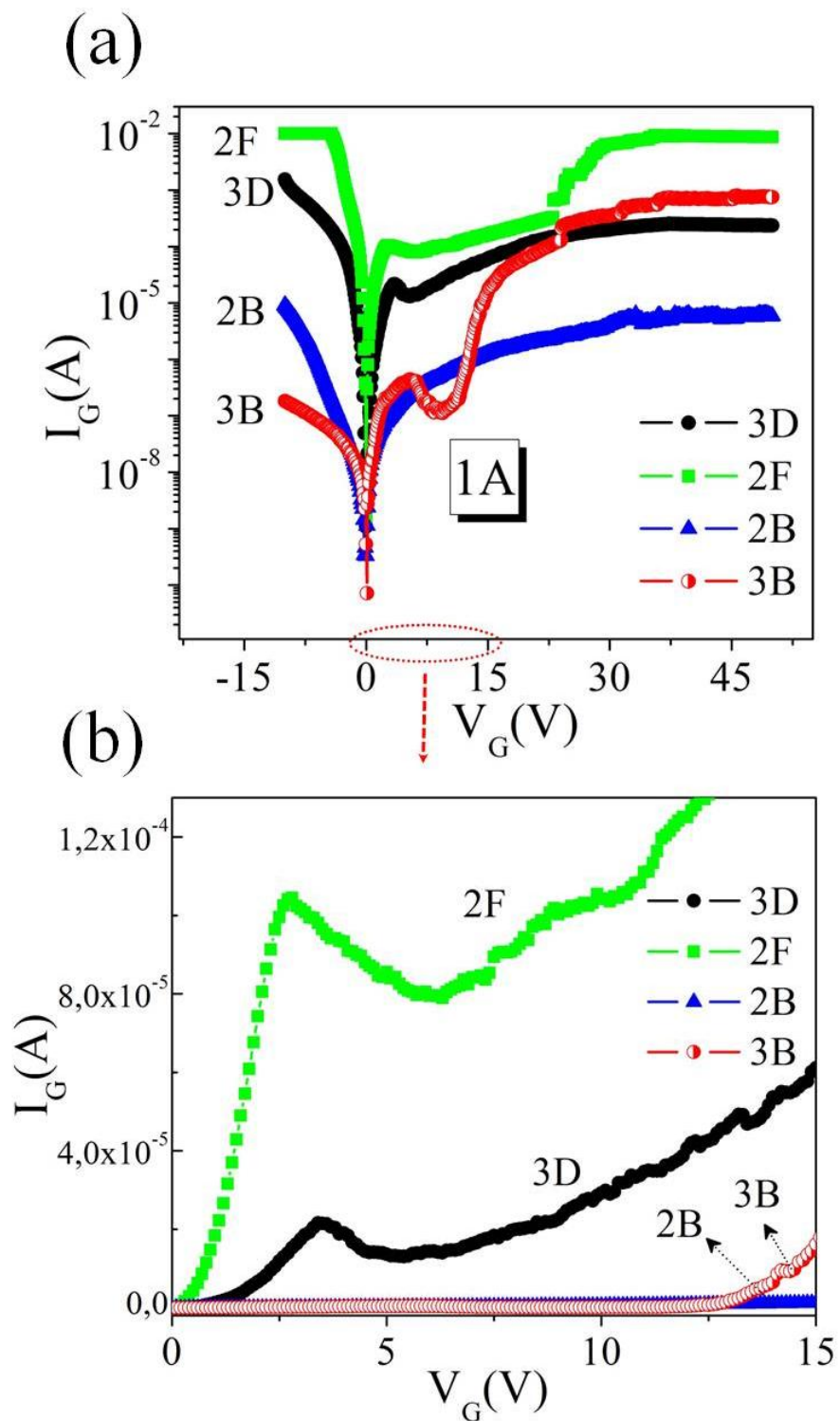


Fig. 5-10 a: Curva I-V dos capacitores estudados, obtidos após o *annealing* 1A. (a) Região dentre -15V até 45V, (b) Região dentre 0V até 15V.

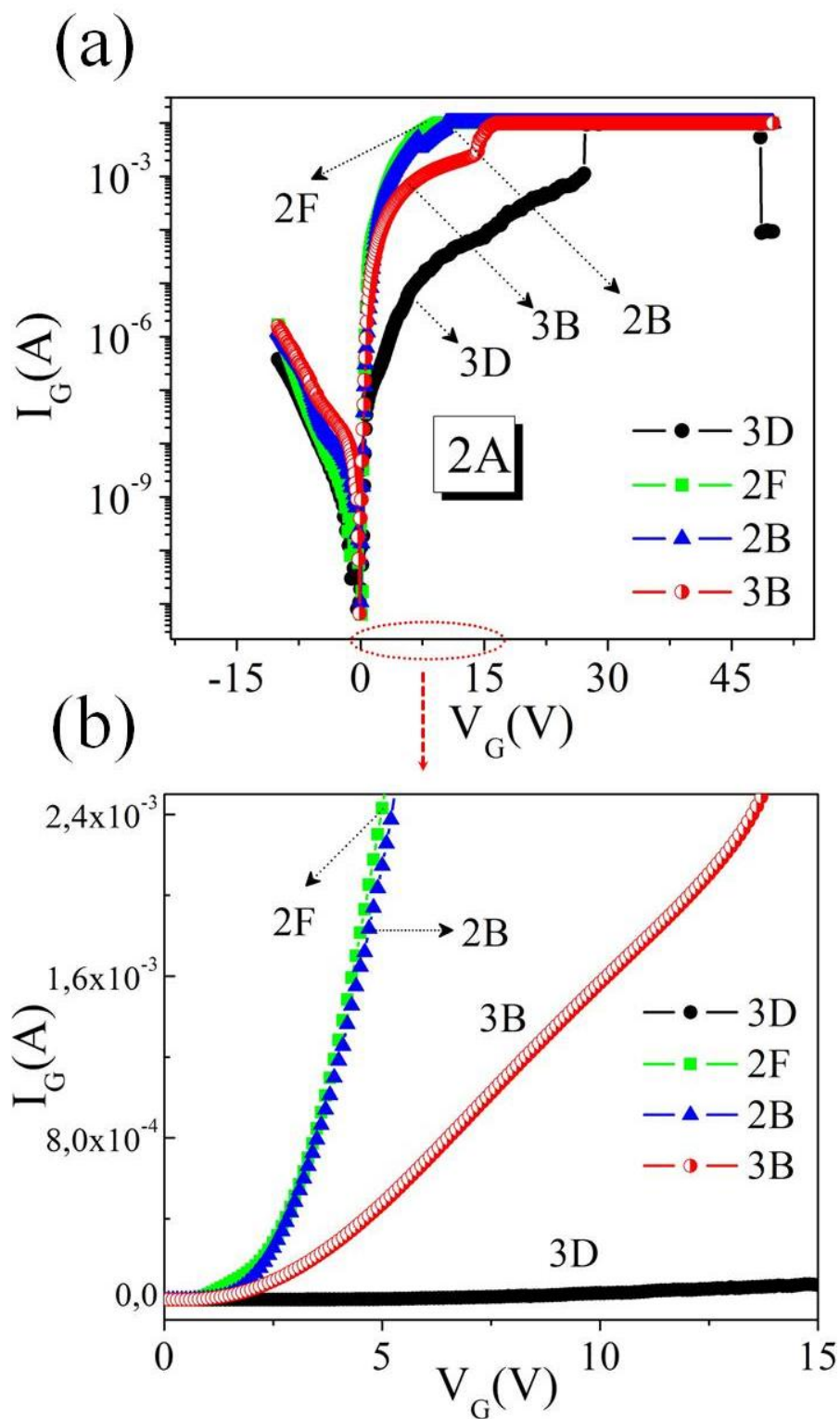


Fig. 5-10 b: Curva I-V dos capacitores estudados, obtidos após o *annealing* 2A. (a) Região dentre -15V até 45V, (b) Região dentre 0V até 15V.

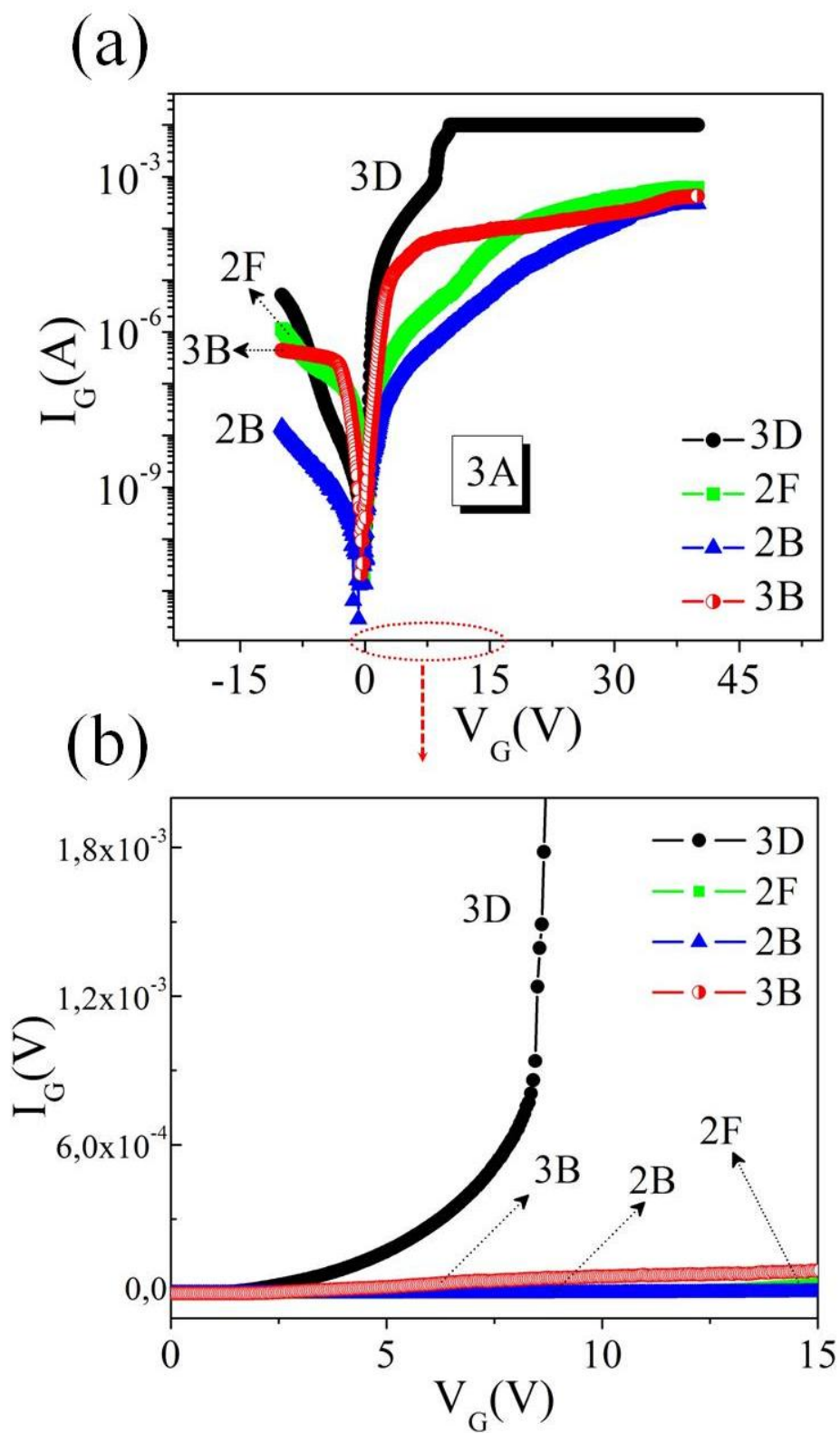


Fig. 5-10 c: Curva I-V dos capacitores estudados, obtidos após o *annealing* 3A. (a) Região dentre -15V até 45V, (b) Região dentre 0V até 15V.

Para estabelecer a valia da nossa conjectura sobre o mecanismo de transporte regente nos nossos dispositivos, obtivemos as curvas teóricas das densidades de corrente F-N a partir do modelo apresentado no Capítulo 2 e as comparamos com os resultados experimentais. A seguir, nas Fig. 5-11 a, Fig. 5-11 b, Fig. 5-11 c e Fig. 5-11 d são apresentados estes resultados. Os dados utilizados para a data experimental foram os obtidos das análises das curvas I-V após o *annealing* 1A. Os dados utilizados nos cálculos teóricos relacionados com a simulação foram os reportados na Tabela 5.3.

Da análise das simulações podemos chegar às seguintes conclusões:

- O mecanismo de transporte presente nos nossos dispositivos responde ao modelo de tunelamento F-N, sendo que os melhores ajustes são evidenciados para os capacitores com as NPs-Ge que apresentaram os menor diâmetros (capacitores 3B e 2B). No caso dos capacitores com NPs maiores se evidencia um ajuste menos exato, não obstante, mantendo o mesmo comportamento. Este resultado é justamente devido às dimensões das NPs. Segundo reportes de Huang *et. al.* [74] a inclinação da dependência linear entre $\ln(J/E^2)$ vs $1/E$ apresenta uma queda mais abrupta na medida que aumente a espessura do óxido de porta (no nosso modelo o T_{CD}), podendo incluso se curvar. Este comportamento é mais evidente no capacitor 2F que apresenta o maior $T_{CD} = 83,62$ nm.

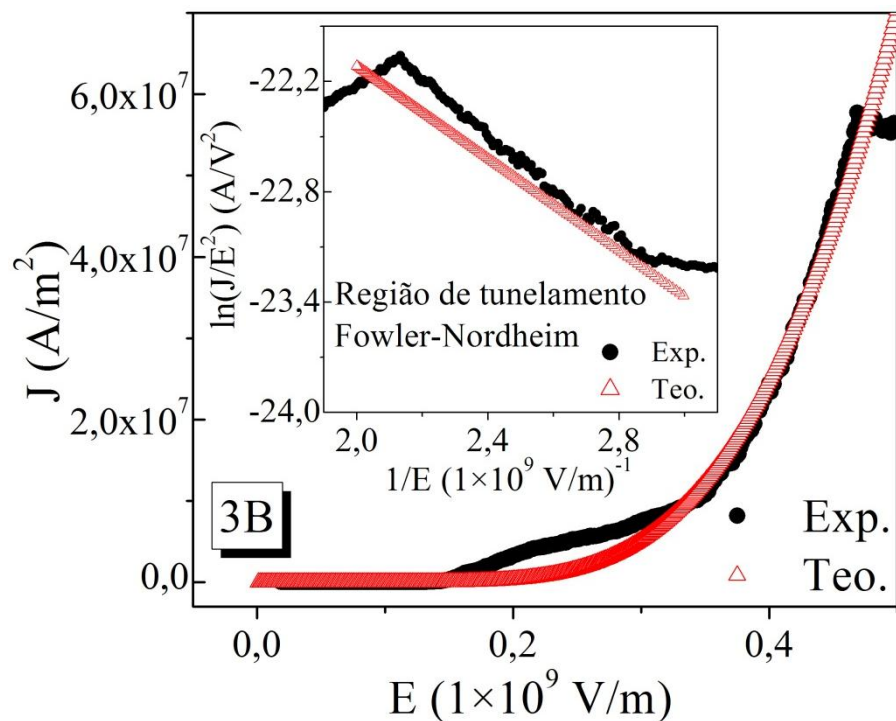


Fig. 5-11 a: Comparação da curva J-V experimental e teórico segundo o tunelamento F-N para o capacitor 3B.

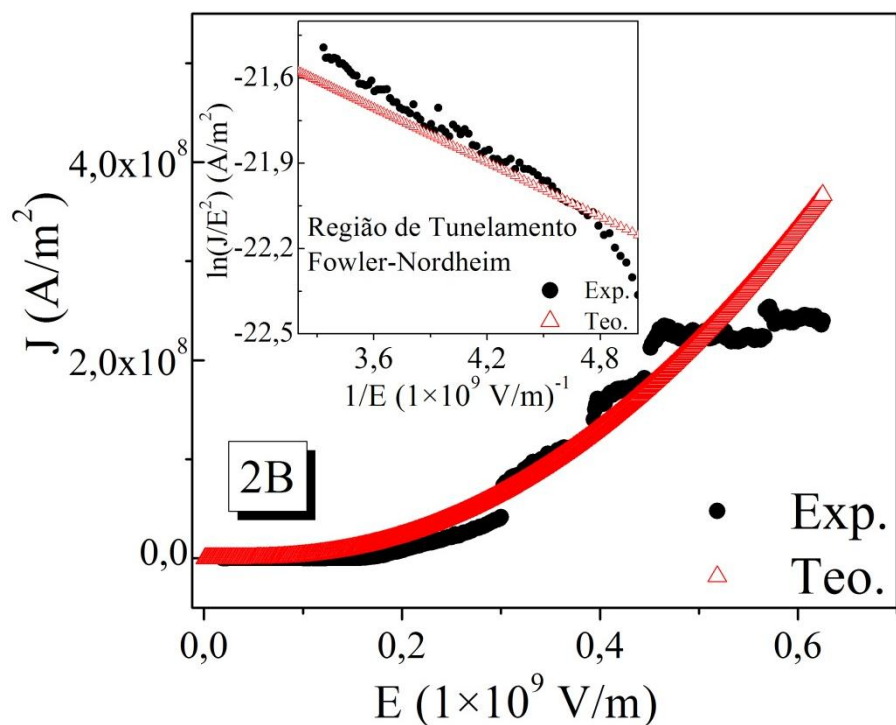


Fig. 5-11 b: Comparação da curva J-V experimental e teórico segundo o tunelamento F-N para o capacitor 2B.

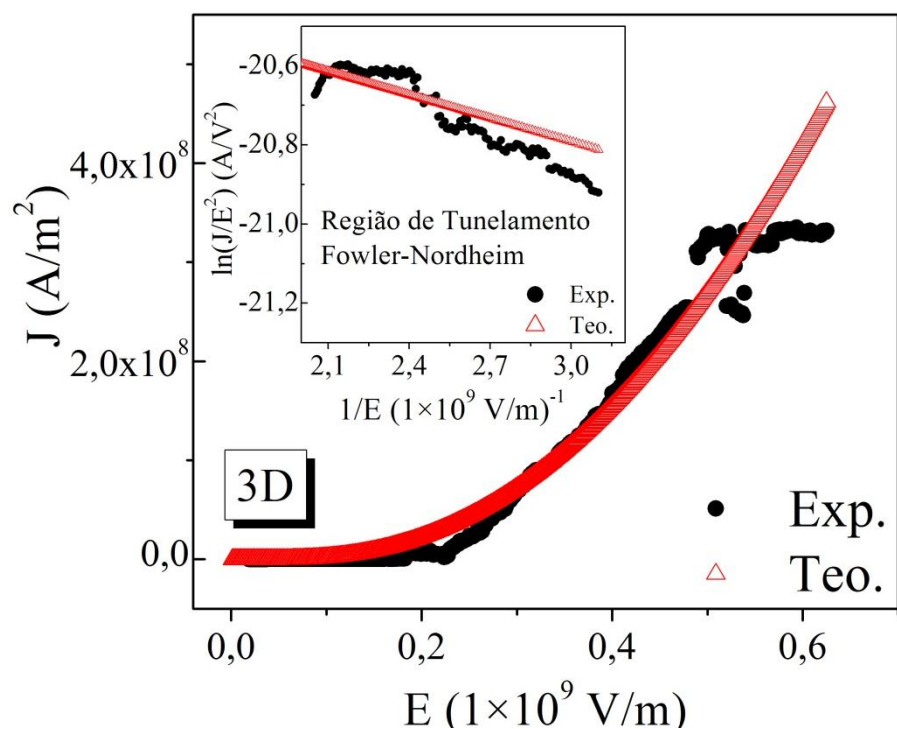


Fig. 5-11 c: Comparação da curva J-V experimental e teórico segundo o tunelamento F-N para o capacitor 3D.

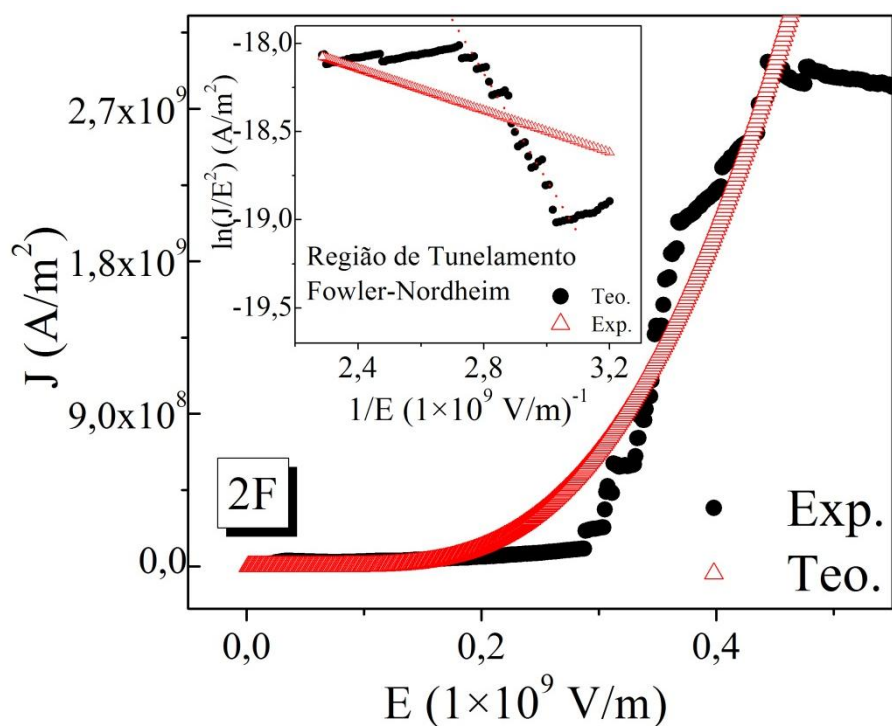


Fig. 5-11 d: Comparação da curva J-V experimental e teórico segundo o tunelamento F-N para o capacitor 2F.

Partindo dos resultados experimentais obtidos e utilizando as equações (2.42) e (2.45) do modelo teórico de tunelamento F-N desenvolvido no Capítulo 2, foram estimadas a altura da barreira de potencial e a constante dielétrica efetiva do composto dielétrico. As figuras 5-12 e 5-13 apresentam estes resultados. Destas curvas podemos concluir o seguinte:

- A partir dos dados reportados na Fig. 5-12, fica claro que com o aumento da fração de NPs-Ge presentes no óxido de porta diminui a barreira de potencial. Este resultado está em total concordância com o obtido na Fig. 5-10 a onde a maior corrente de carga é apresentada pelo capacitor 2F, que tem a maior fração de NPs-Ge enterradas no óxido, e por conseguinte, a menor barreira de potencial. Este mesmo comportamento para a barreira de potencial é reportado por Chakraborty *et. al.* [72] para NPs-Ge obtidas por implantação de íons.
- A Fig. 5-13 mostra que a presença de Ge no dielétrico melhora visivelmente as propriedades dielétricas do óxido, pois obtivemos valores de ϵ_{eff} superiores a 3,9 que é a constante dielétrica do SiO₂ puro. Também nesta figura pode-se observar que a constante dielétrica efetiva tende em geral, a aumentar com o incremento da fração de Ge presente no óxido para depois diminuir. No trabalho de Chakraborty *et. al.* [72] se reporta um comportamento da constante dielétrica do óxido sempre em aumento com o incremento da fração de Ge. Por outro lado, segundo nossos resultados, nesta figura se apresenta uma aparente linearidade entre a constante dielétrica e a fração de Ge. Porém este comportamento se quebra para a amostra 2F. Acreditamos que isto se deva ao fato de estar trabalhando no limite de dopagem, pois segundo esta figura, uma diferença de fração de Ge entre as amostras 3D e 2F $\sim \Delta v = 0,006$ leva a um transiente na constante dielétrica de 0,15.
- Outro resultado a ser notado é que, enquanto Chakraborty *et. al.* [72] reportam uma ϵ_{eff} de 4,0095 para o SiO₂ com uma fração de 0,1 de Ge obtido por implantação de íons, no nosso caso obtivemos, para essa mesma fração, uma ϵ_{eff} de 4,0148 com NPs-Ge obtidas por LPCVD.

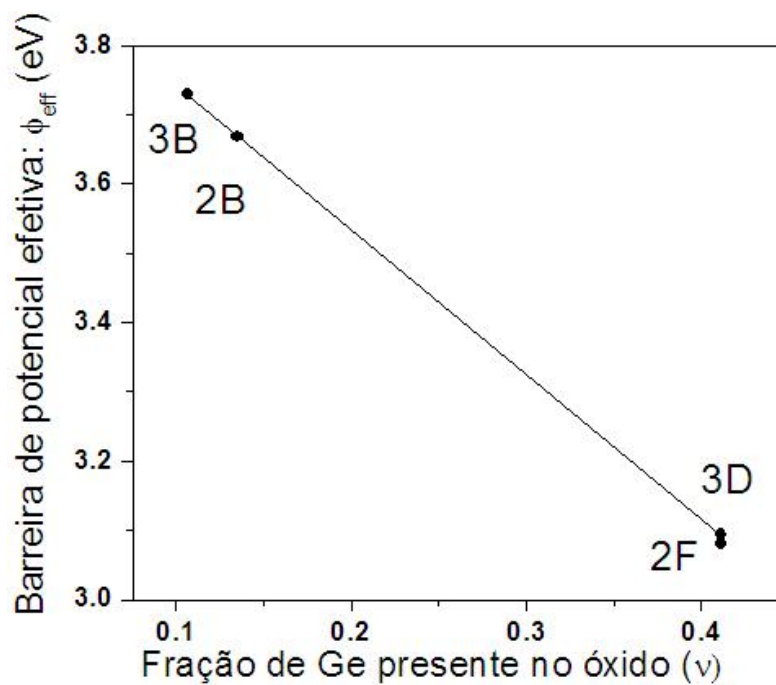


Fig. 5-12: Altura da barreira de potencial em função da fração de NPs-Ge presente no composto dielétrico para cada um dos dispositivos.

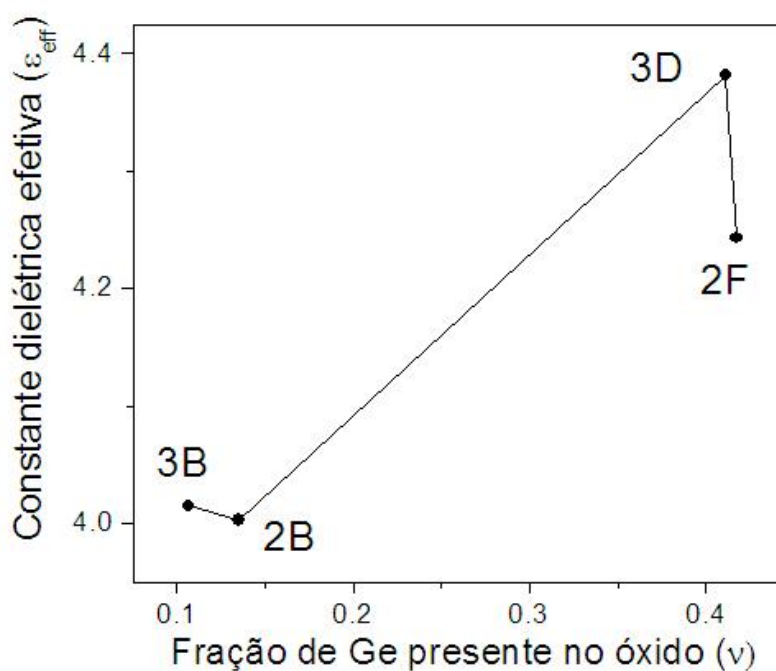


Fig. 5-13: Constante dielétrica efetiva em função da fração de NPs-Ge presente no composto dielétrico, para cada um dos dispositivos.

5.6 Análises das caracterizações V-t.

A partir da montagem experimental mostrada na Fig. 5-4 (circuito RC em série) obtivemos as curvas do ciclo de carga/descarga (medidas V-t) de cada um dos capacitores. A Fig. 5-14 mostra esta curva para o capacitor 3B na qual está presente a contribuição da capacitância tanto do capacitor 3B quanto do Osciloscópio (ver Fig. 5-5). A capacitância deste último é de 13 pF que esta na ordem das obtidas para os nossos capacitores.

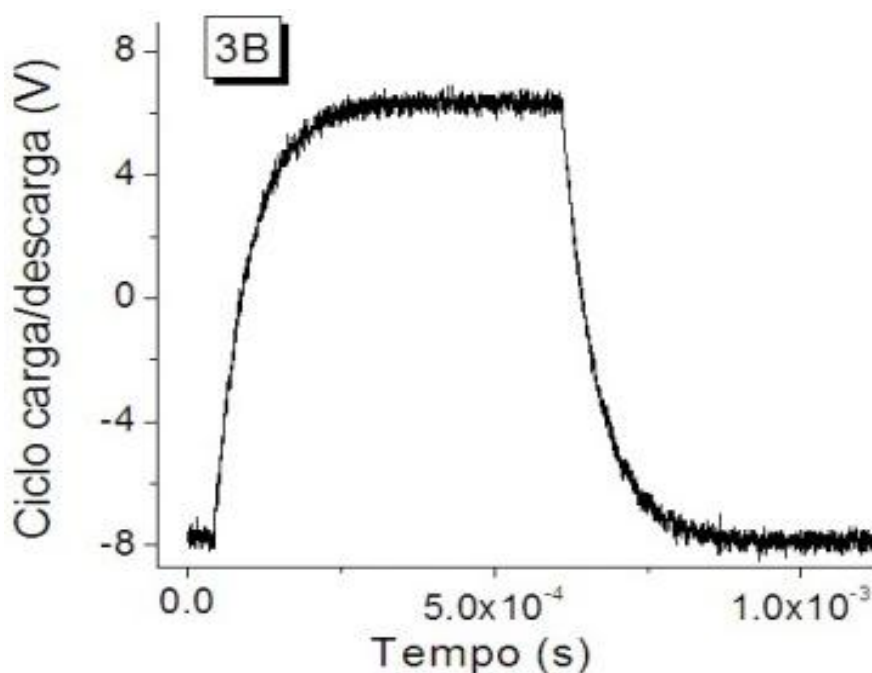


Fig. 5-14: Ciclo de carga/descarga (medida V-t) do capacitor 3B para o qual se empregou um pulso quadrado de 8V, e uma frequência de 900 Hz.

Para a modelagem da descarga dos capacitores prosseguimos como mostrado a seguir:

Das curvas V-t foram determinadas as regiões de descarga e ajustadas experimentalmente no software Origin 8.0. Um ajuste característico é mostrado na Fig. 5-15 para o capacitor 3B.

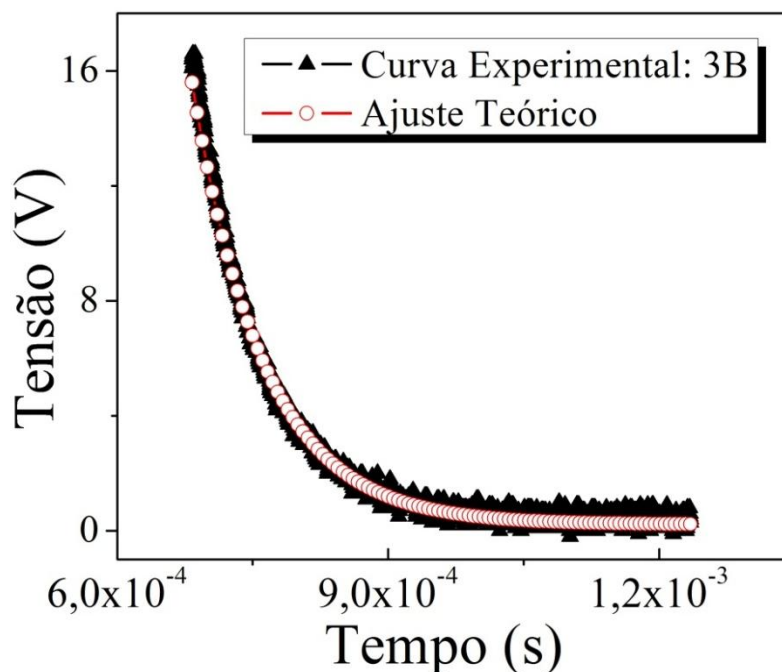


Fig. 5-15: Curva experimental de descarga e ajuste teórico para o capacitor 3B.

Uma vez obtidas às expressões de ajuste, foram determinadas as curvas só dos capacitores a partir da equação (5.5), sendo que a capacitância total é a soma da capacitância do osciloscópio mais a dos capacitores. Portanto, da equação (5.5), além da expressão para a descarga se obteve também o valor de capacitância para nossos capacitores ($C_{MOS_{NPs}}$).

A Tabela 5.6 reporta uma comparação dos valores de capacitância obtidos a partir deste modelo e das medidas C-V para os capacitores após do *annealing* 1A.

Tabela 5.6: Comparação de resultados de Capacitância por medidas C-V e medidas V-t

Capacitores	Capacitância por C-V	Capacitância por V-t
3B	29,21pF	29,90 pF
2B	26,55 pF	26,56 pF
3D	26,20 pF	26,02 pF
2F	26,72 pF	26,63 pF

A partir dos resultados mostrados na Tabela 5.6, pode-se concluir a boa concordância do modelo utilizado com os resultados experimentais obtidos, sendo que a incerteza mais significativa é de $\pm 0,69$ pF. As curvas de V-t determinadas deste modelo são mostradas na Fig. 5-16.

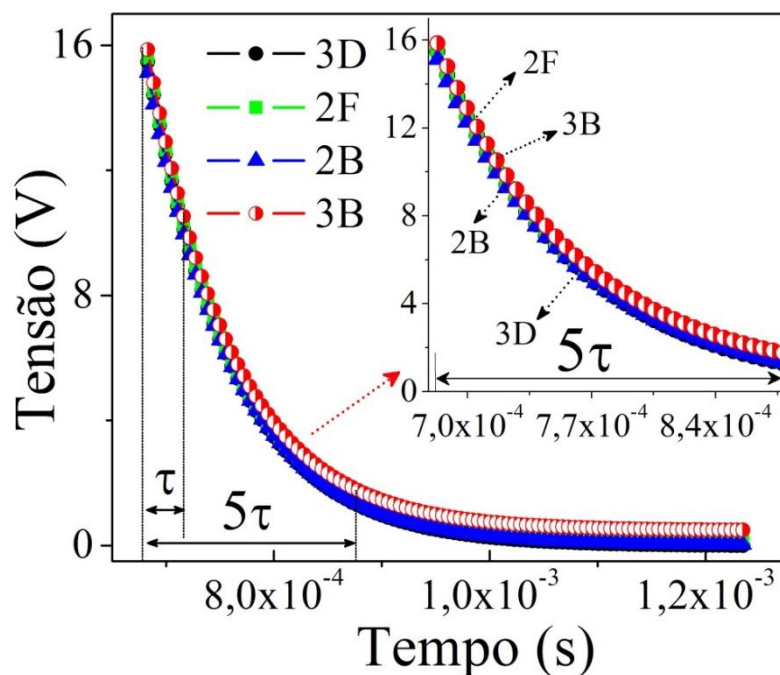


Fig. 5-16: Curvas de descarga estimadas para cada um dos capacitores a partir do modelo de Circuito RC em série e das curvas V-t. Região de inversão.

Os valores de τ e 5τ obtidos para cada um dos capacitores se apresentam na Tabela 5.7.

Tabela 5.7: Resultados de τ e 5τ para cada um dos capacitores, determinados a partir do modelo de circuito RC.

Capacitores	τ (μ s)	5τ (μ s)
3B	40,36	201,80
2B	35,87	179,35
3D	35,13	175,65
2F	35,95	179,75

Destes resultados pode-se observar que, com exceção do capacitor 3B, os restantes dispositivos (2B, 3D e 2F) apenas apresentam diferenças nos tempos de descarga, sendo este em média de 178,25 μ s. Já o capacitor 3B reportou o maior tempo de descarga com valor de 201,80 μ s, o qual é de se esperar devido a que foi o dispositivo que apresentou a maior capacitância. A causa fundamental para que esses dispositivos apresentem tempos de descarregamento tão próximos deve-se a que as espessuras dos óxidos de tunelamento são muito similares.

Na literatura Blauwer *et. al.* [133] fez medidas de transiente para dispositivos de MNV baseados em nanopartículas de Si obtidas pela técnica de aerossol, onde para a operação de apagamento com uma tensão de porta com varredura de -8 V até +8 V, obteve tempos de 100 ms.

É importante fazer notar, que estas medidas de V-t foram feitas somente com a finalidade de estimar qualitativamente os tempos de descarga dos nossos capacitores para ter uma ideia dos tempos de acesso que terão como dispositivos de memória. Futuramente, quando sejam fabricados os circuitos de memórias baseados nestes capacitores, ponderam-se estabelecer comparações com os dispositivos que atualmente se comercializam no mercado no intuito de fundamentar as contribuições dos nossos.

5.7 Conclusões do capítulo.

Dos resultados analisados neste Capítulo podemos concluir o seguinte:

- A partir das condições de processos empregadas, os capacitores 3B, 2B, 3D e 2F apresentaram NPs-Ge com densidades dentre 10^{11} e 10^{12}cm^{-2} , sendo que dos parâmetros variados, o tempo de crescimento foi o mais influente nas características finais das nano-portas.
- Uma vez fabricados os capacitores, das medidas C-V pode-se observar que, com o incremento dos processos de *annealing*, especificamente para os *annealing* 1A e 2A, a janela de memória dos dispositivos tende a diminuir enquanto a carga elétrica armazenada na PF-D experimenta um incremento para o caso dos capacitores 3D e 2F, e uma diminuição para o caso dos capacitores 3B e 2B. Estes comportamento estão diretamente relacionados com a diminuição que experimenta a barreira de potencial com a presença de NPs-Ge dentro do óxido sendo que este comportamento

se faz mais significativa para os dispositivos 3D e 2F. Também esta relacionado com a diminuição das imperfeições na interface óxido/substrato como resultado dos processos de *annealing* realizados.

Já para o *annealing* 3A, começam a se observar indícios do deterioro dos dispositivos como por exemplo no capacitor 3B que mesmo aumentando a janela de memória, se observam efeitos de depleção bem significativos.

- Das medidas I-V pode-se observar que o mecanismo de transporte de carga presente nos nossos dispositivos é o tunelamento F-N onde com o incremento dos processos de *annealing* observa-se um aumento na corrente de carga bem como uma diminuição nas voltagens nas quais acontecem estas correntes de carga. Também é observado um incremento no que denominamos “corrente de fuga” que é fuga de carga que acontece no regime de acumulação dos nossos capacitores.
- O melhor dispositivo de memória se obteve para o capacitor 3B com diâmetros de nano-portas flutuantes de 8,5nm, densidade de nano-portas flutuantes de $3,5 \times 10^{12} \text{ cm}^{-2}$, densidade de carga armazenada por nano-porta de $6,61 \times 10^{12} \text{ cm}^{-2}$, janela de memória de $\Delta V_{\text{FB}} = 11,92\text{V}$ para uma varredura de voltagem de -10 V/+40 V/+40 V/-10 V, corrente de carga (corrente F-N) de $\sim 10^{-3} \text{ A}$ para uma voltagem de $\sim 15 \text{ V}$, correntes de fuga de $\sim 10^{-7} \text{ A}$ e tempo de descarga de $\sim 201,8 \mu\text{s}$.
- Com a presença de NPs-Ge no óxido de porta, se melhoraram consideravelmente as propriedades dielétricas do óxido, enquanto diminui a barreira de potencial óxido/substrato.

Conclusões Gerais

Conclusões Gerais.

Como resultado desta pesquisa, se obtiveram capacitores MOS de porta flutuante discreta baseadas em NPs-Ge atuando como centros de armazenamento de carga para aplicações em dispositivos de memória.

Para a obtenção das NPs-Ge sobre SiO₂ foi utilizada a técnica de LPCVD onde, devido à impossibilidade do Ge crescer diretamente sobre SiO₂, um processo de duas etapas é seguido: primeiramente a nucleação do Si sobre o SiO₂ mediante a pirólises da Silana (SiH₄) e seguidamente o crescimento seletivo das NPs-Ge sobre os núcleos de Si a partir da pirólises da Germana (GeH₄). Prévio ao processo de nucleação, se realiza a funcionalização do SiO₂ com HF altamente diluído com a finalidade de estimular a formação de ligações Si-OH e com isso propiciar uma maior densidade de núcleos de Si na espera de crescimentos de NPs-Ge com densidades mais altas. Aqui, as NPs-Ge foram crescidas sobre óxidos grossos (~62 nm) para facilitar o estudo.

A utilização de um processo LPCVD como técnica de fabricação das NPs-Ge permitiu a obtenção de NPs com boa distribuição espacial e alta densidade sendo que, do estudo estrutural, o melhor resultado se reportou para a amostra A6 com densidade de $1,5 \times 10^{12} \text{ cm}^{-2}$, diâmetro médio de 6,7 nm e uma dispersão de tamanhos de $\pm 4,77 \text{ nm}$. Este resultado se obteve utilizando, um tempo de funcionalização de 120s, um tempo de nucleação de 10s, uma temperatura de nucleação de 600°C, uma vazão de gases de 10 sccm para SiH₄, 4800 sccm para H₂ e 5 sccm para GeH₄, um tempo de crescimento de 25s e uma temperatura de crescimento de 650°C.

Uma vez delimitados os parâmetros de processo e sendo que os nossos dispositivos requerem de NPs fabricadas sobre óxidos ultrafinos, passou-se a realizar o mesmo estudo, mas desta vez em NPs-Ge crescidas sobre óxidos de tunelamento (óxidos de ~8 nm). Deste estudo se obteve que nas nossas condições de processo, os parâmetros temperatura de crescimento e espessura do óxido são os mais sensíveis às características finais das NPs, sendo que com a diminuição da espessura do óxido se produz um incremento na densidade de NPs, mas também um aumento no tamanho médio destas. Portanto, novamente foram estabelecidos os parâmetros de processo tendo em consideração a influencia da espessura do óxido. Culminada esta etapa, passou-se à fabricação dos dispositivos.

Para a caracterização dos dispositivos MOS (Capacitores MOS com NPs-Ge como nano-portas flutuantes discretas) foram realizadas medidas de C-V, I-V e V-t, onde se analisaram os efeitos que diferentes processos de *annealing* tem nas propriedades elétricas dos nossos capacitores. Os *annealing* foram feitos em uma atmosfera de gás verde, a uma temperatura de 450°C e durante 10min cada um. Da análise destas medidas se obteve como melhor resultado o capacitor 3B após o *annealing* 1A, reportando uma janela de memória de $\Delta V_{fb} = 11,92$ V (para uma varredura de tensão de -10 V/+40 V/+40 V/-10 V), uma densidade de carga armazenada de $6,61 \times 10^{12} \text{ cm}^{-2}$, uma corrente de carga (corrente de tunelamento) de $\sim 10^{-3}$ A, uma corrente de fuga de $\sim 10^{-7}$ A e um tempo de descarga de $\sim 201,8 \text{ } \mu\text{s}$. As NPs-Ge atuando como nano-portas neste capacitor apresentaram densidade de $3,5 \times 10^{12} \text{ cm}^{-2}$ e diâmetro média de 8,5 nm.

Deste estudo também ficou estabelecido o mecanismo de transporte presente nos nossos dispositivos, que é o tunelamento Fowler-Nordheim. Este resultado foi totalmente esperado devido à espessura dos óxidos de tunelamento utilizados nos dispositivos (~ 8 nm), sendo que na literatura só se reporta tunelamento direto para espessuras < 5 nm. No intuito de corroborar esta afirmação foi desenvolvido e simulado um modelo teórico deste tunelamento levando em consideração a contribuição da presença das NPs-Ge no óxido de porta. Isto consentiu estabelecer uma correlação entre as propriedades estruturais e elétricas das nossas NPs-Ge, permitindo entender como a evolução estrutural das NPs influencia nas propriedades elétricas dos nossos dispositivos. Os resultados experimentais obtidos estiveram em perfeito acordo com o predito pelo modelo teórico.

Deste modelo teórico também foram determinados os parâmetros: constante dielétrica do composto de porta $\text{SiO}_2/\text{NPs-Ge}/\text{SiO}_2$, e barreira de potencial $\text{SiO}_2/\text{substrato}$. De aqui se obteve que a presença de NPs-Ge no óxido de porta propicia uma diminuição nesta barreira de potencial e, ao mesmo tempo, melhora as propriedades dielétricas do óxido.

Perspectivas Futuras

Perspectivas Futuros.

Partindo dos resultados alcançados nesta pesquisa, nosso próximo passo será a fabricação de uma memória de tipo transistor MOS de PF-D onde, como principal desafio, temos a diminuição das tensões de programação deste, com a finalidade de reduzir o seu consumo energético. Para isso, precisamos conseguir estabelecer processos de fabricação que permitam a produção de dispositivos memórias de PF-D com NPs-Ge de dimensões ≤ 5 nm, sobre óxidos de tunelamento ultrafinos (≤ 5 nm). Isto permitirá correntes de tunelamento Fowler-Nordheim em tensões relativamente baixas ou até mesmo ter tunelamento direito, o que prolongaria a vida útil do dispositivo.

No concernente às NPs-Ge, o controle tanto do tamanho quanto a distribuição espacial destas sobre o óxido de tunelamento (distancia entre as NPS), torna-se imprescindível para o seu bom desempenho como nano-portas flutuantes em MNV, pois vai permitir maximizar o efeito de bloqueio coulombiano, garantindo um melhor controle da quantidade de carga armazenada nas NPs, além de diminuir ao máximo o comprometimento do funcionamento dos dispositivos caso aconteça alguma ruptura no óxido. Para isto, medidas de Microscopia Eletrônica de Transmissão (TEM: Transmission Electron Microscopy) e Microscopia Eletrônica de Transmissão de Alta Resolução (HRTEM: High Resolution Transmission Electron Microscopy) deveram ser feitas durante o estudo destinado a estabelecer o conjunto de parâmetros de crescimentos das NPs a serem utilizadas nos dispositivos.

Outro estudo a ser realizado é a influencia que a utilização de óxidos de tunelamento e óxidos de controle com permissividade dielétrica maiores que SiO_2 (3,9) tem no desempenho final dos dispositivos.

Referências

1. Psaltis, D., et al., *Optical memory disks in optical information processing*. Applied Optics, 1990. **29**(14): p. 2038-2057.
2. Sousa, R.C. and I.L. Prejbeanu, *Non-volatile magnetic random access memories (MRAM)*. Comptes Rendus Physique, 2005. **6**(9): p. 1013-1021.
3. Pavan P., Benz .R., Olivo P., Zanoni E. , *Flash Memory Cells—An Overview*, Proceedings of the IEEE, 1997. p. 1248.
4. Lee, J.-S., *Progress in non-volatile memory devices based on nanostructured materials and nanofabrication*. Journal of Materials Chemistry, 2011. **21**(37): p. 14097-14112.
5. Bez, R., Camerlenghi, E., Modelli, A. and Visconti, A., *Introduction to Flash Memory*, Proceedings of the IEEE, 2003. **91**: p. 49.
6. Cappelletti, C.G.P., Olivo, P., .and Zanoni, E., *Flash Memories*1999, Dordrecht, Netherlands: Kluwer Academic Publishers
7. Pavan, P., et al., *Flash memory cells-an overview*. Proceedings of the IEEE, 1997. **85**(8): p. 1248-1271.
8. Pavan, P., L. Larcher, and A. Marmiroli, *Floating Gate Devices: Operation and Compact Modeling*2004: Springer.
9. Masgonty, J.-M., S. Cserveny, and C. Piguet. *Low Power SRAM and ROM Memories*. in *Proceedings PATMOS*. 2001. Citeseer.
10. Rodriguez, N., F. Gamiz, and S. Cristoloveanu, *A-RAM memory cell: concept and operation*. Electron Device Letters, IEEE, 2010. **31**(9): p. 972-974.
11. Groeseneken, G., et al., *Basics of nonvolatile semiconductor memory devices*. Nonvolatile semiconductor memory technology, 1998: p. 1-88.
12. Masuoka, F., et al. *A new flash E²PROM cell using triple polysilicon technology*. in *Electron Devices Meeting, 1984 International*. 1984.
13. Kahng D. and Sze, S.M., *A floating gate and its application to memory devices* Electron Devices, IEEE Transactions on, 1967. **14**(9): p. 629.
14. Kahng D. and Sze,.S.M., *A Floating gate and its application to memory devices* The Bell System Technical Journal, 1967. **46**: p. 1288.

15. Tiwari, S., Rana, F., Hanafi, H., Hartstein, A., Crabbé, E. F., Chan, K., *A silicon nanocrystals based memory*. Applied Physics Letters, 1996. **68**(10): p. 1377-1379.
16. Hanafi, H.I., Tiwari, S. and Khan, I., *Fast and long retention-time nano-crystal memory*. Electron Devices, IEEE Transactions on, 1996. **43**(9): p. 1553-1558.
17. Tiwari, S., et al. *Volatile and non-volatile memories in silicon with nano-crystal storage*. in *Electron Devices Meeting, 1995. IEDM'95., International*. 1995. IEEE.
18. Joodaki, M., *Selected Advances in Nanoelectronic Devices* 2013: Springer.
19. Porti M., Avidano M., Nafria M., Aymerich X., Carreras J., Jambois O. and Garrido B., *Nanoscale electrical characterization of Si-nc based memory metal-oxide-semiconductor devices*. Journal of Applied Physics, 2007. **101**(6): p. 064509.
20. Qiu, X.Y., Zhou, G. D., Li, J., Chen, Y., Wang, X. H. and Dai, J. Y., *Memory characteristics and tunneling mechanism of Ag nanocrystal embedded HfAlO_x films on Si₈₃Ge₁₇/Si substrate*. Thin Solid Films, 2014. **562**(0): p. 674-679.
21. Yater, J.A., *Implementation of Si nanocrystals in non-volatile memory devices*. physica status solidi (a), 2013. **210**(8): p. 1505-1511.
22. Vieira, E.M.F., Levichev, S., Dias, C.J., Igreja, R., Buljan, M., Bernstorff, S., Conde, O., Chahboun, A., Rolo, A.G. and Gomes, M. J.M., *Charge storage behavior of nanostructures based on SiGe nanocrystals embedded in Al₂O₃ matrix*. The European Physical Journal B, 2013. **86**(7): p. 1-7.
23. Park, N.-M., Shin, J., Kim, B., Kim, K.H. and Cheong, W-S., *Transparent non-volatile memory device using silicon quantum dots*. Electronic Materials Letters, 2013. **9**(4): p. 467-469.
24. Horváth, Z.J., Basa, P., Molnár, K.Z., Molnár, Gy., Jászi, T. and Pap, A.E., *Effect of location of Si or Ge nanocrystals on the memory behavior of MNOS structures*. Physica E: Low-dimensional Systems and Nanostructures, 2013. **51**: p. 104-110.
25. Aluguri R., Das S., Singha R.K. and Ray S.K., *Size dependent charge storage characteristics of MBE grown Ge nanocrystals on surface oxidized Si*. Current Applied Physics, 2013. **13**(1): p. 12-17.
26. Mao, L.F., Zhu, C.Y., Zhang, L.J., Ji, A.M. and Liu, X.Y., *Investigation of Crystal Size Impacts on the Tunneling Current in Germanium Nanocrystal Metal-Oxide-Semiconductor Transistors*. Current Nanoscience, 2013. **9**(1): p. 103-106.

27. Mao, L.-F., *Quantum coupling effects on charging dynamics of nanocrystalline memory devices*. Microelectronics Reliability, 2013.
28. Lee, J.-S., *Nonvolatile memory devices based on self-assembled nanocrystals*. Physica E: Low-dimensional Systems and Nanostructures, 2013. **51**: p. 94-103.
29. Dimitrakis, P., Normand, P., Ioannou-Sougleridis, V., Bonafos, C., Schamm-Chardon, S., BenAssayag, G. and Iliopoulos, E, *Quantum dots for memory applications*. physica status solidi (a), 2013. **210**(8): p. 1490-1504.
30. Gay, G., et al., *Performance and Modeling of Si-Nanocrystal Double-Layer Memory Devices With High-Control Dielectrics*. Electron Devices, IEEE Transactions on, 2012. **59**(4): p. 933-940.
31. S. K. Ray, S.M., W. Banerjee and S. Das, *Nanocrystals for silicon-based light-emitting and memory devices*. Journal of Physics D: Applied Physics, 2013. **46**(15): p. 153001.
32. She, M., *PhD Dissertation*, 2003, University of California: Berkeley.
33. Yano, K., et al., *Room-temperature single-electron memory*. Electron Devices, IEEE Transactions on, 1994. **41**(9): p. 1628-1638.
34. Liu, Y., *PhD Dissertation*, 2006, , The University of Texas Austin.
35. Van Houten H., Beenhakker J.W.C., Staring M.A.A., *Coulomb-blockade oscillations in semiconductor nanostructures*, in *Single charge tunneling* 1992, Plenum Press. p. 167-216.
36. Tang, X., et al., *Fabrication and Room-Temperature Single-Charging Behavior of Self-Aligned Single-Dot Memory Devices*. Nanotechnology, IEEE Transactions on, 2006. **5**(6): p. 649-656.
37. Scholze, A., *Simulation of single-electron devices. PhD Dissertation.*, 2000: Swiss Federal Institute of Technology Zurich.
38. Kastner M. A., *Artificial atoms*, Physics Today, 1993. p. 24-31.
39. Zhuang, L., L. Guo, and S.Y. Chou, *Silicon single-electron quantum-dot transistor switch operating at room temperature*. Applied Physics Letters, 1998. **72**(10): p. 1205-1207.
40. Nakajima A. , F.T., Kosemura K., Fukano T., and Yokoyama N. , *Room temperature operation of Si single-electron memory with self-aligned floating dot gate*. Appl. Phys. Lett., 1997. **31** p. 1742-1744.

41. Guo L., Leobandung E., and Chou S. Y., , *A Silicon Single-Electron Transistor Memory Operating at Room Temperature* Science, 1997. **275**: p. 649-651.
42. Welser, J. J., Tiwari, S., Rishton, S., Lee, K. Y. and Lee, Y., *Room Temperature Operation of a Quantum-Dot Flash Memory*. IEEE Electron Device Lett., 1997. **18**: p. 278-280.
43. Min, K., et al., *The role of quantum-confined excitons vs defects in the visible luminescence of SiO₂ films containing Ge nanocrystals*. Applied Physics Letters, 1996. **68**(18): p. 2511-2513.
44. Craciun, V., et al., *Light emission from germanium nanoparticles formed by ultraviolet assisted oxidation of silicon-germanium*. Applied Physics Letters, 1996. **69**(11): p. 1506-1508.
45. Murakami, K., et al., *Si nanocrystallites in SiO₂ with intense visible photoluminescence synthesized from SiO_x films deposited by laser ablation*. Applied Physics A, 1999. **69**(1): p. S13-S15.
46. Littau, K.A., Szajowski, P.J., Muller, A.J., Kortan, A.R. and Brus, L.E., *A luminescent silicon nanocrystal colloid via a high-temperature aerosol reaction*. The Journal of Physical Chemistry, 1993. **97**(6): p. 1224-1230.
47. Maeda, Y., et al., *Visible photoluminescence of Ge microcrystals embedded in SiO₂ glassy matrices*. Applied Physics Letters, 1991. **59**(24): p. 3168-3170.
48. Shimizu-Iwayama, T., Kurumado, N., Hole, D.E. and Townsend, P.D., *Optical properties of silicon nanoclusters fabricated by ion implantation*. Journal of Applied Physics, 1998. **83**(11): p. 6018-6022.
49. Iacona, F., Franzò, G. and Spinella, C., *Correlation between luminescence and structural properties of Si nanocrystals*. Journal of Applied Physics, 2000. **87**(3): p. 1295-1303.
50. Lia A. P., B.G.F., Chena K.M., Mab Z.C., Zongb W.H., Zhanga Y.X., Qina G.G., *Thin Solid Films*, 1998. **325**: p. 137.
51. Kim, H., et al., *The origin of photoluminescence in Ge-implanted SiO₂ layers*. Journal of luminescence, 1998. **80**(1): p. 281-284.
52. Toyama, T., et al., *Visible photo-and electroluminescence from electrochemically formed nanocrystalline Si thin film*. Applied Physics Letters, 1996. **69**(9): p. 1261-1263.

53. Baron, T., et al., *Chemical vapor deposition of Ge nanocrystals on SiO₂*. Applied Physics Letters, 2003. **83**(7): p. 1444-1446.
54. Sze, S.M., *Physics of Semiconductor Devices*. 2nd ed 1981, New York,: John Wiley & Sons.
55. Nicollian E. H., B.J.R., *MOS Physics and Technology* 1982, New York John Wiley & Sons.
56. Lilienfeld, J.E., *U. S. Patent, 475175, 1877140 (1928) e 190018 (1928)*.
57. Heil, O., *British Patent, 439457 (1935)*. .
58. Shockley, W. and Pearson G.L., *Hole Injection in Germanium-Quantitative Studies and Filamentary Transistors*, Bell System Technical Journal, 1949. **28**(3): p. 344-366.
59. Frosch, G.J. and Derick, L., *Surface protection and selective masking during diffusion in silicon*, J. Electrochem. Soc., 1957. **104**.
60. J. A. Hoerni, *IRE Electron Devices Meeting – Washington D. C.* 1960.
61. Khang D. and Atalla, M.M., *IRE-AIEE Solid-State Devices Research Conference, Carnegie Institute of Technology, Pittsburgh, Pa.* 1960.
62. Hofstein, S. R. and Heiman, F. P., *The silicon insulated-gate field-effect transistor*. Proc. IEEE 1963. **51**: p. 1190.
63. Snow, E.H., Grove, A.S., Deal, B.E. and Sah, C.T., *Ion Transport Phenomena in Insulating Films*, J. Appl. Phys., 1965. **36**: p. 1664
64. Nicollian, E.H., Brews, J. R. , *MOS Physics and Technology* Vol. 2. 1982, New York: Wiley-Interscience Publication.
65. Albertin, K.F., *Estudo de Camadas Dielétricas para Aplicação em Capacitores MOS*, 2007, Tese de Doutorado, EPUSP.
66. Blanquel, S.d.G., *Caracterización eléctrica de películas de óxido de silicio ultradelgadas. Tesis de Licenciatura*, 2003, Universidad Autónoma de Puebla.
67. Casey, H.C., *Devices for Integrated Circuits: Silicon and III-V Compound Semiconductors* 2006: John Wiley & Sons.
68. Schroder, D.K., *Semiconductor Material and Devices Characterization*, J.W. Sons, Editor 1998.
69. T., H., *Gate Dielectrics and MOS ULSIs : Principles, Technologies, and Applications* 1997: Springer.

70. Lai, L. and E. Irene, *Si/SiO₂ interface roughness study using Fowler–Nordheim tunneling current oscillations*. Journal of Applied Physics, 2000. **87**(3): p. 1159-1164.
71. Fowler, R.H. and L. Nordheim. *Electron emission in intense electric fields*. in *Proc. R. Soc. London, Ser. A*. 1928.
72. Chakraborty, G., et al., *Study of the relative performance of silicon and germanium nanoparticles embedded gate oxide in metal–oxide–semiconductor memory devices*. Journal of Applied Physics, 2011. **109**(6): p. 064504.
73. Litovchenko, V. and Y.V. Kryuchenko, *Field emission from structures with quantum wells*. Journal of Vacuum Science & Technology B, 1993. **11**(2): p. 362-365.
74. Huang, Q.-A., *Field emission from the surface quantum well of silicon*. Applied Surface Science, 1996. **93**(1): p. 77-83.
75. Ando, T., A.B. Fowler, and F. Stern, *Electronic properties of two-dimensional systems*. Reviews of Modern Physics, 1982. **54**: p. 437-672.
76. Huang, Q.-A., *Field emission from a silicon surface-potential well based on an Airy function approach*. Journal of Applied Physics, 1995. **78**(2): p. 1254-1258.
77. Chakraborty, G., et al., *Tunneling current at the interface of silicon and silicon dioxide partly embedded with silicon nanocrystals in metal oxide semiconductor structures*. Journal of Applied Physics, 2007. **101**(2): p. 024315.
78. Weinberg, Z., *Tunneling of electrons from Si into thermally grown SiO₂*. Solid-State Electronics, 1977. **20**(1): p. 11-18.
79. Chakraborty, G., Sengupta, A., Requejo, F. G., Sarkar, C. K., *Study of the relative performance of silicon and germanium nanoparticles embedded gate oxide in metal-oxide-semiconductor memory devices*. Journal of Applied Physics, 2011. **109**(6): p. 064504-064504-6.
80. Miyazaki, S., Hamamoto, Y., Yoshida, E., Ikeda, M., Hirose, M., *Control of self-assembling formation of nanometer silicon dots by low pressure chemical vapor deposition*. Thin Solid Films, 2000. **369**(1): p. 55-59.
81. Pierson, H.O., *Handbook of chemical vapor deposition: principles, technology and applications*1999: William Andrew.
82. Komiyama, H., Y. Shimogaki, and Y. Egashira, *Chemical reaction engineering in the design of CVD reactors*. Chemical engineering science, 1999. **54**(13): p. 1941-1957.

83. Shaw, G.A., et al., *Gas sensing properties of thin film ($\leq 3 \mu\text{m}$) $\text{Cr}_{2-x}\text{Ti}_x\text{O}_3$ (CTO) prepared by atmospheric pressure chemical vapour deposition (APCVD), compared with that prepared by thick film screen-printing*. Sensors and actuators. B, Chemical, 2005. **104**(1): p. 151-162.
84. Teixeira, R.C., *Implementação de um Sistema LPCVD Vertical para a Obtenção de Filmes Finos de Silício Policristalino. Tese de Mestrado*, in *Departamento de Máquinas, Componentes e Sistemas Inteligentes*. 2001, Faculdade de Engenharia Elétrica e de Computação, Universidade Estadual de Campinas. : Campinas.
85. Liu, K., et al., *Growth, structure and thermal reduction of MOCVD-deposited Fe films on Al_2O_3 (0001) substrates*. Journal of magnetism and magnetic materials, 2006. **303**(1): p. 79-83.
86. Song, J.H., et al., *Investigation of the effect of indium mole fractions on recombination processes in AlInGaN layers grown by pulsed MOCVD*. Solid State Communications, 2003. **127**(9): p. 661-665.
87. Baranauskas, V., et al., *Low residual stress diamond coatings on titanium*. Surface and Coatings Technology, 2005. **200**(7): p. 2343-2347.
88. Zhang, G. and V. Buck, *A simple method to grow textured (1 1 1) diamond thin films in a hot-filament CVD system*. Applied Surface Science, 2003. **207**(1): p. 121-127.
89. Shi, X., et al., *Effect of SiC whiskers on the oxidation protective properties of SiC coatings for carbon/carbon composites*. Rare Metals, 2006. **25**(1): p. 58-62.
90. Pecora A., M.L., Fortunato G., Caligiore C. , *A comparative analysis of silicon dioxide films deposited by ECR-PECVD, TEOS-PECVD and Vapox-APCVD*. Journal of Non-Crystalline Solids, 2006. **352**: p. 1430-1433.
91. Jhou, Y., et al., *GaN MSM photodetectors with photo-CVD annealed Ni/Au electrodes*. Microelectronics journal, 2006. **37**(4): p. 328-331.
92. Liu, C., T. Lin, and S.-J. Chang, *GaAs MOS capacitors with photo-CVD SiO_2 insulator layers*. Solid-State Electronics, 2005. **49**(7): p. 1077-1080.
93. Sousa, P., et al., *Morphological and structural characterization of $\text{CrO}_2\text{Cr}_2\text{O}_3$ films grown by Laser-CVD*. Applied Surface Science, 2005. **247**(1): p. 423-428.
94. Kang, Z., et al., *Microstructure of carbon fibers prepared laser CVD*. Carbon, 2004. **42**(12): p. 2721-2727.

95. Rock, P.A., *Termodinámica Química. 1ª ed.* 1989, Barcelona: Vicens-Vives.
96. Genick Bar–Meir, P.D., *Basics of Fluid Mechanics*, 2011, Chicago.
97. Novella, E.C., *Ingeniería química 2. Fenómenos de transporte*. 1984, Universidad de Alhambra.
98. Levine, I., *Físicoquímica*. 5a ed. Vol. 1. 2004, España: Mc-Graw-Hill/Interamericana de España.
99. Ureña, A.G., *Cinética Química*. 1a ed 2001: Síntesis.
100. Albela, J., *Láminas delgadas y recubrimientos. Preparación, propiedades y aplicaciones*. 1ra ed 2003, España: CSIC.
101. Miyazaki, S., et al., *Control of self-assembling formation of nanometer silicon dots by low pressure chemical vapor deposition*. Thin Solid Films, 2000. **369**(1): p. 55-59.
102. Mazen, F., et al., *Influence of the chemical properties of the substrate on silicon quantum dot nucleation*. Journal of The Electrochemical Society, 2003. **150**(3): p. G203-G208.
103. Santos, D.R.D., *Contribuição do efeito de tamanho de grão cristalino a largura de linha Raman e de difração de raios-X. Tese de Mestrado.*, 1992, Instituto de Física Gleb Wataghin, Universidade Estadual de Campinas: Campinas.
104. Silva, M.A.A., *Espalhamento Raman em heteroestruturas semicondutoras de Si/Ge. Tese de Doutorado.*, 1995., Instituto de Física Gleb Wataghin, Universidade Estadual de Campinas: Campinas.
105. Kolobov, A.V., *Raman scattering from Ge nanostructure grown on Si substrates: power and limitatons*. . J. Appl. Phys., 2000. **87**, n. **6**: p. 2926-2930.
106. Kolobov, A.V., Wei, S.Q., Yan, W.S., Oyanagi, H., Maeda, Y. and Tanaka, K., *Formation of Ge nanocrystals embedded in a SiO₂ matrix: transmission electron microscopy, x-ray absorption, and optical studies*. . Phys. Rev. B, 2003. **67** no. **19**: p. 1953148.
107. Gouadec, G. and P. Colomban, *Raman spectroscopy of nanomaterials: how spectra relate to disorder, particle size and mechanical properties*. Progress in Crystal Growth and Characterization of Materials, 2007. **53**(1): p. 1-56.
108. Dohčević-Mitrović, Z., et al. *Raman and infrared study of nanostructured materials*. in *XVI National Symposium on Condensed Matter Physics* 2004. Sokobanja.

109. Mestanza, S.N.M., Rodriguez, E., Doi, I., Vaz, A.R. and Frateschi, N.C., *The Effect of Si-Substrate on the Optical Characterization of Ge Nanostructures Obtained by LPCVD*. ECS Transactions, 2007. **9**(1): p. 143-149.
110. Zang, I. *Lecture 10: Basics of Atomic Force Microscope (AFM)*.
111. Bhushan, B., *Springer Handbook of Nanotechnology* 2010: Springer.
112. NT-MDT, *Image Analysis. Reference Manual*. <http://www.ntmdt.com>, 2006.
113. de Barros., A.D., *Caracterizações de filmes finos de óxido de titânio obtidos através de RTP para aplicações em ISFETS. Tese de Mestrado.*, in *Faculdade de Engenharia Elétrica e Computação* 2008, Universidade Estadual de Campinas: Campinas.
114. Diniz, J.A., *Tese de Mestrado*, in *Faculdade de Engenharia Elétrica e Computação* 1992, Universidade Estadual de Campinas Campinas.
115. Pinto, E.S.M.V., *Síntesis e caracterização de Nanocristais de Ge por LPCVD. Tese de Mestrado.*, in *Departamento de Máquinas, Componentes e Sistemas Inteligentes*. 2006 Faculdade de Engenharia Elétrica e de Computação, Universidade Estadual de Campinas.: Campinas.
116. Hitchman, M., J. Kane, and A. Widmer, *Polysilicon growth kinetics in a low pressure chemical vapour deposition reactor*. Thin Solid Films, 1979. **59**(2): p. 231-247.
117. Mestanza, S.N.M., Rodriguez, E. and Frateschi, N.C., *The effect of Ge implantation dose on the optical properties of Ge nanocrystals in SiO₂*. Nanotechnology, 2006. **17**(18): p. 4548.
118. Stavarache, I., et al., *Annealing temperature effect on structure and electrical properties of films formed of Ge nanoparticles in SiO₂*. Applied Surface Science, 2013. **285**: p. 175-179.
119. Chang, J., et al., *Matrix and quantum confinement effects on optical and thermal properties of Ge quantum dots*. Journal of Physics D: Applied Physics, 2012. **45**(10): p. 105303.
120. Srinivasa Rao N., Dhamodaras S., Pathak A. P., Kulriya P. K., Mishra Y. K., Singh F., Kabiraj D., Pivin J.C, Avasthi D. K., *Structural studies of Ge nanocrystals embedded in SiO₂ matrix*. Nuclear Instruments and Methods in Physics Research B, 2007. **264**: p. 249-253.

121. Yang, H., et al., *Structure and photoluminescence of Ge nanoparticles with different sizes embedded in SiO₂ glasses fabricated by a sol-gel method* Journal of crystal Growth, 2004. **261**(4): p. 549-556.
122. Zhang, J.-Y., et al., *Blue and red photoluminescence from Ge⁺ implanted SiO₂ films and its multiple mechanism*. Applied Physics Letters, 1998. **73**(13): p. 1790-1792.
123. Nunes, R.S., *Aplicações do método de Rietveld à determinação da distribuição de cátions em ferritas de cobalto e de magnésio*, in *Instituto de Física* 2010, Universidade Federal de Goiás: Goiânia.
124. Kittel, C. and P. McEuen, *Introduction to solid state physics*. Vol. 8. 1986: Wiley New York.
125. Dohčević-Mitrović, Z.D., Šćepanović, M., Hinić, I., Grujić-Brojčin, M., Stanišić, G. and Popović, Z.V., *Raman and infrared study of nanostructured materials*. XVI National Symposium on Condensed Matter Physics, Sokobanja, 2004.
126. Bottani, C., et al., *Raman, optical-absorption, and transmission electron microscopy study of size effects in germanium quantum dots*. Applied Physics Letters, 1996. **69**(16): p. 2409-2411.
127. Grados, H.R.J., *Desenvolvimento de um processo CMOS (2µm): Fabricação de CHIPS. Tese de Doutorado*, in *Faculdade de Engenharia Elétrica e Computação*. 2003, Universidade Estadual de Campinas: Campinas.
128. Kanoun, M., Busseret, C., Poncet, A., Souifi, A., Baron, T., Gautier, E., *Electronic properties of Ge nanocrystals for non volatile memory applications*. Solid-State Electronics, 2006. **50**(7): p. 1310-1314.
129. Duguay, S., et al., *Structural and electrical properties of Ge nanocrystals embedded in SiO₂ by ion implantation and annealing*. Journal of Applied Physics, 2005. **97**(10): p. 104330-104330-5.
130. Vieira, E.M., et al., *Charge storage behavior of nanostructures based on SiGe nanocrystals embedded in Al₂O₃ matrix*. The European Physical Journal B, 2013. **86**(7): p. 1-7.
131. Kouvatsos, D., V. Ioannou-Sougleridis, and A. Nassiopoulou, *Charging effects in silicon nanocrystals within SiO₂ layers, fabricated by chemical vapor deposition, oxidation, and annealing*. Applied Physics Letters, 2003. **82**(3): p. 397-399.

132. Peibst, R., et al., *Effects influencing electron and hole retention times in Ge nanocrystal memory structures operating in the direct tunneling regime*. Journal of Applied Physics, 2010. **108**(5): p. 054316.
133. De Blauwe, J., *Nanocrystal nonvolatile memory devices*. IEEE Transactions on Nanotechnology, 2002. **1**(1): p. 72-77.

